

# 数据手册

## FU6832

### 三相电机控制 MCU

控制核心 驱动未来

# 版权声明

---

版权所有©峰昭科技（深圳）股份有限公司（以下简称：峰昭科技）。

为改进设计和/或性能，峰昭科技保留对本文档所描述或包含的产品（包括电路、标准元件和/或软件）进行更改的权利。本文档中包含的信息供峰昭科技的客户进行一般性使用。峰昭科技的客户应确保采取适当行动，以使其对峰昭科技产品的使用不侵犯任何专利。峰昭科技尊重第三方的有效专利权，不侵犯或协助他人侵犯该等权利。

本文档版权归峰昭科技所有，未经峰昭科技明确书面许可，任何单位及个人不得以任何形式或方式（如电子、机械、磁性、光学、化学、手工操作或其他任何方式），对本文档任何内容进行复制、传播、抄录、存储于检索系统或翻译为任何语种，亦不得更改或删除本内容副本中的任何版权或其他声明信息。

# 免责声明

---

本文档为峰昭科技（深圳）股份有限公司及其子公司（以下简称“峰昭科技”）的财产。本文档系以“原样”提供，峰昭科技对本文档不作任何明示或暗示的保证，包括但不限于对适销性、特定用途适用性或不侵犯任何第三方知识产权的暗示保证。

本文档中提供的任何信息仅供参考，峰昭科技不承担因应用或使用本文档而产生的任何责任。本文档的使用者有责任正确地设计、编程和测试由本文档构成的任何应用程序和任何最终产品的功能和安全性，自行承担全部风险，并同意为此类使用所导致的任何损害自行承担赔偿责任，为由此导致的索赔、诉讼及费用为峰昭科技进行辩护并使其免受损害。本文档未对峰昭科技的任何知识产权作出明示或暗示的许可。峰昭科技保留随时更改、更正或改进本文档的权利，恕不另行通知。

对本免责声明如有理解歧义，最终解释权归峰昭科技（深圳）股份有限公司。

# 目录

---

版权声明.....	1
免责声明.....	2
目录.....	3
符号意义说明.....	21
英文缩写及说明.....	22
1 系统介绍.....	24
1.1 特性.....	24
1.2 应用场景.....	26
1.3 概述.....	26
1.4 系统框图.....	27
1.4.1 FU6832L 功能框图.....	27
1.4.2 FU6832N 功能框图.....	28
1.4.3 FU6832S 功能框图.....	29
1.4.4 FU6832F 功能框图.....	30
1.5 Memory 空间.....	31
1.5.1 Program Memory.....	31
1.5.2 Data Memory.....	31
1.5.3 SFR.....	32
1.5.4 XSFR.....	33
2 引脚定义.....	36
2.1 FU6832L LQFP48 引脚列表.....	36
2.2 FU6832L LQFP48 引脚图.....	40
2.3 FU6832N QFN32 引脚列表.....	41
2.4 FU6832N QFN32 引脚图.....	44
2.5 FU6832S SSOP24 引脚列表.....	45
2.6 FU6832S SSOP24 引脚图.....	47
2.7 FU6832F QFN24 引脚列表.....	48

2.8 FU6832F QFN24 引脚图.....	50
2.9 FU6832L/N/S/F 功能及引脚对比.....	51
3 封装信息.....	53
3.1 FU6832L LQFP48_7X7.....	53
3.2 FU6832N QFN32_4X4.....	54
3.3 FU6832S SSOP24_8.65X3.9.....	55
3.4 FU6832F QFN24_4X4.....	56
4 订购信息.....	57
5 电气特性.....	58
5.1 绝对最大额定值.....	58
5.2 全局电气特性.....	58
5.3 GPIO 电气特性.....	59
5.4 Pre-driver IO 电气特性.....	59
5.5 ADC 电气特性.....	60
5.6 参考电压电气特性.....	60
5.7 运算放大器电气特性.....	60
5.8 BEMF 电气特性.....	61
5.9 OSC 电气特性.....	61
5.10 复位电气特性.....	61
5.11 LDO 电气特性.....	62
5.12 封装热阻.....	62
5.12.1 FU6832L LQFP48 封装热阻.....	62
5.12.2 FU6832N QFN32 封装热阻.....	62
5.12.3 FU6832S SSOP24 封装热阻.....	62
5.12.4 FU6832F QFN24 封装热阻.....	62
6 复位控制.....	63
6.1 复位源(RST_SR).....	63
6.2 复位使能.....	63
6.3 外部引脚复位、上电复位.....	63
6.4 低电压保护复位.....	63
6.5 看门狗溢出复位.....	64

6.6 RSTFED 复位.....	64
6.7 RSTDBG 复位.....	64
6.8 软复位.....	64
6.9 复位寄存器.....	65
6.9.1 RST_SR (0xC9).....	65
7 中断控制.....	66
7.1 中断简介.....	66
7.2 中断源使能.....	66
7.3 外部中断.....	66
7.4 中断说明.....	67
7.5 中断寄存器.....	68
7.5.1 IE (0xA8).....	68
7.5.2 IP0 (0xB8).....	69
7.5.3 IP1 (0xC0).....	69
7.5.4 IP2 (0xC8).....	69
7.5.5 IP3 (0xD8).....	70
7.5.6 TCON (0x88).....	70
7.5.7 P1_IE (0xD1).....	71
7.5.8 P1_IF (0xD2).....	72
7.5.9 P2_IE (0xD3).....	73
7.5.10 P2_IF (0xD4).....	74
8 I <sup>2</sup> C.....	76
8.1 I <sup>2</sup> C 简介.....	76
8.2 I <sup>2</sup> C 操作说明.....	77
8.2.1 主机模式.....	77
8.2.2 从机模式.....	78
8.2.3 I <sup>2</sup> C 中断源.....	78
8.3 I <sup>2</sup> C 寄存器.....	78
8.3.1 I2C_CR (0x4028).....	78
8.3.2 I2C_ID (0x4029).....	79
8.3.3 I2C_DR (0x402A).....	79
8.3.4 I2C_SR (0x402B).....	80

9 SPI .....	82
9.1 SPI 简介.....	82
9.2 SPI 操作说明 .....	82
9.2.1 信号说明.....	82
9.2.1.1 主输出、从输入(MOSI).....	82
9.2.1.2 主输入、从输出(MISO).....	82
9.2.1.3 串行时钟(SCLK).....	83
9.2.1.4 片选信号(NSS).....	83
9.2.2 SPI 主机模式.....	84
9.2.2.1 主机模式配置.....	85
9.2.3 SPI 从机模式.....	85
9.2.3.1 从机模式配置.....	85
9.2.4 SPI 中断源 .....	86
9.2.5 串行时钟时序.....	86
9.3 SPI 寄存器 .....	87
9.3.1 SPI_CR0 (0x4030) .....	87
9.3.2 SPI_CR1 (0x4031) .....	88
9.3.3 SPI_CLK (0x4032).....	89
9.3.4 SPI_DR (0x4033) .....	90
10 UART .....	91
10.1 UART 简介.....	91
10.2 UART 操作说明 .....	91
10.2.1 UART1 操作说明.....	91
10.2.1.1 UART1 模式 0.....	91
10.2.1.2 UART1 模式 1.....	92
10.2.1.3 UART1 模式 2.....	92
10.2.1.4 UART1 模式 3.....	92
10.2.1.5 UART1 中断源.....	92
10.2.2 UART2 操作说明.....	93
10.2.2.1 UART2 模式 0.....	93
10.2.2.2 UART2 模式 1.....	93
10.2.2.3 UART2 模式 2.....	93

10.2.2.4 UART2 模式 3.....	93
10.2.2.5 UART2 中断源.....	94
10.3 UART1 寄存器 .....	94
10.3.1 UT_CR (0x98).....	94
10.3.2 UT_DR (0x99) .....	95
10.3.3 UT_BAUD (0x9A, 0x9B).....	95
10.4 UART2 寄存器 .....	96
10.4.1 UT2_CR (0x8A).....	96
10.4.2 UT2_DR (0x89).....	97
10.4.3 UT2_BAUD (0x4042, 0x4043).....	97
11 MDU .....	99
11.1 MDU 简介.....	99
11.2 MDU 特性.....	99
11.3 MDU 功能说明.....	99
11.3.1 操作方法 .....	99
11.3.2 运算结果左移 1 位的 16 位有符号乘法 .....	100
11.3.3 16 位有符号乘法.....	100
11.3.4 16 位无符号乘法.....	100
11.3.5 32 位/16 位的无符号除法.....	101
11.3.6 低通滤波器.....	101
11.3.7 坐标转换(sin/cos 计算).....	102
11.3.8 反正切函数.....	103
11.4 MDU 寄存器 .....	104
11.4.1 MDU_CR (0xC1) .....	104
11.4.2 MDU_MD (0xCA).....	104
11.4.3 MDU_A (0xC7, 0xC6).....	105
11.4.4 MDU_B (0xC5, 0xC4).....	105
11.4.5 MDU_C (0xC3, 0xC2).....	106
11.4.6 MDU_D (0xCB).....	107
12 PI/PID .....	108
12.1 PI/PID 简介.....	108
12.2 PI/PID 特性.....	108

12.3 PI/PID 操作说明.....	109
12.4 PI/PID 寄存器 .....	110
12.4.1 PI_CR (0xF9).....	110
12.4.2 PIO_KP (0x02E0, 0x02E1).....	110
12.4.3 PIO_KI (0x02E2, 0x02E3) .....	111
12.4.4 PIO_UKMAX (0x02E4, 0x02E5).....	111
12.4.5 PIO_UKMIN (0x02E6, 0x02E7) .....	111
12.4.6 PIO_EK1 (0x02E8, 0x02E9).....	112
12.4.7 PIO_EK (0x02EA, 0x02EB).....	112
12.4.8 PIO_UKH (0x02EC, 0x02ED) .....	113
12.4.9 PIO_UKL (0x02EE, 0x02EF) .....	113
12.4.10 PI1_KP (0x02D0, 0x02D1).....	113
12.4.11 PI1_KI (0x02D2, 0x02D3).....	114
12.4.12 PI1_UKMAX (0x02D4, 0x02D5).....	114
12.4.13 PI1_UKMIN (0x02D6, 0x02D7).....	115
12.4.14 PI1_EK1 (0x02D8, 0x02D9) .....	115
12.4.15 PI1_EK (0x02DA, 0x02DB).....	115
12.4.16 PI1_UKH (0x02DC, 0x02DD).....	116
12.4.17 PI1_UKL (0x02DE, 0x02DF) .....	116
12.4.18 PI2_KP (0x02BC, 0x02BD) .....	117
12.4.19 PI2_KI (0x02BE, 0x02BF).....	117
12.4.20 PI2_UKMAX (0x02C0, 0x02C1).....	117
12.4.21 PI2_UKMIN (0x02C2, 0x02C3) .....	118
12.4.22 PI2_EK1 (0x02C4, 0x02C5).....	118
12.4.23 PI2_EK (0x02C6, 0x02C7) .....	119
12.4.24 PI2_UKH (0x02C8, 0x02C9) .....	119
12.4.25 PI2_UKL (0x02CA, 0x02CB) .....	119
12.4.26 PI2_KD (0x02CC, 0x02CD).....	120
12.4.27 PI2_EK2 (0x02CE, 0x02CF).....	120
12.4.28 PI3_KP (0x02A8, 0x02A9) .....	121
12.4.29 PI3_KI (0x02AA, 0x02AB) .....	121
12.4.30 PI3_UKMAX (0x02AC, 0x02AD) .....	121

12.4.31 PI3_UKMIN (0x02AE, 0x02AF).....	122
12.4.32 PI3_EK1 (0x02B0, 0x02B1).....	122
12.4.33 PI3_EK (0x02B2, 0x02B3).....	123
12.4.34 PI3_UKH (0x02B4, 0x02B5).....	123
12.4.35 PI3_UKL (0x02B6, 0x02B7).....	123
12.4.36 PI3_KD (0x02B8, 0x02B9).....	124
12.4.37 PI3_EK2 (0x02BA, 0x02BB).....	124
<b>13 FOC.....</b>	<b>125</b>
<b>13.1 FOC 说明.....</b>	<b>125</b>
13.1.1 FOC 简介.....	125
13.1.2 参考输入.....	125
13.1.3 PI 控制器.....	126
13.1.4 坐标转换.....	126
13.1.4.1 Park 逆变换.....	126
13.1.4.2 Clarke 变换.....	126
13.1.4.3 Park 变换.....	127
13.1.5 SVPWM.....	127
13.1.5.1 七段式 SVPWM.....	128
13.1.5.2 五段式 SVPWM.....	129
13.1.6 过调制.....	129
13.1.7 死区补偿.....	129
13.1.8 电流电压采样.....	129
13.1.8.1 单电阻采样模式.....	129
13.1.8.2 双三电阻采样模式.....	132
13.1.8.3 电流采样偏置.....	133
13.1.9 角度模式.....	133
13.1.9.1 爬坡强制角度.....	133
13.1.9.2 强拉角度.....	134
13.1.9.3 估算器角度.....	135
13.1.9.3.1 估算器估算角度.....	135
13.1.9.3.2 估算器强制角度.....	135
13.1.9.3.3 角度平滑切换.....	136

13.1.9.3.4 角度补偿.....	136
<b>13.1.10 电机实时参数.....</b>	<b>136</b>
13.1.10.1 顺风逆风检测.....	137
13.1.10.2 反电动势检测.....	137
13.1.10.3 电机功率.....	137
13.1.11 FG 输出产生.....	137
<b>13.2 FOC 寄存器.....</b>	<b>138</b>
13.2.1 FOC_CR0 (0x409F).....	138
13.2.2 FOC_CR1 (0x40A0).....	139
13.2.3 FOC_CR2 (0x40A1).....	140
13.2.4 FOC_TSMIN (0x40A2).....	141
13.2.5 FOC_TGLI (0x40A3).....	141
13.2.6 FOC_TBLO (0x40A4).....	141
13.2.7 FOC_TRGDLY (0x40A5).....	142
13.2.8 FOC_CSO (0x40A6, 0x40A7).....	142
13.2.9 FOC_RTHERSTEP (0x40A8, 0x40A9).....	143
13.2.10 FOC_RTHERACC (0x40AA, 0x40AB).....	143
13.2.11 FOC_EOMELPF (0x40AA, 0x40AB).....	144
13.2.12 FOC_RTHERCNT (0x40AC).....	144
13.2.13 FOC_THERCOR (0x40AD).....	144
13.2.14 FOC_EMF (0x40AE, 0x40AF).....	145
13.2.15 FOC_THERCOMP (0x40AE, 0x40AF).....	145
13.2.16 FOC_DMAX (0x40B0, 0x40B1).....	146
13.2.17 FOC_DMIN (0x40B2, 0x40B3).....	146
13.2.18 FOC_QMAX (0x40B4, 0x40B5).....	146
13.2.19 FOC_QMIN (0x40B6, 0x40B7).....	147
13.2.20 FOC_UD (0x40B8, 0x40B9).....	147
13.2.21 FOC_UQ (0x40BA, 0x40BB).....	148
13.2.22 FOC_ID (0x40BC, 0x40BD).....	148
13.2.23 FOC_IQ (0x40BE, 0x40BF).....	148
13.2.24 FOC_IBET (0x40C0, 0x40C1).....	149
13.2.25 FOC_VBET (0x40C2, 0x40C3).....	149

13.2.26 FOC_VALP (0x40C4, 0x40C5) .....	150
13.2.27 FOC_UDCPS (0x40C2, 0x40C3).....	150
13.2.28 FOC_UQCPS (0x40C4, 0x40C5) .....	150
13.2.29 FOC_IC (0x40C6, 0x40C7).....	151
13.2.30 FOC_IB (0x40C8, 0x40C9).....	151
13.2.31 FOC_IA (0x40CA, 0x40CB).....	152
13.2.32 FOC_THETA (0x40CC, 0x40CD) .....	152
13.2.33 FOC_ETHETA (0x40CE, 0x40CF).....	152
13.2.34 FOC_EALP (0x40D0, 0x40D1).....	153
13.2.35 FOC_EBET (0x40D2, 0x40D3).....	153
13.2.36 FOC_EOME (0x40D4, 0x40D5).....	154
13.2.37 FOC_UQEX (0x40D6, 0x40D7) .....	154
13.2.38 FOC_KFG (0x40D6, 0x40D7) .....	155
13.2.39 FOC_POW (0x40D8, 0x40D9) .....	155
13.2.40 FOC_EOMEKLPF (0x40D8).....	156
13.2.41 FOC_IAMAX (0x40DA, 0x40DB).....	156
13.2.42 FOC_IBMAX (0x40DC, 0x40DD).....	156
13.2.43 FOC_ICMAX (0x40DE, 0x40DF).....	157
13.2.44 FOC_EFREQMAX (0x406F).....	157
13.2.45 FOC_EKP (0x4074, 0x4075).....	158
13.2.46 FOC_EKI (0x4076, 0x4077) .....	158
13.2.47 FOC_EBMFK (0x407C, 0x407D).....	159
13.2.48 FOC_KSLIDE (0x4078, 0x4079).....	159
13.2.49 FOC_EKLPFMIN (0x407A, 0x407B) .....	160
13.2.50 FOC_OMEKLPF (0x407E, 0x407F).....	160
13.2.51 FOC_FBASE (0x4080, 0x4081) .....	161
13.2.52 FOC_EFREQACC (0x4082, 0x4083).....	161
13.2.53 FOC_EFREQMIN (0x4084, 0x4085) .....	162
13.2.54 FOC_EFREQHOLD (0x4086, 0x4087).....	162
13.2.55 FOC_EK3 (0x4088, 0x4089).....	163
13.2.56 FOC_EK4 (0x408A, 0x408B).....	163
13.2.57 FOC_EK1 (0x408C, 0x408D).....	163

13.2.58 FOC_EK2 (0x408E, 0x408F).....	164
13.2.59 FOC_IDREF (0x4090, 0x4091).....	164
13.2.60 FOC_IQREF (0x4092, 0x4093).....	165
13.2.61 FOC_DQKP (0x4094, 0x4095).....	165
13.2.62 FOC_DQKI (0x4096, 0x4097) .....	165
13.2.63 FOC_UDCFLT (0x4098, 0x4099).....	166
<b>14 Timer1.....</b>	<b>167</b>
<b>14.1 Timer1 操作说明 .....</b>	<b>167</b>
14.1.1 Timer1 计数单元.....	168
14.1.1.1 分频器.....	168
14.1.1.2 基本计数器.....	169
14.1.1.3 重载计数器.....	170
14.1.2 位置检测 .....	170
14.1.2.1 位置检测信号.....	170
14.1.2.2 CMP/GPIO 位置检测事件.....	170
14.1.2.3 ADC 位置检测事件 .....	171
14.1.2.4 采样.....	172
14.1.2.5 滤波.....	172
14.1.3 写入时序中断.....	173
14.1.4 Timer1 中断 .....	173
<b>14.2 BLDC 电机方波驱动 .....</b>	<b>174</b>
14.2.1 方波驱动的六步换相.....	175
14.2.2 方波驱动的工作原理.....	175
14.2.2.1 60 度基准时间.....	176
14.2.2.2 60 度强制换相.....	176
14.2.2.3 续流屏蔽.....	176
14.2.2.4 位置检测成功到换相的角度.....	177
14.2.2.5 逐波限流.....	177
<b>14.3 Timer1 寄存器.....</b>	<b>177</b>
14.3.1 TIM1_CR0 (0x4068).....	177
14.3.2 TIM1_CR1 (0x4069).....	178
14.3.3 TIM1_CR2 (0x406A) .....	179

14.3.4 TIM1_CR3 (0x406B) .....	179
14.3.5 TIM1_CR4 (0x406C) .....	180
14.3.6 TIM1_IER (0x406D) .....	180
14.3.7 TIM1_SR (0x406E) .....	181
14.3.8 TIM1_BCOR (0x4070, 0x4071) .....	183
14.3.9 TIM1_DBR1 (0x4074, 0x4075) .....	183
14.3.10 TIM1_DBR2 (0x4076, 0x4077) .....	185
14.3.11 TIM1_DBR3 (0x4078, 0x4079) .....	186
14.3.12 TIM1_DBR4 (0x407A, 0x407B) .....	187
14.3.13 TIM1_DBR5 (0x407C, 0x407D) .....	189
14.3.14 TIM1_DBR6 (0x407E, 0x407F) .....	190
14.3.15 TIM1_DBR7 (0x4080, 0x4081) .....	191
14.3.16 TIM1_BCNTR (0x4082, 0x4083) .....	193
14.3.17 TIM1_BCCR (0x4084, 0x4085) .....	193
14.3.18 TIM1_BARR (0x4086, 0x4087) .....	194
14.3.19 TIM1_RARR (0x4088, 0x4089) .....	194
14.3.20 TIM1_RCNTR (0x408A, 0x408B) .....	195
14.3.21 TIM1_UCOP (0x408C, 0x408D) .....	195
14.3.22 TIM1_UFLP (0x408E, 0x408F) .....	195
14.3.23 TIM1_URES (0x4090, 0x4091) .....	196
14.3.24 TIM1_UIGN (0x4092, 0x4093) .....	196
14.3.25 TIM1_KF (0x4094, 0x4095) .....	197
14.3.26 TIM1_KR (0x4096, 0x4097) .....	197
14.3.27 TIM1_ITRIP (0x4098, 0x4099) .....	197
<b>15 Timer2 .....</b>	<b>199</b>
<b>15.1 Timer2 操作说明 .....</b>	<b>199</b>
15.1.1 分频器 .....	199
15.1.2 TIM2_CNTR 的读写和计数 .....	200
15.1.3 输出模式 .....	200
15.1.3.1 TIM2_ARR/TIM2_DR 的读写 .....	200
15.1.3.2 高/低电平输出模式 .....	201
15.1.3.3 PWM 输出 .....	201

15.1.3.4 中断事件.....	201
15.1.4 输入信号滤波和边沿检测.....	202
15.1.5 输入捕获模式.....	202
15.1.6 输入计数模式.....	203
15.1.7 QEP&RSD 模式.....	205
15.1.7.1 RSD 的比较器采样.....	206
15.1.8 步进模式.....	206
15.2 Timer2 寄存器.....	207
15.2.1 TIM2_CR0 (0xA1).....	207
15.2.2 TIM2_CR1 (0xA9).....	208
15.2.3 TIM2_CNTR (0xAA, 0xAB).....	210
15.2.4 TIM2_DR (0xAC, 0xAD).....	210
15.2.5 TIM2_ARR (0xAE, 0xAF).....	211
16 Timer3/Timer4.....	212
16.1 Timer3/Timer4 操作说明.....	212
16.1.1 分频器.....	212
16.1.2 TIMx_CNTR 的读写和计数.....	213
16.1.3 输出模式.....	213
16.1.3.1 高/低电平输出模式.....	213
16.1.3.2 PWM 输出.....	213
16.1.3.3 中断事件.....	213
16.1.4 输入信号滤波和边沿检测.....	214
16.1.5 输入捕获模式.....	215
16.1.6 Timer4 的 FG 输出模式.....	216
16.2 Timer3/Timer4 寄存器.....	216
16.2.1 TIMx_CR0 (0x9C/0x9E) (x = 3/4).....	216
16.2.2 TIMx_CR1 (0x9D/0x9F) (x = 3/4).....	217
16.2.3 TIMx_CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4).....	218
16.2.4 TIMx_DR (0xA4, 0xA5/0x94, 0x95) (x = 3/4).....	218
16.2.5 TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4).....	219
17 SysTick.....	220
17.1 SysTick 操作说明.....	220

17.2 Systick 寄存器.....	220
17.2.1 DRV_SR (0x4061).....	220
17.2.2 SYST_ARR (0x4064, 0x4065).....	221
18 Driver.....	222
18.1 Driver 操作说明.....	222
18.1.1 Driver 简介.....	222
18.1.2 输出控制模块.....	223
18.1.2.1 计数比较模块.....	223
18.1.2.2 死区模块.....	224
18.1.2.3 输出使能与极性.....	224
18.1.2.4 主输出使能 MOE.....	226
18.1.2.5 中断.....	226
18.1.2.5.1 比较匹配中断.....	226
18.1.2.5.2 FG 中断.....	227
18.2 Driver 寄存器.....	227
18.2.1 DRV_CR (0x4062).....	227
18.2.2 DRV_SR (0x4061).....	228
18.2.3 DRV_OUT (0xF8).....	229
18.2.4 DRV_CMR (0x405C, 0x405D).....	230
18.2.5 DRV_ARR (0x405E, 0x405F).....	231
18.2.6 DRV_COMR (0x405A, 0x405B).....	232
18.2.7 DRV_DR (0x4058, 0x4059).....	232
18.2.8 DRV_DTR (0x4060).....	233
18.2.9 DRV_CNTR (0x4066, 0x4067).....	233
19 时钟.....	234
19.1 时钟简介.....	234
19.2 时钟校准简介.....	234
19.3 时钟校准寄存器.....	234
19.3.1 CAL_CR (0x4044, 0x4045).....	234
20 WDT.....	236
20.1 WDT 使用注意事项.....	236
20.2 WDT 操作说明.....	236

20.3 WDT 寄存器.....	237
20.3.1 WDT_CR (0x4026).....	237
20.3.2 WDT_ARR (0x4027).....	237
20.3.3 CCFG1 (0x401E).....	237
21 RTC .....	238
21.1 RTC 基本功能框图 .....	238
21.2 RTC 操作说明.....	238
21.3 RTC 寄存器 .....	238
21.3.1 RTC_TM (0x402C, 0x402D).....	238
21.3.2 RTC_STA (0x402E) .....	239
22 IO .....	240
22.1 IO 简介.....	240
22.2 IO 配置说明.....	240
22.3 IO 寄存器 .....	241
22.3.1 P0_OE (0xFC).....	241
22.3.2 P1_OE (0xFD) .....	241
22.3.3 P2_OE (0xFE).....	241
22.3.4 P3_OE (0xFF).....	242
22.3.5 P4_OE (0xE9).....	242
22.3.6 P1_AN (0x4050).....	242
22.3.7 P2_AN (0x4051).....	243
22.3.8 P3_AN (0x4052).....	243
22.3.9 P0_PU (0x4053).....	244
22.3.10 P1_PU (0x4054) .....	244
22.3.11 P2_PU (0x4055) .....	245
22.3.12 P3_PU (0x4056) .....	245
22.3.13 P4_PU (0x4057) .....	245
22.3.14 PH_SEL (0x404C) .....	246
22.3.15 PH_SEL1 (0x404D) .....	246
22.3.16 P0 (0x80) .....	247
22.3.17 P1 (0x90) .....	247
22.3.18 P2 (0xA0).....	248

22.3.19 P3 (0xB0).....	248
22.3.20 P4 (0xE8).....	249
<b>23 ADC.....</b>	<b>250</b>
23.1 ADC 简介.....	250
23.2 ADC 框图.....	250
23.3 ADC 操作说明.....	251
23.3.1 顺序采样模式.....	251
23.3.2 触发采样模式.....	252
23.3.3 输出数据格式.....	252
23.4 ADC 寄存器.....	253
23.4.1 ADC_CR (0x4039).....	253
23.4.2 ADC_MASK (0x4036, 0x4037).....	254
23.4.3 DAC_CR (0x4035).....	255
23.4.4 ADC_SCYC (0x4038).....	255
23.4.5 ADC0_DR (0x0300, 0x0301).....	255
23.4.6 ADC1_DR (0x0302, 0x0303).....	256
23.4.7 ADC2_DR (0x0304, 0x0305).....	256
23.4.8 ADC3_DR (0x0306, 0x0307).....	257
23.4.9 ADC4_DR (0x0308, 0x0309).....	257
23.4.10 ADC5_DR (0x030A, 0x030B).....	258
23.4.11 ADC6_DR (0x030C, 0x030D).....	258
23.4.12 ADC7_DR (0x030E, 0x030F).....	259
23.4.13 ADC8_DR (0x0310, 0x0311).....	259
23.4.14 ADC9_DR (0x0312, 0x0313).....	260
23.4.15 ADC10_DR (0x0314, 0x0315).....	260
23.4.16 ADC11_DR (0x0316, 0x0317).....	261
23.4.17 ADC12_DR (0x0318, 0x0319).....	261
23.4.18 ADC13_DR (0x031A, 0x031B).....	262
23.4.19 ADC14_DR (0x031C, 0x031D).....	262
<b>24 DAC.....</b>	<b>264</b>
24.1 DAC 简介.....	264
24.2 DAC0 功能框图.....	264

24.3 DAC1 功能框图 .....	265
24.4 DAC 寄存器.....	266
24.4.1 DAC_CR (0x4035).....	266
24.4.2 DAC0_DR (0x404B).....	266
24.4.3 DAC1_DR (0x404A).....	267
25 DMA.....	268
25.1 DMA 功能与说明 .....	268
25.2 DMA 寄存器.....	269
25.2.1 DMA0_CR0 (0x403A) .....	269
25.2.2 DMA1_CR0 (0x403B) .....	270
25.2.3 DMA0_LEN (0x403C) .....	271
25.2.4 DMA0_BA (0x403E, 0x403F).....	271
25.2.5 DMA1_LEN (0x403D).....	272
25.2.6 DMA1_BA (0x4040, 0x4041).....	273
26 VREF .....	274
26.1 VREF 模块的操作说明 .....	274
26.2 VREF 寄存器.....	274
26.2.1 VREF_VHALF_CR (0x404F).....	274
27 VHALF .....	276
27.1 VHALF 模块的操作说明.....	276
27.2 VHALF 寄存器 .....	276
28 运放.....	277
28.1 运放简介 .....	277
28.2 运放操作说明 .....	277
28.2.1 母线电流采样运放(AMP0).....	277
28.2.1.1 AMP0 普通模式.....	277
28.2.1.2 AMP0 PGA 差分输入模式.....	278
28.2.2 相电流运放(AMP1/AMP2) .....	278
28.2.2.1 AMP1 普通模式.....	278
28.2.2.2 AMP2 普通模式.....	279
28.3 运放寄存器.....	279

28.3.1 AMP_CR (0x404E) .....	279
28.3.2 AMP0_GAIN (0x4034) .....	280
<b>29 比较器 .....</b>	<b>281</b>
<b>29.1 比较器操作说明 .....</b>	<b>281</b>
29.1.1 比较器 CMP3.....	281
29.1.1.1 过流保护 .....	283
29.1.1.2 逐波限流.....	283
29.1.2 比较器 CMP4.....	285
29.1.3 比较器组 CMPG.....	285
29.1.3.1 无内置电阻三比较器模式.....	285
29.1.3.2 有内置电阻三比较器模式.....	286
29.1.3.3 三差分比较器模式 .....	287
29.1.3.4 双比较器模式 .....	288
29.1.4 比较器采样.....	289
<b>29.2 比较器寄存器 .....</b>	<b>290</b>
29.2.1 CMP_CR0 (0xD5).....	290
29.2.2 CMP_CR1 (0xD6).....	290
29.2.3 CMP_CR2 (0xDA).....	291
29.2.4 CMP_CR3 (0xDC).....	293
29.2.5 CMP_CR4 (0xE1).....	294
29.2.6 CMP_SAMR (0x40AD).....	294
29.2.7 CMP_SR (0xD7).....	295
29.2.8 EVT_FILT (0xD9).....	296
29.2.9 TSD_CR (0x402F).....	296
<b>30 电源模块 .....</b>	<b>298</b>
<b>30.1 LDO.....</b>	<b>298</b>
30.1.1 LDO 模块的操作说明.....	298
<b>30.2 低压检测 .....</b>	<b>299</b>
30.2.1 低压检测简介 .....	299
30.2.2 低压检测操作说明 .....	299
30.2.3 低压检测寄存器 .....	300
30.2.3.1 LVSR (0xDB).....	300

31 FLASH.....	301
31.1 Flash 简介.....	301
31.2 Flash 操作说明.....	301
31.3 Flash 寄存器 .....	301
31.3.1 FLA_CR (0x85) .....	301
31.3.2 FLA_KEY (0x84).....	302
32 CRC.....	303
32.1 CRC 功能框图 .....	303
32.2 CRC16 多项式.....	303
32.3 CRC16 基本逻辑图.....	303
32.4 CRC 操作说明 .....	304
32.4.1 计算单个字节的 CRC.....	304
32.4.2 批量计算 ROM 数据 CRC.....	304
32.5 CRC 寄存器 .....	305
32.5.1 CRC_CR (0x4022) .....	305
32.5.2 CRC_DIN (0x4021).....	306
32.5.3 CRC_DR (0x4023).....	306
32.5.4 CRC_BEG (0x4024) .....	307
32.5.5 CRC_CNT (0x4025) .....	307
33 休眠模式 .....	308
33.1 休眠模式简介 .....	308
33.2 休眠模式寄存器 .....	309
33.2.1 PCON(0x87).....	309
34 代码保护 .....	310
34.1 代码保护简介 .....	310
34.2 代码保护操作说明.....	310
35 修改记录 .....	312

## 符号意义说明

---

- > 寄存器后的[]表示寄存器中的位。例: ABCD[XY]表示ABCD寄存器中的XY位
- > 寄存器名中的x表示类似寄存器。例: TIMx\_CR0表示TIM3\_CR0和TIM4\_CR0
- > [m:n]表示位范围。例: [3:0]表示从bit3到bit0
- > Pm.n表示Portm的第n个端口。例: P0.0表示Port0的0号端口
- > 寄存器读写特性表示:
  - >> R: 只读
  - >> W: 只写
  - >> RW: 可读可写
  - >> W0: 只可写 0
  - >> W1: 只可写 1
- > 默认值为 - 时, 表示该位为不定值或无效值
- > 对读出和写入代表不同意义的寄存器, 不可使用RMW指令
- > Q格式是一种使用定点数存储浮点数的方式。最高位为符号位, 数据低Q值的位数为数字小数部分分配的位数, 剩余位数为数字整数部分分配的位数。例: Q12格式, 15位为符号位, 14 ~ 12位为整数位, 11 ~ 0位为分数位。Q12格式数字的真实值为-8 ~ 7.9998(对应0x8000 ~ 0x7FFF)。

## 英文缩写及说明

---

ADC	Analog to Digital Converter 模数转换器
BEMF	Back Electromotive Force 反电动势
BLDC	Brushless Direct Current 无刷直流电机
CRC	Cyclic Redundancy Check 循环冗余校验功能
DAC	Digital to Analog Converter 数模转换器
DMA	Direct Memory Access 不经过 CPU 直接与内存交换数据的方式
FG	Frequency Generator 频率发生器
FICE	Fortior Interactive Connectivity Establishment 峰昭专用交互式连接建立
FOC	Field Oriented Control 电机磁场定向控制法，也称矢量控制法
FOSC	Fast Oscillator 内部快时钟
GPIO	General Purpose Input Output 通用输出输入端口
IC	Integrated Circuit 集成电路
I <sup>2</sup> C	Inter Integrated Circuit 一种简单的双向二线制同步串行通信总线
IDE	Integrated Development Environment 集成开发环境
IRAM	Internal RAM 内置随机存储器
LDO	Low Dropout Regulator 低压差稳压电源
LPF	Low Pass Filter 低通滤波器
LVD	Low Voltage Detection 低电压检测
MDU	Multiplication Division Unit 乘除计算协处理器
ME	Motor Engine 峰昭特有电机驱动协处理器
MSB	Most Significant Bit 最高有效位
MOSFET	Metal Oxide Semiconductor Field Effect Transistor 金属氧化物半导体场效应晶体管
NC	Not Connected 不连接
PGA	Programmable Gain Amplifier 可编程增益放大器
PI/PID	Proportional Integral/Proportional Integral Derivative 比例积分/比例积分微分控制器
PLL	Phase Locked Loop 锁相环
PWM	Pulse Width Modulation 脉冲宽度调制
QEP	Quadrature Encoder Pulse 正交编码器
RAM	Random Access Memory 随机存储器

RMW	Read Modified Write 读-修改-写指令
ROM	Read Only Memory 只读存储器
RSD	Rotating State Detection 顺逆风状态检测
RTC	Real Time Clock 实时时钟
SCL	Serial Clock Line 串行时钟线
SDA	Serial Data Line 串行数据线
SFR	Special Function Register 特殊功能寄存器
SMO	Sliding Mode Observer 滑模观测器
SOSC	Slow Oscillator 低速振荡器，此处特指内部慢时钟
SPI	Serial Peripheral Interface 串行通信接口
SVPWM	Space Vector PWM 空间矢量脉冲宽度调制
TSD	Temperature Sensor Detect 温度传感器检测
UART	Universal Asynchronous Receiver/Transmitter 异步串行通信接口
WDT	Watch Dog Timer 看门狗定时器
XRAM	External RAM 外部随机存储器
XSFR	External SFR 外部特殊功能寄存器

# 1 系统介绍

---

## 1.1 特性

- > 电源电压:
  - » 单电源高压模式: VCC\_MODE = 0, 外部电源从 VCC 输入 5V ~ 28V, VDD5 由内部 LDO 产生
  - » 单电源低压模式: VCC\_MODE = 1, 外部电源从 VDD5 输入 3V ~ 5.5V, 同时将 VCC 与 VDD5 短接
  - » 双电源模式: VCC\_MODE = 1, 外部电源 1 从 VCC 输入 5V ~ 36V, 外部电源 2 从 VDD5 输入 5V
- > 双核: 8051内核和ME
- > 指令周期大多为1或2个系统时钟周期
- > 16kB Flash ROM、带CRC校验功能、支持程序自烧录和代码保护功能
- > 256 bytes IRAM、768 bytes XRAM
- > ME: 包含PID控制模块、FOC模块、MDU辅助计算模块、LPF
- > 16个中断源, 可设为4个优先级
- > GPIO个数:
  - » FU6832L: 35
  - » FU6832N: 21
  - » FU6832S: 13
  - » FU6832F: 13
- > 定时器:
  - » Timer1: 方波驱动时序控制、支持自动换相、逐波限流、支持 Hall/BEMF 位置检测
  - » Timer2: PWM 输出、输入 PWM 的占空比和周期检测、输入设定 PWM 数的时间、正交编码器解码、顺逆风检测、步进电机的方向和速度检测
  - » Timer3/Timer4: PWM 输出、输入 PWM 的占空比和周期检测。Timer4 支持 FG 输出模式, Timer3 支持 48MHz 输入模式
  - » SysTick 定时器
  - » RTC 定时器

- > 通信接口:
  - » 1 个 SPI
  - » 1 个 I<sup>2</sup>C
  - » 2 个 UART, 支持单线模式
  - » 2 通道 DMA: 支持 I<sup>2</sup>C/SPI/UART 数据传输
- > 模拟外设:
  - » 12 位 ADC: 1 $\mu$ s 转换, 可选择内部 VREF、外部 VREF 作参考电压
  - » ADC 通道数:
    - »» FU6832L: 15 (其中 AD14 为内部采样通道)
    - »» FU6832N: 12 (其中 AD14 为内部采样通道)
    - »» FU6832S: 8 (其中 AD14 为内部采样通道)
    - »» FU6832F: 8 (其中 AD14 为内部采样通道)
  - » 内置 VREF 参考, 可配置 3V、4V、4.5V、VDD5 (FU6832N/S/F 只能选择 VDD5 为内部参考)
  - » 内置 VHALF(VREF/2)参考 (FU6832S/F 无此特性)
  - » 3 个独立运算放大器 (FU6832S/F 只包含 AMP0), 其中 AMP0 可配置可编程增益放大器
  - » 3 路模拟比较器
  - » DAC: 1 路 9 位, 1 路 6 位
- > 内置 MOSFET 驱动器: 3P3N Pre-driver 输出
- > FOC 驱动支持单电阻、双电阻、三电阻电流采样 (FU6832S/F 只支持单电阻电流采样)
- > 振荡器:
  - » 内置 24MHz 高速 RC 振荡器
  - » 内置 32.8kHz 低速 RC 振荡器
- > WDT
- > LVD
- > TSD
- > 两线制 FICE 协议提供在线仿真功能

## 1.2 应用场景

可用于无感/有感 BLDC 电机/PMSM、三相/单相感应电机、伺服电机驱动。

- > FU6832L: 吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、电动工具、航模、散热风扇等
- > FU6832N: 吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、电动工具、航模、散热风扇等
- > FU6832S: 吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、电动工具、航模、散热风扇等
- > FU6832F: 散热风扇等

## 1.3 概述

FU6832 系列是集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片。ME 集成了 FOC、MDU、LPF、PID、SVPWM 等诸多硬件模块，可由硬件自动完成有感/无感 BLDC 电机/PMSM 的 FOC 驱动/方波驱动的运算和控制；8051 内核用于参数配置和日常事务处理，双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T。芯片内部集成有高速运算放大器、比较器、Pre-driver、高速 ADC、CRC、SPI、I<sup>2</sup>C、UART、多种 Timer 等功能，内置高压 LDO，适用于 BLDC/PMSM 电机的方波、FOC 驱动控制。

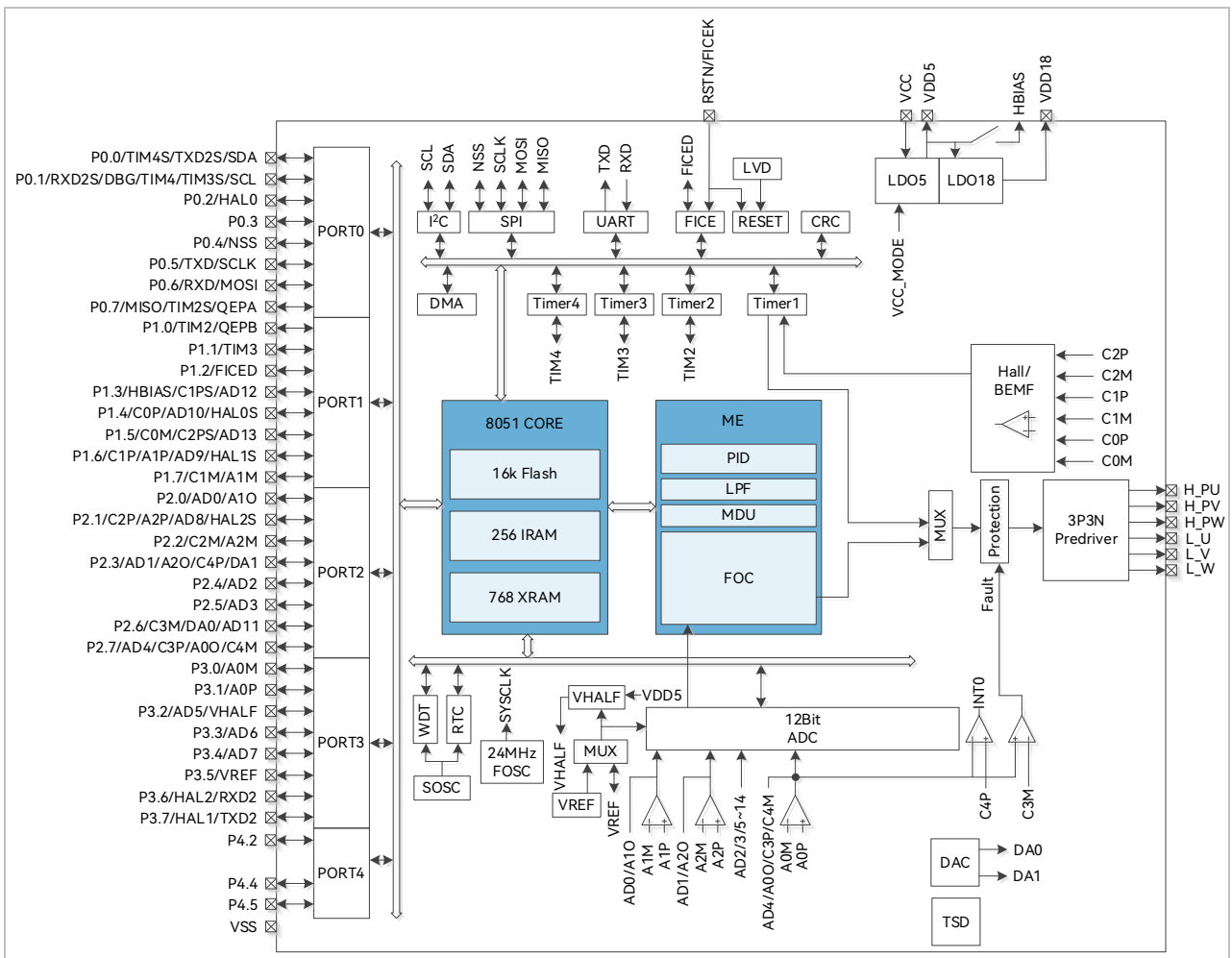
以上为 FU6832 系列芯片的功能概述，具体功能可能因型号不同而有所差异。详细信息请参考 2 引脚定义和 4 订购信息。

FU6832 系列型号包括: FU6832L(LQFP48)、FU6832N(QFN32)、FU6832S(SSOP24)、FU6832F(QFN24)。

### 1.4 系统框图

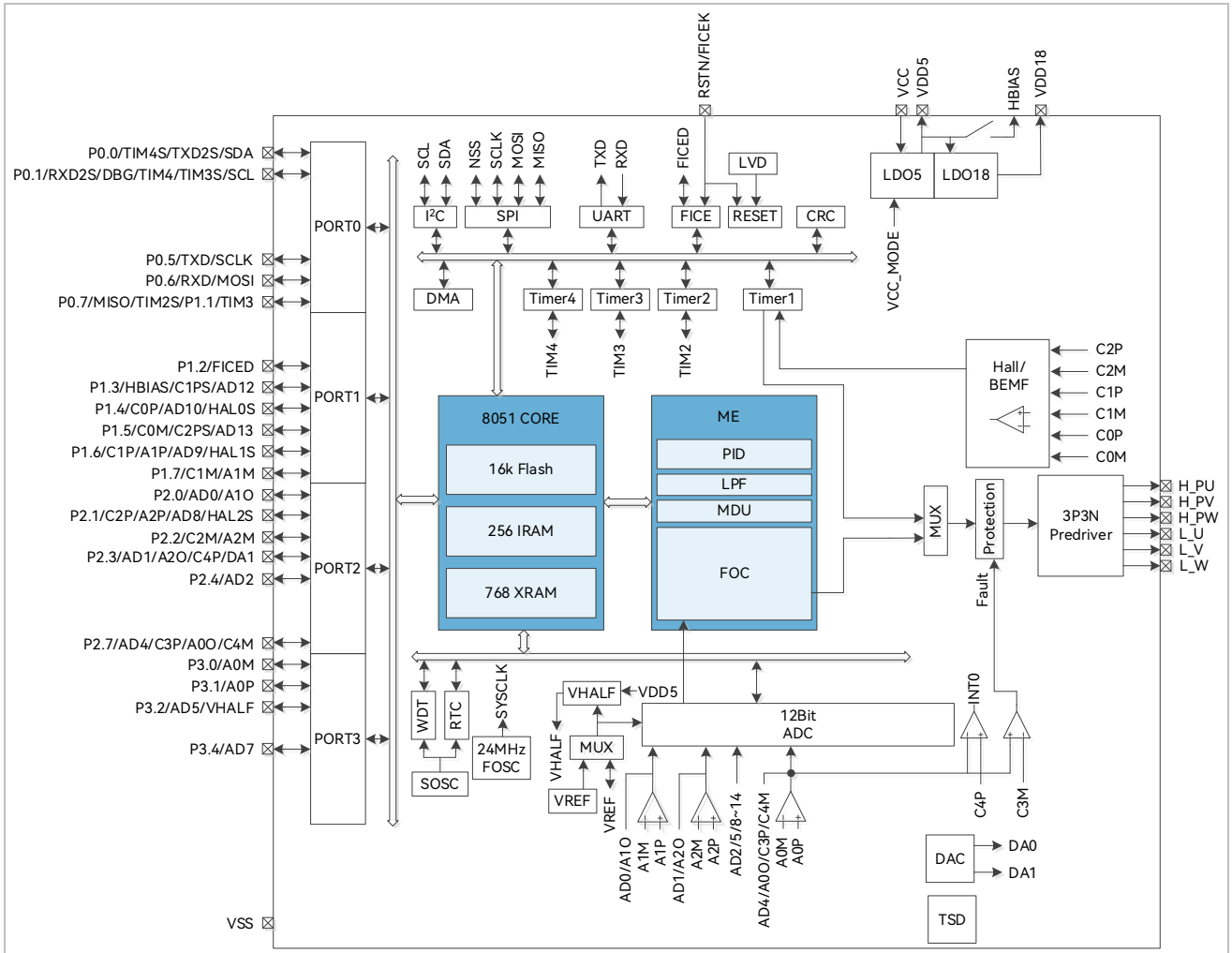
#### 1.4.1 FU6832L 功能框图

图 1-1 FU6832L 功能框图



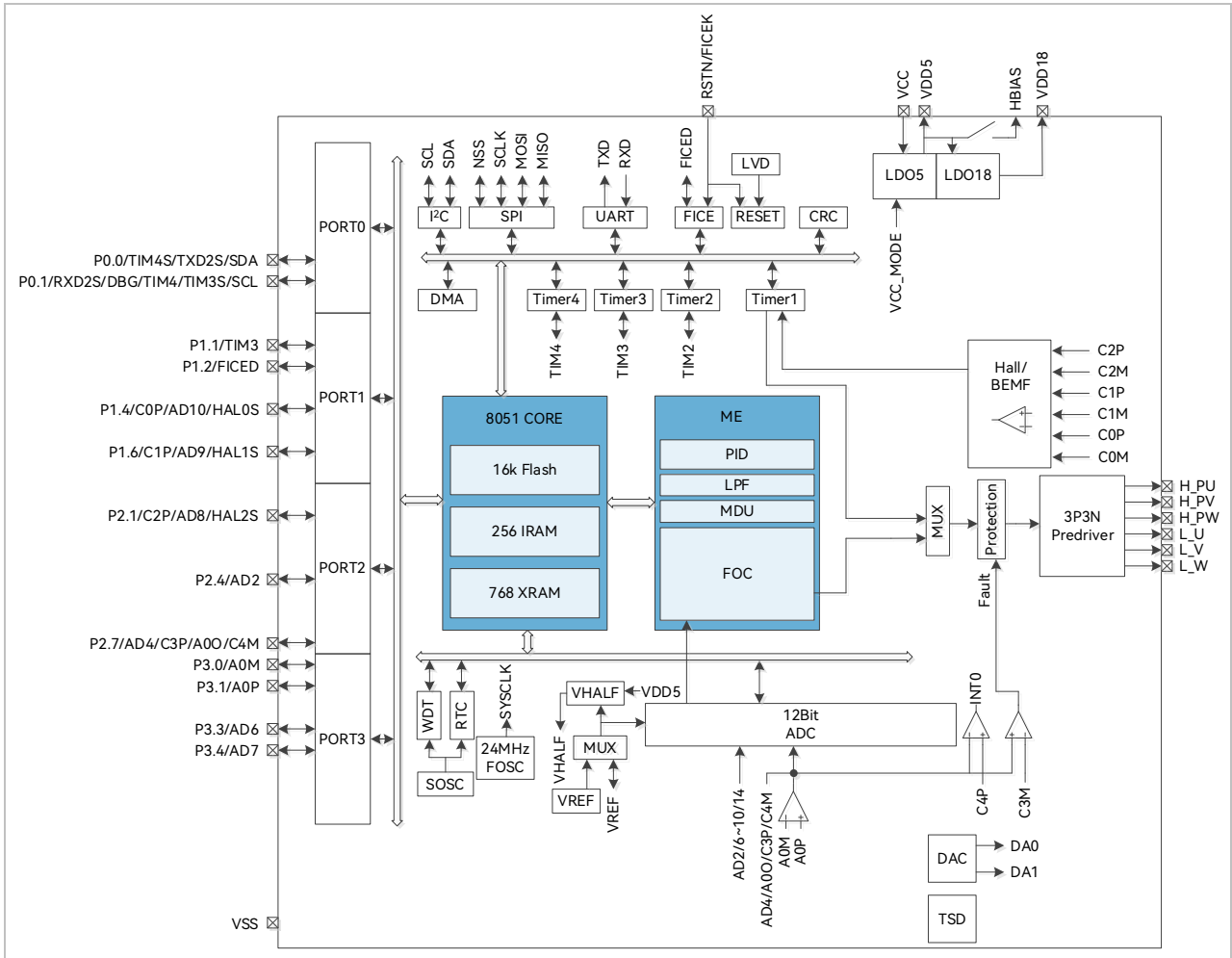
### 1.4.2 FU6832N 功能框图

图 1-2 FU6832N 功能框图



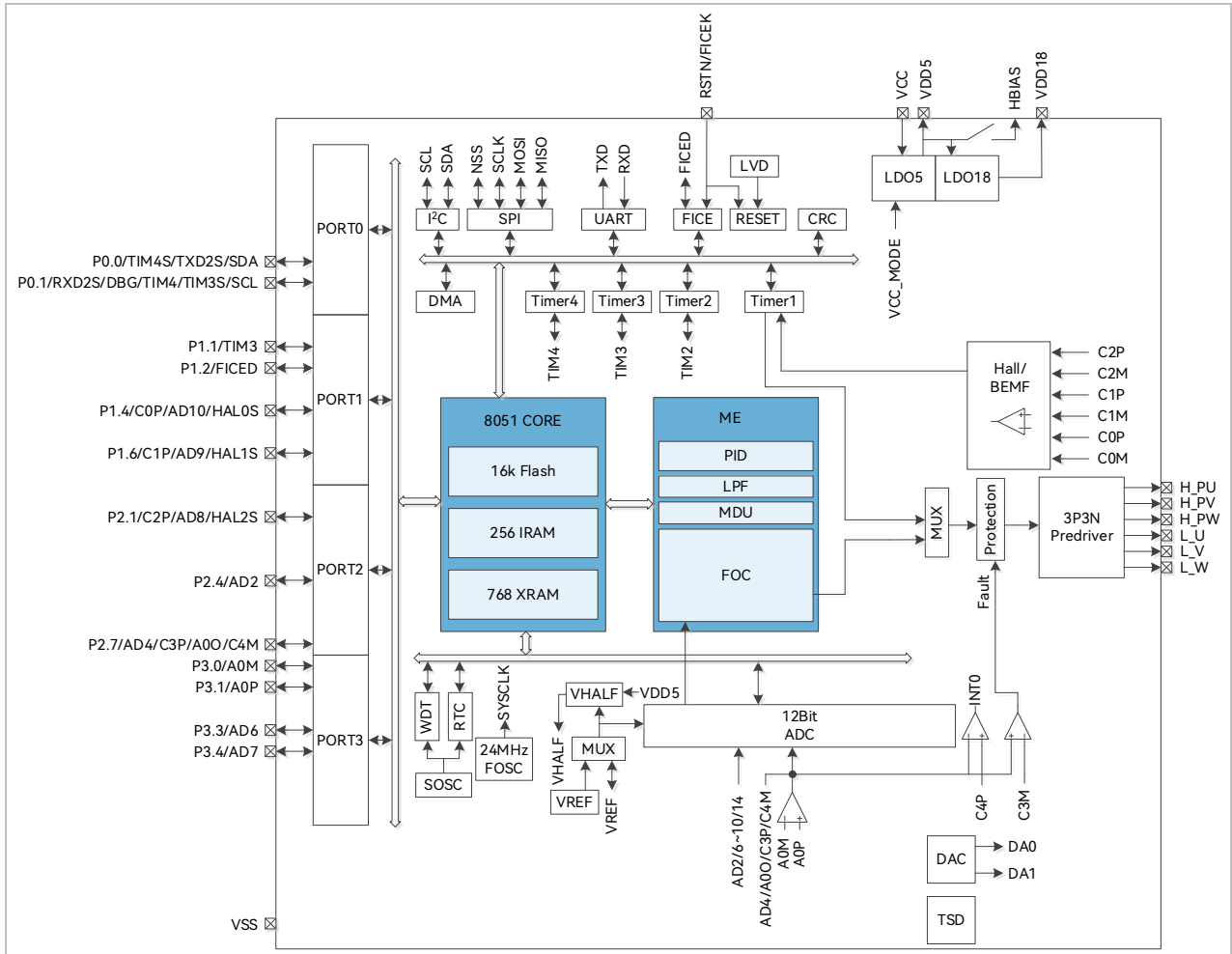
### 1.4.3 FU6832S 功能框图

图 1-3 FU6832S 功能框图



### 1.4.4 FU6832F 功能框图

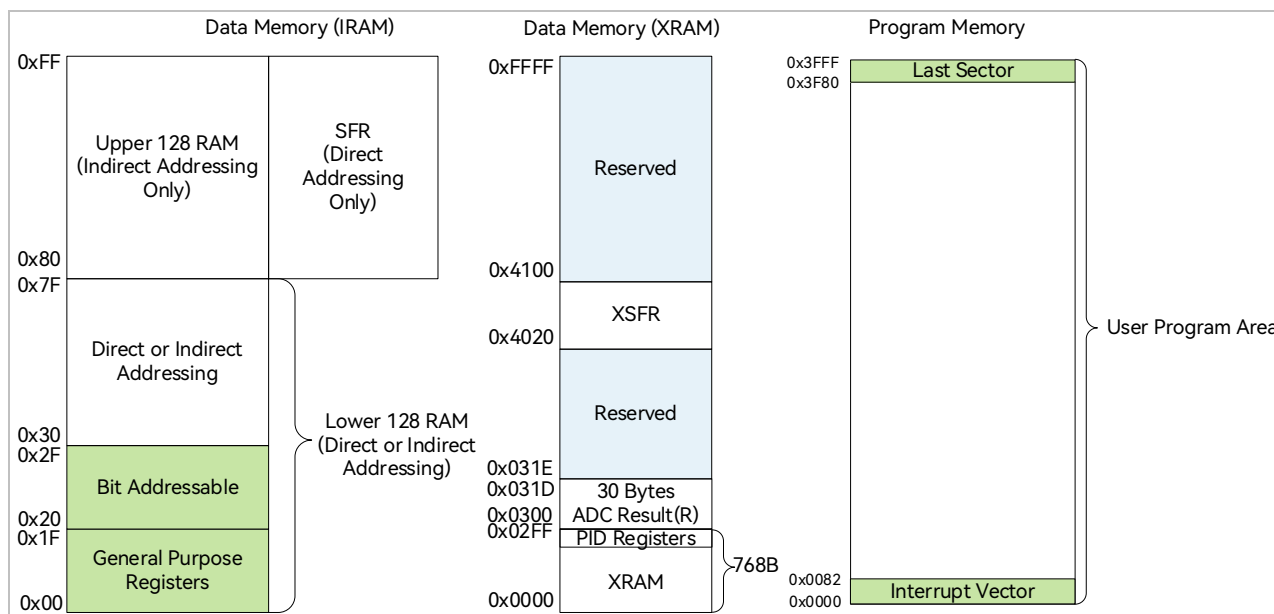
图 1-4 FU6832F 功能框图



## 1.5 Memory 空间

内部存储空间分为指令空间(Program Memory)和数据空间(Data Memory)，两个空间独立编址空间。

图 1-5 Memory 空间分配



### 1.5.1 Program Memory

指令空间可寻址范围(0x0000 ~ 0x3FFF)。指令空间存储介质为 Flash，用于存储控制程序。

0x0000 ~ 0x0082 是中断向量地址区，用于保存各个中断子程序的起始地址。最后一个扇区(0x3F80 ~ 0x3FFF)内配置有芯片内部控制位。

### 1.5.2 Data Memory

数据空间分为外部数据空间(External Data Memory)和内部数据空间(Internal Data Memory)，如图 1-5 所示。

外部数据空间的地址范围为(0x0000 ~ 0xFFFF)，仅可通过 MOVX 指令访问。其中包括外部数据存储空间 XRAM(0x0000 ~ 0x02A7)，扩展控制寄存器空间(0x02A8 ~ 0x02EF, 0x4020 ~ 0x40FF)以及 ADC 转换结果存储区域(0x0300 ~ 0x031D)。

内部数据空间的地址范围为(0x00 ~ 0xFF)。其中(0x00 ~ 0x1F)为通用寄存器空间，包含 4 组，每组 8 个，共 32 个通用寄存器。(0x20 ~ 0x7F)为通用 RAM 空间，支持直接寻址和间接寻址访问，其中(0x20 ~ 0x2F)的 16Bytes 支持位寻址操作。(0x80 ~ 0xFF)，在间接寻址访问时，指向 RAM 空间，直接寻址访问时，指向 SFR 空间。

## 1.5.3 SFR

表 1-1 SFR 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT	PI_CR			P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B							
0xE8	P4	P4_OE						
0xE0	ACC	CMP_CR4						
0xD8	IP3	EVT_FILT	CMP_CR2	LVSR	CMP_CR3			
0xD0	PSW	P1_IJ	P1_IF	P2_IJ	P2_IF	CMP_CR0	CMP_CR1	CMP_SR
0xC8	IP2	RST_SR	MDU_MD	MDU_D				
0xC0	IP1	MDU_CR	MDU_CL	MDU_CH	MDU_BL	MDU_BH	MDU_AL	MDU_AH
0xB8	IP0							
0xB0	P3							
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0	P2	TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON	UT2_DR	UT2_CR					
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON



### 备注:

- > 有双下划线的寄存器为 16 位快照寄存器，快照寄存器均为动态寄存器，需要使用变量将其值读出；直接读取寄存器将导致读出值不正确。
- > 8 位单片机读 16 位寄存器需要分两次读，有可能造成读高 8 位和低 8 位时，寄存器的值发生变化，导致读出的值不正确。所以快照寄存器在读高 8 位时，芯片会将低 8 位快照，当读低 8 位时，读的是快照的值，并非实时值。
- > 快照寄存器必须先读高 8 位，再读低 8 位，而且必须整体读，不能只读高 8 位或者只读低 8 位。

## 1.5.4 XSFR

表 1-2 XSFR 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40D8	FOC_POWH	FOC_POWL	FOC_IAMAXH	FOC_IAMAXL	FOC_IBMAXH	FOC_IBMAXL	FOC_ICMAXH	FOC_ICMAXL
	FOC_EOMEKLPF							
0x40D0	FOC_EALPH	FOC_EALPL	FOC_EBETH	FOC_EBETL	FOC_EOMEH	FOC_EOMEL	FOC_UQEXH	FOC_UQEXL
							FOC_KFGH	FOC_KFGL
0x40C8	FOC_IBH	FOC_IBL	FOC_IAH	FOC_IAL	FOC_THETAH	FOC_THETAL	FOC_ETHERAH	FOC_ETHERAL
0x40C0	FOC_IBETH	FOC_IBETL	FOC_VBETH	FOC_VBETL	FOC_VALPH	FOC_VALPL	FOC_ICH	FOC_ICL
			FOC_UDCPSH	FOC_UDCPSL	FOC_UQCPSH	FOC_UQCPSL		
0x40B8	FOC_UDH	FOC_UDL	FOC_UQH	FOC_UQL	FOC_IDH	FOC_IDL	FOC_IQH	FOC_IQL
0x40B0	FOC_DMAXH	FOC_DMAXL	FOC_DMINH	FOC_DMINL	FOC_QMAXH	FOC_QMAXL	FOC_QMINH	FOC_QMINL
0x40A8	FOC_RTHESTEPH	FOC_RTHESTEPL	FOC_RTHEACCH	FOC_RTHEACCL	FOC_RTHECNT	FOC_THECOR	FOC_THECOMPH	FOC_THECOMPL
			FOC_EOMELPFH	FOC_EOMELPFL		CMP_SAMR		
0x40A0	FOC_CR1	FOC_CR2	FOC_TSMIN	FOC_TGLI	FOC_TBLO	FOC_TRGDLY	FOC_CSOH	FOC_CSOL
0x4098	FOC_UDCFLTH	FOC_UDCFLTL						FOC_CR0
	TIM1_ITRIPH	TIM1_ITRIPL						
0x4090	FOC_IDREFH	FOC_IDREFL	FOC_IQREFH	FOC_IQREFL	FOC_DQKPH	FOC_DQKPL	FOC_DQKIH	FOC_DQKIL
	TIM1_URESH	TIM1_URES�	TIM1_UIGNH	TIM1_UIGNL	TIM1_KFH	TIM1_KFL	TIM1_KRH	TIM1_KRL
0x4088	FOC_EK3H	FOC_EK3L	FOC_EK4H	FOC_EK4L	FOC_EK1H	FOC_EK1L	FOC_EK2H	FOC_EK2L
	TIM1_RARRH	TIM1_RARRL	TIM1_RCNTRH	TIM1_RCNTRL	TIM1_UCOPH	TIM1_UCOPL	TIM1_UFLPH	TIM1_UFLPL
0x4080	FOC_FBASEH	FOC_FBASEL	FOC_EFREQACCH	FOC_EFREQACCL	FOC_EFREQMINH	FOC_EFREQMINL	FOC_EFREQHOLDH	FOC_EFREQHOLDL
	TIM1_DBR7H	TIM1_DBR7L	TIM1_BCNTRH	TIM1_BCNTRL	TIM1_BCCRH	TIM1_BCCRL	TIM1_BARRH	TIM1_BARRL
0x4078	FOC_KSLIDEH	FOC_KSLIDEL	FOC_EKLPFMINH	FOC_EKLPFMINL	FOC_EBMFKH	FOC_EBMFKL	FOC_OMEKLPFH	FOC_OMEKLPFL
	TIM1_DBR3H	TIM1_DBR3L	TIM1_DBR4H	TIM1_DBR4L	TIM1_DBR5H	TIM1_DBR5L	TIM1_DBR6H	TIM1_DBR6L

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x4070	TIM1_BCORH	TIM1_BCORL			FOC_EKPH	FOC_EKPL	FOC_EKIH	FOC_EKIL
					TIM1_DBR1H	TIM1_DBR1L	TIM1_DBR2H	TIM1_DBR2L
0x4068	TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	
0x4060	DRV_DTR	DRV_SR	DRV_CR		SYST_ARRH	SYST_ARRL	DRV_CNTRH	DRV_CNTRL
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	P0_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048			DAC1_DR	DAC_DR	PH_SEL	PH_SEL1	AMP_CR	VREFVHALF_CR
0x4040	DMA1_BAH	DMA1_BAL	UT2_BAUDL	UT2_BAUDH	CAL_CR0	CAL_CR1		
0x4038	ADC_SCYC	ADC_CR	DMA0_CR0	DMA1_CR0	DMA0_LEN	DMA1_LEN	DMA0_BAH	DMA1_BAL
0x4030	SPI_CR0	SPI_CR1	SPI_CLK	SPI_DR	AMPO_GAIN	DAC_CR	ADC_MASK_SYSCH	ADC_MASK_SYSCL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC_TMH	RTC_TML	RTC_STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_ARR
0x4018								
0x4010								
0x4008								
0x4000								
0x0318	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL	AD14_DRH	AD14_DRL		
0x0310	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL
0x0308	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0300	AD0_DRH	AD0_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL
0x02F8								
0x02F0								
0x02E8	PI0_EK1		PI0_EK		PI0_UKH		PI0_UKL	
0x02E0	PI0_KP		PI0_KI		PI0_UKMAX		PI0_UKMIN	
0x02D8	PI1_EK1		PI1_EK		PI1_UKH		PI1_UKL	
0x02D0	PI1_KP		PI1_KI		PI1_UKMAX		PI1_UKMIN	

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x02C8	PI2_UKH		PI2_UKL		PI2_KD		PI2_EK2	
0x02C0	PI2_UKMAX		PI2_UKMIN		PI2_EK1		PI2_EK	
0x02B8	PI3_KD		PI3_EK2		PI2_KP		PI2_KI	
0x02B0	PI3_EK1		PI3_EK		PI3_UKH		PI3_UKL	
0x02A8	PI3_KP		PI3_KI		PI3_UKMAX		PI3_UKMIN	



## 备注:

- > 有双下划线的寄存器为 16 位快照寄存器，快照寄存器均为动态寄存器，需要使用变量将其值读出；直接读取寄存器将导致读出值不正确。
- > 8 位单片机读 16 位寄存器需要分两次读，有可能造成读高 8 位和低 8 位时，寄存器的值发生变化，导致读出的值不正确。所以快照寄存器在读高 8 位时，芯片会将低 8 位快照，当读低 8 位时，读的是快照的值，并非实时值。
- > 快照寄存器必须先读高 8 位，再读低 8 位，而且必须整体读，不能只读高 8 位或者只读低 8 位。

## 2 引脚定义

IO 类型说明:

- > DI = 数字输入
- > DO = 数字输出
- > DB = 数字双向
- > AI = 模拟输入
- > AO = 模拟输出
- > AB = 模拟双向
- > P = 电源

### 2.1 FU6832L LQFP48 引脚列表

表 2-1 FU6832L LQFP48 引脚列表

引脚	FU6832L LQFP48	IO 类型	功能描述
P2.2/ C2M/ A2M	1	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP2 负输入端 AMP2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	2	DB/ AI/ AO/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入端 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	3	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 2 输入, 可用于母线电压采样
P2.5/ AD3	4	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	5	DB/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 CMP3 的负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	6	DB/ AI/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 4 输入, 可用于母线电流采样 CMP3 的正输入端 AMP0 输出端 CMP4 负输入端

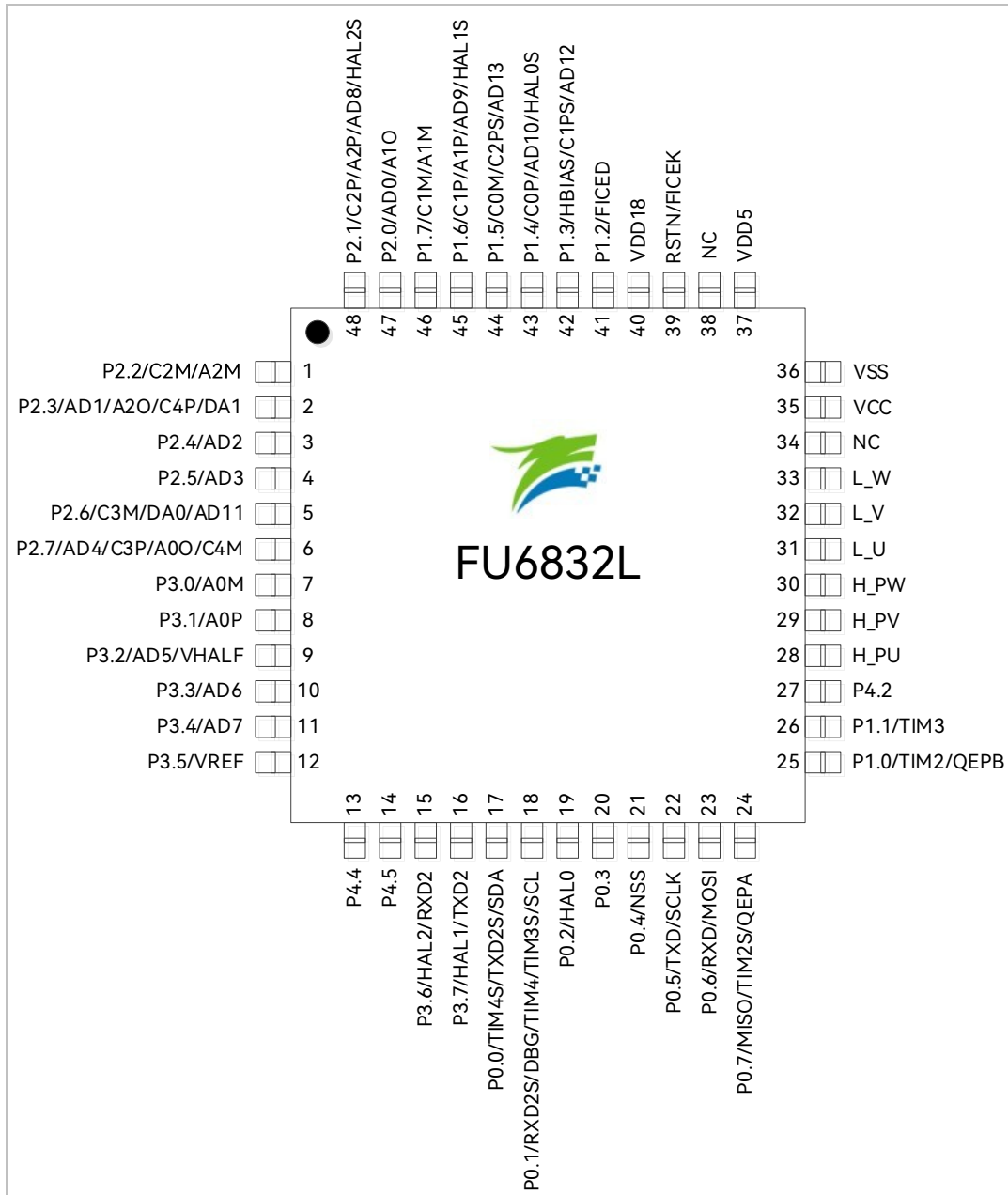
引脚	FU6832L LQFP48	IO 类型	功能描述
P3.0/ A0M	7	DB/ AI	GPIO AMP0 负输入端
P3.1/ A0P	8	DB/ AI	GPIO AMP0 正输入端
P3.2/ AD5/ VHALF	9	DB/ AI/ AO	GPIO ADC 通道 5 输入 VREF/2 参考电压输出, 可外接 1 $\mu$ F 电容
P3.3/ AD6	10	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	11	DB AI	GPIO ADC 通道 7 输入
P3.5/ VREF	12	DB/ AB	GPIO ADC 参考电压外部输入或者内部 VREF 输出, 外接 1 $\mu$ F ~ 4.7 $\mu$ F 电容
P4.4	13	DB	GPIO
P4.5	14	DB	GPIO
P3.6/ HAL2/ RXD2	15	DB/ DI/ DB	GPIO Hall-IC2 逻辑电平输入 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入
P3.7/ HAL1/ TXD2	16	DB/ DI/ DO	GPIO Hall-IC1 逻辑电平输入 UART2 TXD 输出
P0.0/ TIM4S/ TXD2S/ SDA	17	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 的 TXD 输出 I <sup>2</sup> C SDA, 可设置为集电极开漏输出
P0.1/ RXD2S/  DBG/ TIM4/ TIM3S/ SCL	18	DB/ DB/ DO/ DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出 /RXD 输入 Debug(调试)信号输出 Timer4 输入或输出 功能转移后 Timer3 输入或输出 I <sup>2</sup> C SCL, 可设置为集电极开漏输出
P0.2/ HAL0	19	DB/ DI	GPIO, 可配置外部中断 INT0 输入 Hall-IC0 逻辑电平输入
P0.3	20	DB	GPIO, 可配置外部中断 INT0 输入
P0.4/ NSS	21	DB/ DB	GPIO, 可配置外部中断 INT0 输入 SPI 的选择端口
P0.5/ TXD/ SCLK	22	DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 接口时钟 SCLK

引脚	FU6832L LQFP48	IO 类型	功能描述
P0.6/ RXD/ MOSI	23	DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出从机输入端口
P0.7/ MISO/ TIM2S/ QEPA	24	DB/ DB/ DB/ DI	GPIO SPI MISO, 主机输入从机输出端口 功能转移后 Timer2 输入或输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPB	25	DB/ DB/ DI	GPIO, 可配置外部中断 INT1 输入 Timer2 输入或输出 QEP 编码 B 输入
P1.1/ TIM3	26	DB/ DB	GPIO, 可配置外部中断 INT1 输入 Timer3 输入或输出
P4.2	27	DB	GPIO
H_PU	28	DO	Pre-driver 上桥 U 相输出, 内置 50kΩ 上拉电阻
H_PV	29	DO	Pre-driver 上桥 V 相输出, 内置 50kΩ 上拉电阻
H_PW	30	DO	Pre-driver 上桥 W 相输出, 内置 50kΩ 上拉电阻
L_U	31	DO	Pre-driver 下桥 U 相输出, 内置 25kΩ 下拉电阻
L_V	32	DO	Pre-driver 下桥 V 相输出, 内置 25kΩ 下拉电阻
L_W	33	DO	Pre-driver 下桥 W 相输出, 内置 25kΩ 下拉电阻
NC	34	-	NC
VCC	35	P	电源输入, 电压范围由 VCC_MODE 决定, 外接 10μF 或更大滤波电容 > 单电源高压模式: VCC_MODE = 0, 外部电源从 VCC 输入 5V ~ 28V, VDD5 由内部 LDO 产生 > 单电源低压模式: VCC_MODE = 1, 外部电源从 VDD5 输入 3V ~ 5.5V, 同时将 VCC 与 VDD5 短接 > 双电源模式: VCC_MODE = 1, 外部电源 1 从 VCC 输入 5V ~ 36V, 外部电源 2 从 VDD5 输入 5V
VSS	36	P	地
VDD5	37	P	电源输入或内部 5V LDO 输出, 由 VCC_MODE 决定, 外接 1μF ~ 4.7μF 电容 具体请参考 VCC 引脚描述
NC	38	-	NC
RSTN/ FICEK	39	DI/ DI	外部复位输入, 内置上拉电阻 FICE 时钟端
VDD18	40	P	1.85V LDO 输出, 外接 1μF ~ 4.7μF 电容
P1.2/ FICED	41	DB/ DB	GPIO, 可配置外部中断 INT1 输入 FICE 数据端
P1.3/ HBIAS/ C1PS/ AD12	42	DB/ DO/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5, 可实现大电流输出 功能转移后 CMP1 正输入端 ADC 通道 12 输入

引脚	FU6832L LQFP48	IO 类型	功能描述
P1.4/ C0P/ AD10/ HAL0S	43	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP0 正输入端 ADC 通道 10 输入 功能转移后 Hall-IC0 逻辑电平输入
P1.5/ C0M/ C2PS/ AD13	44	DB/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	45	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	46	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A1O	47	DB/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 0 输入 AMP1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	48	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入

## 2.2 FU6832L LQFP48 引脚图

图 2-1 FU6832L LQFP48 引脚图



## 2.3 FU6832N QFN32 引脚列表

表 2-2 FU6832N QFN32 引脚列表

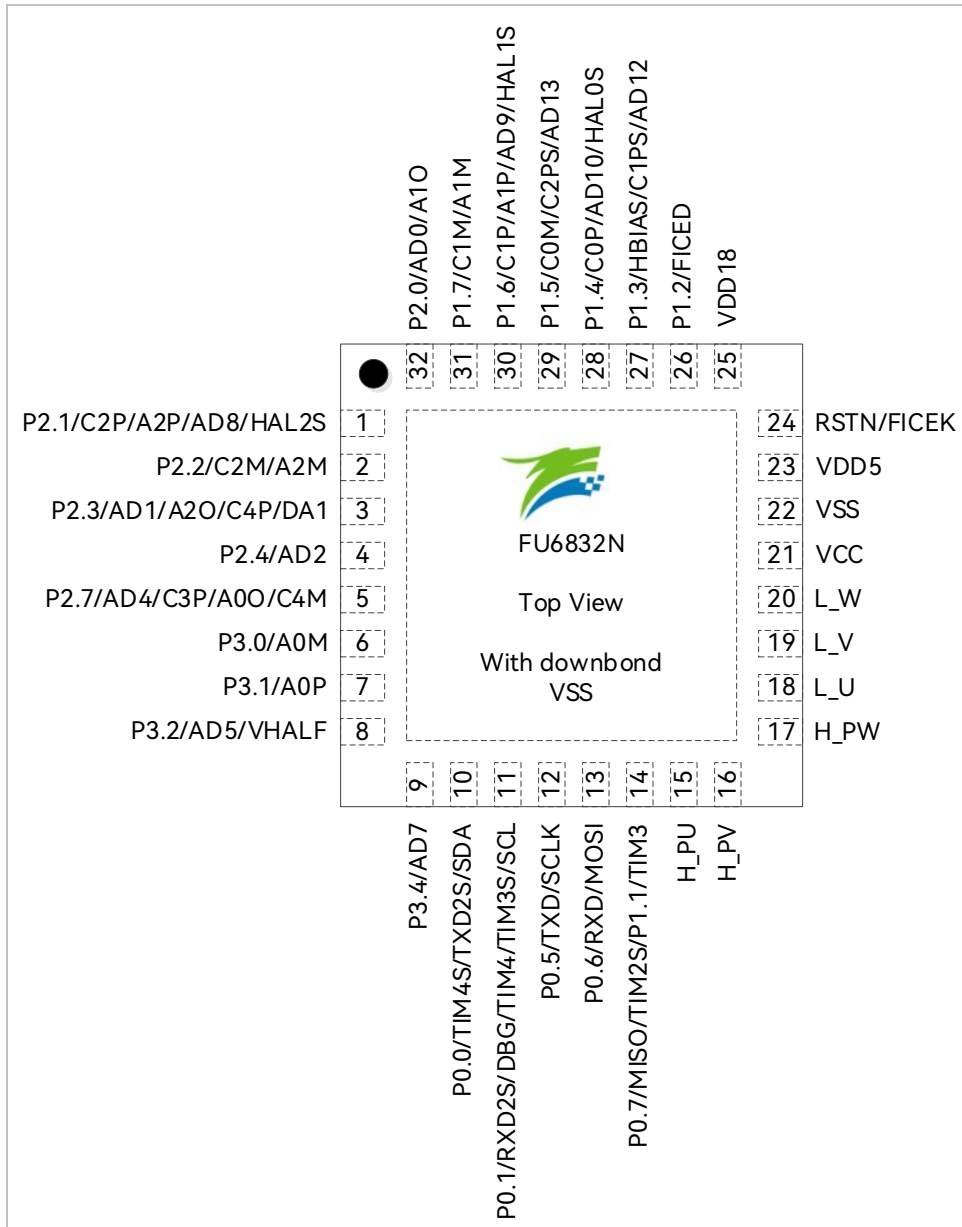
引脚	FU6832N QFN32	IO 类型	功能描述
P2.1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.2/ C2M/ A2M	2	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP2 负输入端 AMP2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	3	DB/ AI/ AO/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入端 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	4	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 2 输入, 可用于母线电压采样
P2.7/ AD4/ C3P/ A0O/ C4M	5	DB/ AI/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 4 输入, 可用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	6	DB/ AI	GPIO AMP0 负输入端
P3.1/ A0P	7	DB/ AI	GPIO AMP0 正输入端
P3.2/ AD5/ VHALF	8	DB/ AI/ AO	GPIO ADC 通道 5 输入 VREF/2 参考电压输出, 可外接 1 $\mu$ F 电容
P3.4/ AD7	9	DB/ AI	GPIO ADC 通道 7 输入
P0.0/ TIM4S/ TXD2S/ SDA	10	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 Timer4 输入或输出 UART2 功能转移后 TXD 输出 I <sup>2</sup> C SDA, 可设置为集电极开漏输出
P0.1/ RXD2S/  DBG/ TIM4/ TIM3S/ SCL	11	DB/ DB/  DO/ DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入  Debug 信号输出 Timer4 输入或输出 功能转移后 Timer3 输入或输出 I <sup>2</sup> C SCL, 可设置为集电极开漏输出

引脚	FU6832N QFN32	IO 类型	功能描述
P0.5/ TXD/ SCLK	12	DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 TXD 输出 SPI 接口时钟 SCLK
P0.6/ RXD/ MOSI	13	DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 SPI MOSI, 主机输出从机输入端口
P0.7/ MISO/ TIM2S/ P1.1/ TIM3	14	DB/ DB/ DB/ DB/ DB	GPIO SPI MISO, 主机输入从机输出端口 功能转移后 Timer2 输入或输出 GPIO, 可配置外部中断 INT1 输入 Timer3 输入或输出
H_PU	15	DO	Pre-driver 上桥 U 相输出, 内置 50kΩ 上拉电阻
H_PV	16	DO	Pre-driver 上桥 V 相输出, 内置 50kΩ 上拉电阻
H_PW	17	DO	Pre-driver 上桥 W 相输出, 内置 50kΩ 上拉电阻
L_U	18	DO	Pre-driver 下桥 U 相输出, 内置 25kΩ 下拉电阻
L_V	19	DO	Pre-driver 下桥 V 相输出, 内置 25kΩ 下拉电阻
L_W	20	DO	Pre-driver 下桥 W 相输出, 内置 25kΩ 下拉电阻
VCC	21	P	电源输入, 电压范围由 VCC_MODE 决定, 外接 10μF 或更大滤波电容 > 单电源高压模式: VCC_MODE = 0, 外部电源从 VCC 输入 5V ~ 28V, VDD5 由内部 LDO 产生 > 单电源低压模式: VCC_MODE = 1, 外部电源从 VDD5 输入 3V ~ 5.5V, 同时将 VCC 与 VDD5 短接 > 双电源模式: VCC_MODE = 1, 外部电源 1 从 VCC 输入 5V ~ 36V, 外部电源 2 从 VDD5 输入 5V
VSS	22	P	地
VDD5	23	P	电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 电源接法请参考 VCC 引脚描述, 外接 1μF ~ 4.7μF 电容。
RSTN/ FICEK	24	DI/ DI	外部复位输入, 内置上拉电阻 FICE 时钟端
VDD18	25	P	1.85V LDO 输出电源, 外接 1μF ~ 4.7μF 电容
P1.2/ FICED	26	DB/ DB	GPIO, 可配置外部中断 INT1 输入 FICE 数据端
P1.3/ HBIAS/ C1PS/ AD12	27	DB/ DO/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 Hall 偏置电源, 内部通过开关连接 VDD5, 可以实现大电流输出 功能转移后 CMP1 正输入端 ADC 通道 12 输入
P1.4/ C0P/ AD10/ HALOS	28	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP0 正输入端 ADC 通道 10 输入 功能转移后 Hall-IC0 逻辑电平输入

引脚	FU6832N QFN32	IO 类型	功能描述
P1.5/ C0M/ C2PS/ AD13	29	DB/ AI/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 ADC 通道 13 输入
P1.6/ C1P/ A1P/ AD9/ HAL1S	30	DB/ AI/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P1.7/ C1M/ A1M	31	DB/ AI/ AI	GPIO, 可配置外部中断 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A1O	32	DB/ AI/ AO	GPIO, 可配置外部中断 INT1 输入 ADC 通道 0 输入 AMP1 输出端

## 2.4 FU6832N QFN32 引脚图

图 2-2 FU6832N QFN32 引脚图



## 2.5 FU6832S SSOP24 引脚列表

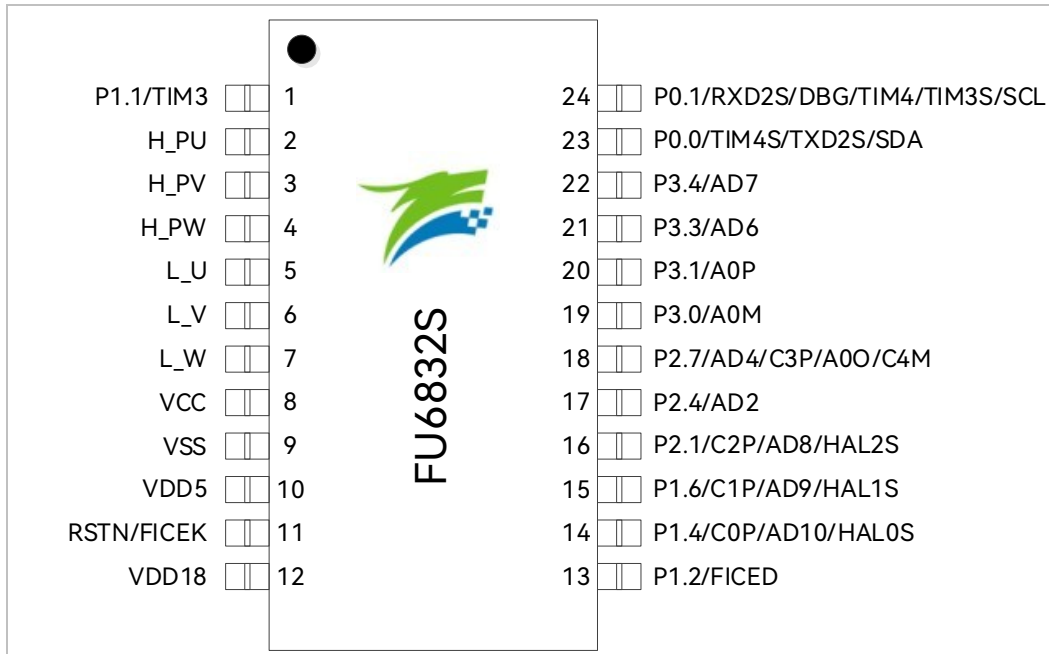
表 2-3 FU6832S SSOP24 引脚列表

引脚	FU6832S SSOP24	IO 类型	功能描述
P1.1/ TIM3	1	DB/ DB	GPIO, 可配置外部中断 INT1 输入 Timer3 输入或输出
H_PU	2	DO	Pre-driver 上桥 U 相输出, 内置 50kΩ 上拉电阻
H_PV	3	DO	Pre-driver 上桥 V 相输出, 内置 50kΩ 上拉电阻
H_PW	4	DO	Pre-driver 上桥 W 相输出, 内置 50kΩ 上拉电阻
L_U	5	DO	Pre-driver 下桥 U 相输出, 内置 25kΩ 下拉电阻
L_V	6	DO	Pre-driver 下桥 V 相输出, 内置 25kΩ 下拉电阻
L_W	7	DO	Pre-driver 下桥 W 相输出, 内置 25kΩ 下拉电阻
VCC	8	P	电源输入, 电压范围由 VCC_MODE 决定, 外接 10μF 或更大滤波电容 > 单电源高压模式: VCC_MODE = 0, 外部电源从 VCC 输入 5V ~ 28V, VDD5 由内部 LDO 产生 > 单电源低压模式: VCC_MODE = 1, 外部电源从 VDD5 输入 3V ~ 5.5V, 同时将 VCC 与 VDD5 短接 > 双电源模式: VCC_MODE = 1, 外部电源 1 从 VCC 输入 5V ~ 36V, 外部电源 2 从 VDD5 输入 5V
VSS	9	P	地
VDD5	10	P	电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 外接 1μF ~ 4.7μF 电容 具体请参考 VCC 引脚描述
RSTN/ FICEK	11	DI/ DI	外部复位输入, 内置上拉电阻 FICE 时钟端
VDD18	12	P	1.85V LDO 输出电源, 外接 1μF ~ 4.7μF 电容
P1.2/ FICED	13	DB/ DB	GPIO, 可配置外部中断 INT1 输入 FICE 数据端
P1.4/ C0P/ AD10/ HAL0S	14	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP0 正输入端 ADC 通道 10 输入 功能转移后 Hall-IC0 逻辑电平输入
P1.6/ C1P/ AD9/ HAL1S	15	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入
P2.1/ C2P/ AD8/ HAL2S	16	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入

引脚	FU6832S SSOP24	IO 类型	功能描述
P2.4/ AD2	17	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 2 输入, 可用于母线电压采样
P2.7/ AD4/ C3P/ A0O/ C4M	18	DB/ AI/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 4 输入, 可用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	19	DB/ AI	GPIO AMP0 负输入端
P3.1/ A0P	20	DB/ AI	GPIO AMP0 正输入端
P3.3/ AD6	21	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	22	DB/ AI	GPIO ADC 通道 7 输入
P0.0/ TIM4S/ TXD2S/ SDA	23	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 Timer4 输入或输出 功能转移后 UART2 的 TXD 输出 I <sup>2</sup> C SDA, 可设置为集电极开漏输出
P0.1/ RXD2S/  DBG/ TIM4/ TIM3S/ SCL	24	DB/ DB/  DO/ DB/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 Debug 信号输出 Timer4 输入或输出 功能转移后 Timer3 输入或输出 I <sup>2</sup> C SCL, 可设置为集电极开漏输出

## 2.6 FU6832S SSOP24 引脚图

图 2-3 FU6832S SSOP24 引脚图



## 2.7 FU6832F QFN24 引脚列表

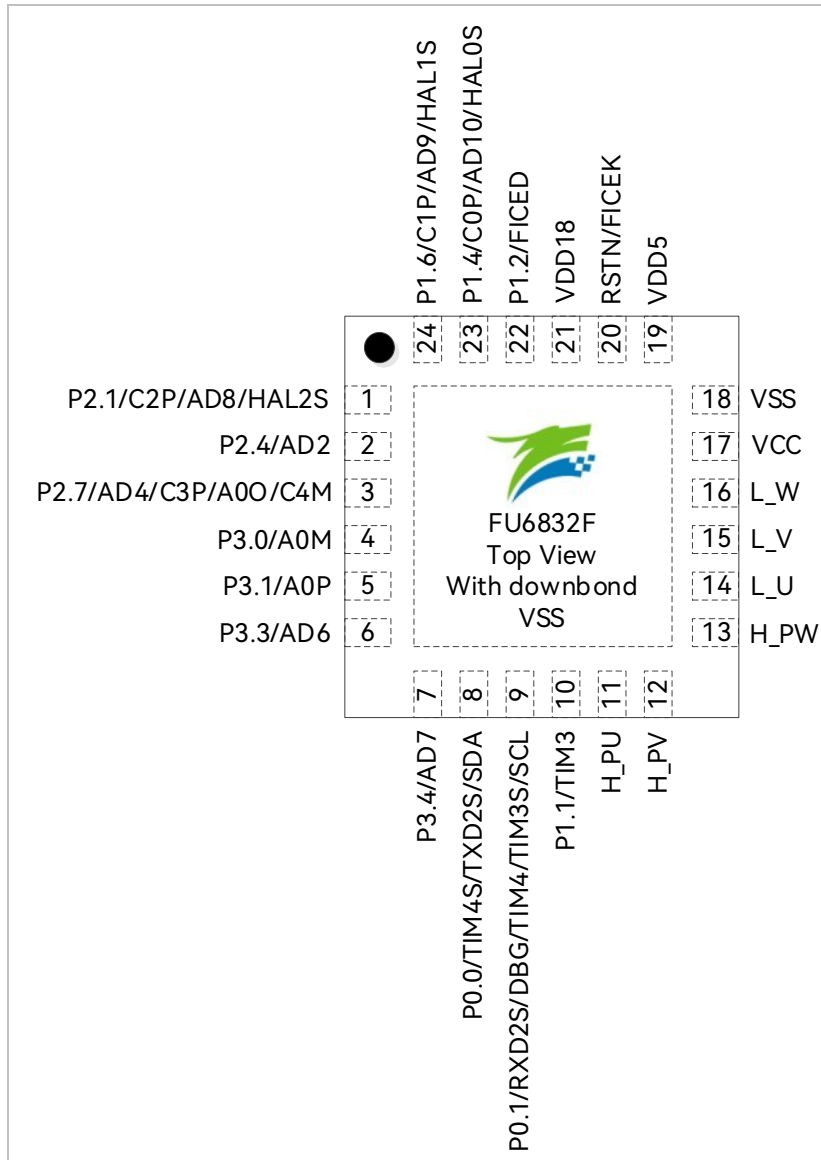
表 2-4 FU6832F QFN24 引脚列表

引脚	FU6832F QFN24	IO 类型	功能描述
P2.1/ C2P/ AD8/ HAL2S	1	DB/ AI/ AI/ DI	GPIO, 可配置外部中断 INT1 输入 CMP2 正输入端 ADC 通道 8 输入 功能转移后 Hall-IC2 逻辑电平输入
P2.4/ AD2	2	DB/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 2 输入, 可用于母线电压采样
P2.7/ AD4/ C3P/ A0O/ C4M	3	DB/ AI/ AI/ AO/ AI	GPIO, 可配置外部中断 INT1 输入 ADC 通道 4 输入, 可用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	4	DB/ AI	GPIO AMP0 负输入端
P3.1/ A0P	5	DB/ AI	GPIO AMP0 正输入端
P3.3/ AD6	6	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	7	DB/ AI	GPIO ADC 通道 7 输入
P0.0/ TIM4S/ TXD2S/ SDA	8	DB/ DB/ DO/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 Timer4 输入或输出 UART2 功能转移后 TXD 输出 I <sup>2</sup> C SDA, 可设置为集电极开漏输出
P0.1/ RXD2S/  DBG/ TIM4/ TIM3S/ SCL	9	DB/ DB/ DO/ DB/ DB	GPIO, 可配置外部中断 INT0 输入 功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入 Debug 信号输出 Timer4 输入或输出 功能转移后 Timer3 输入或输出 I <sup>2</sup> C SCL, 可设置为集电极开漏输出
P1.1/ TIM3	10	DB/ DB	GPIO, 可配置外部中断 INT1 输入 Timer3 输入或输出
H_PU	11	DO	Pre-driver 上桥 U 相输出, 内置 50kΩ 上拉电阻
H_PV	12	DO	Pre-driver 上桥 V 相输出, 内置 50kΩ 上拉电阻
H_PW	13	DO	Pre-driver 上桥 W 相输出, 内置 50kΩ 上拉电阻
L_U	14	DO	Pre-driver 下桥 U 相输出, 内置 25kΩ 下拉电阻

引脚	FU6832F QFN24	IO 类型	功能描述
L_V	15	DO	Pre-driver 下桥 V 相输出，内置 25kΩ 下拉电阻
L_W	16	DO	Pre-driver 下桥 W 相输出，内置 25kΩ 下拉电阻
VCC	17	P	电源输入，电压范围由 VCC_MODE 决定，外接 10μF 或更大滤波电容 > 单电源高压模式： VCC_MODE = 0，外部电源从 VCC 输入 5V ~ 28V，VDD5 由内部 LDO 产生 > 单电源低压模式： VCC_MODE = 1，外部电源从 VDD5 输入 3V ~ 5.5V，同时将 VCC 与 VDD5 短接 > 双电源模式： VCC_MODE = 1，外部电源 1 从 VCC 输入 5V ~ 36V，外部电源 2 从 VDD5 输入 5V
VSS	18	P	地
VDD5	19	P	电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，外接 1μF ~ 4.7μF 电容 具体请参考 VCC 引脚描述
RSTN/ FICEK	20	DI/ DI	外部复位输入，内置上拉电阻 FICE 时钟端
VDD18	21	P	1.85V LDO 输出电源，外接 1μF ~ 4.7μF 电容
P1.2/ FICED	22	DB/ DB	GPIO，可配置外部中断 INT1 输入 FICE 数据端
P1.4/ C0P/ AD10/ HAL0S	23	DB/ AI/ AI/ DI	GPIO，可配置外部中断 INT1 输入 CMP0 正输入端 ADC 通道 10 输入 功能转移后 Hall-IC0 逻辑电平输入
P1.6/ C1P/ AD9/ HAL1S	24	DB/ AI/ AI/ DI	GPIO，可配置外部中断 INT1 输入 CMP1 正输入端 ADC 通道 9 输入 功能转移后 Hall-IC1 逻辑电平输入

## 2.8 FU6832F QFN24 引脚图

图 2-4 FU6832F QFN24 引脚图



## 2.9 FU6832L/N/S/F 功能及引脚对比

表 2-5 FU6832L/N/S/F 功能及引脚对比

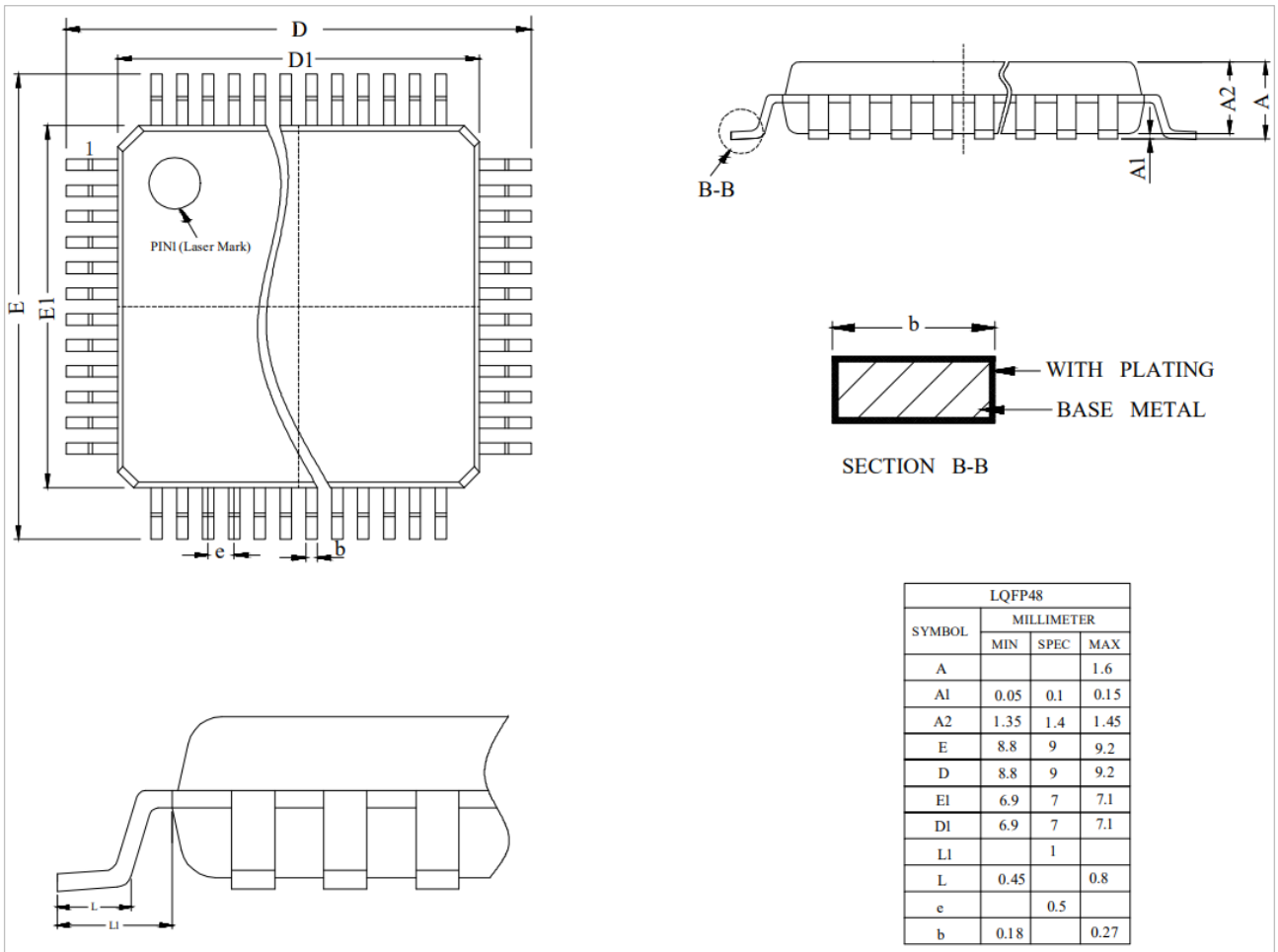
功能	引脚	FU6832L GPIO	FU6832N GPIO	FU6832S GPIO	FU6832F GPIO
CMPG	C0P	P1.4	P1.4	P1.4	P1.4
	C0M	P1.5	P1.5	-	-
	C1P	P1.6	P1.6	P1.6	P1.6
	C1PS	P1.3	P1.3	-	-
	C1M	P1.7	P1.7	-	-
	C2P	P2.1	P2.1	P2.1	P2.1
	C2PS	P1.5	P1.5	-	-
	C2M	P2.2	P2.2	-	-
CMP3	C3P	P2.0	P2.0	-	-
		P2.3	P2.3	-	-
		P2.7	P2.7	P2.7	P2.7
	C3M	P2.6	-	-	-
CMP4	C4P	P2.3	P2.3	-	-
	C4M	P2.7	P2.7	P2.7	P2.7
AMP0	A0P	P3.1	P3.1	P3.1	P3.1
	A0M	P3.0	P3.0	P3.0	P3.0
	A0O	P2.7	P2.7	P2.7	P2.7
AMP1	A1P	P1.6	P1.6	-	-
	A1M	P1.7	P1.7	-	-
	A1O	P2.0	P2.0	-	-
AMP2	A2P	P2.1	P2.1	-	-
	A2M	P2.2	P2.2	-	-
	A2O	P2.3	P2.3	-	-
DAC	DAC0	P2.6	-	-	-
	DAC1	P2.7	P2.7	P2.7	P2.7
母线电压采样	AD2	P2.4	P2.4	P2.4	P2.4
	AD14	-	-	-	-
母线电流采样	AD4	P2.7	P2.7	P2.7	P2.7
U, V 相电流采样	AD0	P2.0	P2.0	-	-
	AD1	P2.1	P2.1	P2.1	P2.1
Hall-IC 输入	HAL0	P0.2	-	-	-
	HAL0S	P1.4	P1.4	P1.4	P1.4
	HAL1	P3.7	-	-	-
	HAL1S	P1.6	P1.6	P1.6	P1.6
	HAL2	P3.6	-	-	-
	HAL2S	P2.1	P2.1	P2.1	P2.1

功能	引脚	FU6832L GPIO	FU6832N GPIO	FU6832S GPIO	FU6832F GPIO
Hall 偏置电压	HBIAS	P1.3	P1.3	-	-
Timer2	TIM2	P0.7	P0.7	-	-
		P1.0	-	-	-
Timer3	TIM3	P1.1	P1.1	P1.1	P1.1
	TIM3S	P0.1	P0.1	P0.1	P0.1
Timer4	TIM4	P0.1	P0.1	P0.1	P0.1
	TIM4S	P0.0	P0.0	P0.0	P0.0
UART1	TXD	P0.5	P0.5	-	-
	RXD	P0.6	P0.6	-	-
UART2	TXD2	P3.7	-	-	-
	TXD2S	P0.0	P0.0	P0.0	P0.0
	RXD2	P3.6	-	-	-
	RXD2S	P0.1	P0.1	P0.1	P0.1
I <sup>2</sup> C	SDA	P0.0	P0.0	P0.0	P0.0
	SCL	P0.1	P0.1	P0.1	P0.1
SPI	SCLK	P0.5	P0.5	-	-
	MOSI	P0.6	P0.6	-	-
	MISO	P0.7	P0.7	-	-
	NSS	P0.4	-	-	-
参考电压输出	VREF	P3.5	-	-	-
半电压输出	VHALF	P3.2	P3.2	-	-
调试信号检测	DBG	P0.1	P0.1	P0.1	P0.1
FICE 接口	FICEK	RSTN	RSTN	RSTN	RSTN
	FICED	P1.2	P1.2	P1.2	P1.2

# 3 封装信息

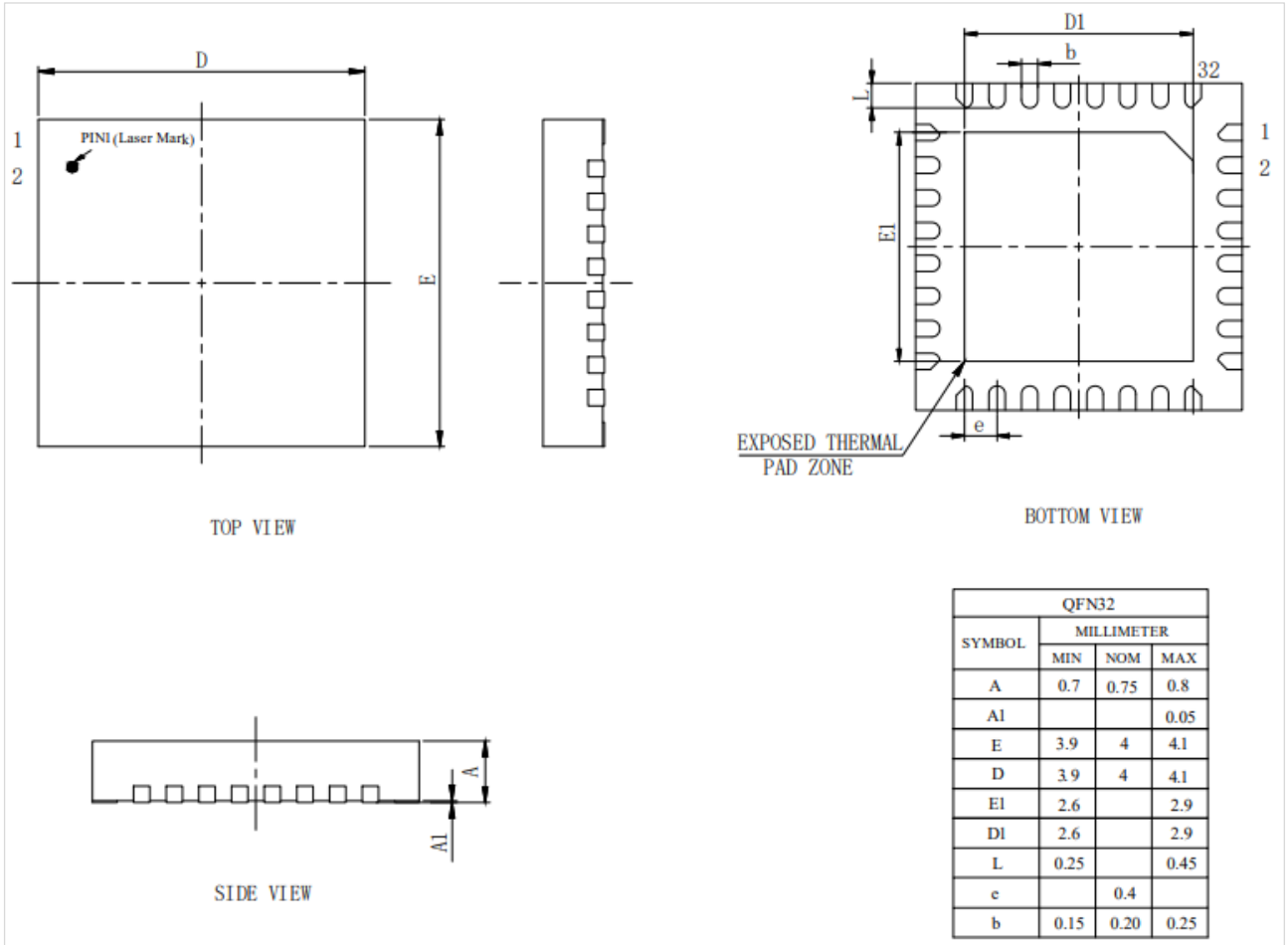
## 3.1 FU6832L LQFP48\_7X7

图 3-1 FU6832L LQFP48\_7X7 封装尺寸图



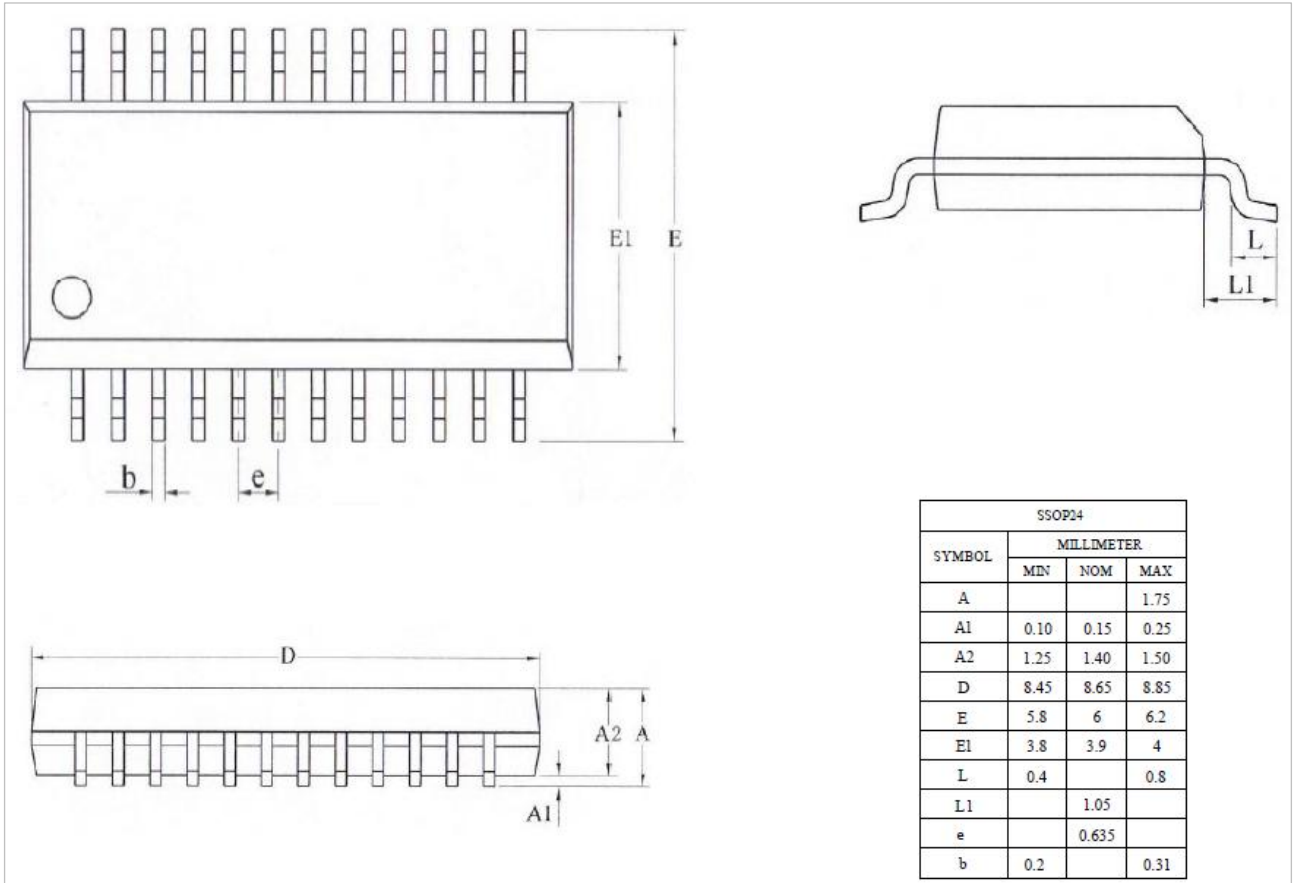
### 3.2 FU6832N QFN32\_4X4

图 3-2 FU6832N QFN32\_4X4 封装尺寸图



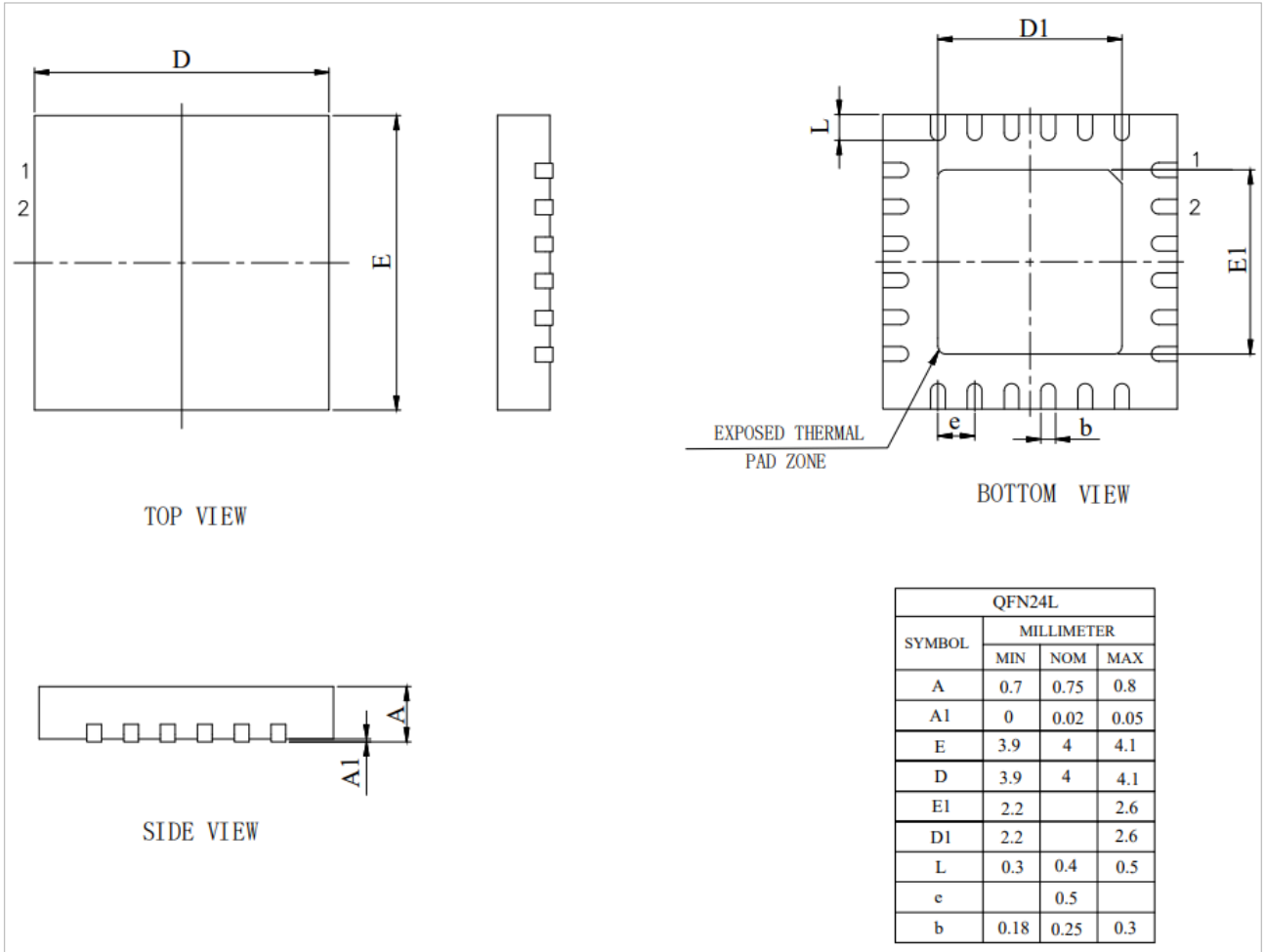
### 3.3 FU6832S SSOP24\_8.65X3.9

图 3-3 FU6832S SSOP24\_8.65X3.9 封装尺寸图



### 3.4 FU6832F QFN24\_4X4

图 3-4 FU6832F QFN24\_4X4 封装尺寸图



## 4 订购信息

表 4-1 产品型号选择

型号	主频 (MHz)	Flash (kByte)	XRAM (Byte)	时钟电路		驱动接口	驱动类型		I <sup>2</sup> C/UART/SPI	DMA	GPIO	定时器	模拟外设						无铅	封装		
				内部快时钟	内部慢时钟		3P3N Pre-driver	方波					FOC	ADC			DAC				VREF	运放
						个数								通道数	位数	个数	位数					
FU6832L	24	16	768	√	√	√	√	√	√	35	6	1	15	12	2	9/6	√	3	4	√	LQFP48 (7x7mm)	
FU6832N	24	16	768	√	√	√	√	√	√	21	6	1	12	12	2	9/6	√	3	4	√	QFN32 (4x4mm)	
FU6832S	24	16	768	√	√	√	√	√	√	13	6	1	8	12	2	9/6	√	1	4	√	SSOP24 (8.65x3.9mm)	
FU6832F	24	16	768	√	√	√	√	√	√	13	6	1	8	12	2	9/6	√	1	4	√	QFN24 (4x4mm)	

## 5 电气特性

### 5.1 绝对最大额定值

表 5-1 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时环境温度 $T_A$		-40	-	85	°C
工作时结温 $T_J$		-40	-	150	°C
储存温度		-55	-	150	°C
VCC 相对 VSS 的电压		-0.3	-	36	V
VDD5 相对 VSS 的电压		-0.3	-	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	-	VDD5 + 0.3	V



注意:

超过表 5-1 绝对最大额定值中所列的应力值可能会永久损坏器件。这仅为应力额定值，不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

### 5.2 全局电气特性

表 5-2 全局电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ )

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 <sup>[1]</sup>	单电源高压模式	5	-	28	V
	双电源模式 <sup>[2]</sup> , $V_{CC\_MODE} = 1$ , $V_{CC} \geq V_{DD5}$	5	-	36	V
VDD5 工作电压	VCC 与 VDD5 连接 <sup>[2]</sup>	3	-	5.5	V
$I_{VCC}$ 工作电流 <sup>[3]</sup>		-	20	40	mA
$I_{VCC}$ 待机电流 <sup>[3]</sup>		-	6	12	mA
工作时环境温度 $T_A$	双电源模式, $V_{CC\_MODE} = 1$ , $V_{DD5} = 5\text{V}$ , $V_{CC} < 28\text{V}$	-40	-	105 <sup>[4]</sup>	°C
	单电源模式, $V_{CC\_MODE} = 0$ , $V_{CC} < 15\text{V}$	-40	-	105 <sup>[4]</sup>	°C



备注:

[1] 根据不同批次的样品, VCC 电压上升速率范围  $0.5\text{V}/\mu\text{s} \sim 0.1\text{V}/\text{s}$

[2] Flash 写入或擦除时 VDD5 必须保持在  $5\text{V} \sim 5.5\text{V}$

[3] 根据程序运行的设置发生变化

[4] 只有保证任何时刻均不超过最大  $T_J$  的前提下, 才能工作到  $T_A$  最大值。

## 5.3 GPIO 电气特性

表 5-3 GPIO 电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ )

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10%上升至 90%时间, $T_A = 25^\circ\text{C}$	-	15	-	ns
输出下降时间	50pF 负载, 从 90%下降至 10%时间, $T_A = 25^\circ\text{C}$	-	13	-	ns
$V_{OH}$ 输出高电压	$I_{OH} = 4\text{mA}$	$V_{DD5} - 0.7$	-	-	V
$V_{OL}$ 输出低电压	$I_{OL} = 8\text{mA}$	-	-	$V_{SS} + 0.7$	V
$V_{IH}$ 输入高电压 <sup>[1]</sup>		$0.7 * V_{DD5}$	-	-	V
$V_{IL}$ 输入低电压		-	-	$0.2 * V_{DD5}$	V
上拉电阻 <sup>[2]</sup>		-	33	-	k $\Omega$
上拉电阻 <sup>[3]</sup>		-	5.6	-	k $\Omega$
下拉电阻 <sup>[4]</sup>		-	10	-	k $\Omega$



备注:

- [1] 当  $V_{DD5} = 5\text{V}$  时,  $V_{IH}$  最小值可以为  $0.6 * V_{DD5}$   
 [2] 除 P0[2:0]、P1[6:3]、P2[1]、P3[7:6] 外其他 GPIO  
 [3] P0[2:0]、P1[6:3]、P2[1]、P3[7:6]  
 [4] P0[1]、P1[1]

## 5.4 Pre-driver IO 电气特性

表 5-4 Pre-driver IO 电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 15\text{V}$ ,  $V_{CC\_MODE} = 0$ )

参数	条件	最小值	典型值	最大值	单位
上桥输出拉电流		-	150	-	mA
上桥输出灌电流		-	90	-	mA
下桥输出拉电流		-	150	-	mA
下桥输出灌电流		-	180	-	mA
上桥输出上升时间	外接 1nF 电容, 从 10%上升至 90%时间	-	25	-	ns
上桥输出下降时间	外接 1nF 电容, 从 90%下降至 10%时间	-	90	-	ns
下桥输出上升时间	外接 1nF 电容, 从 10%上升至 90%时间	-	115	-	ns
下桥输出下降时间	外接 1nF 电容, 从 90%下降至 10%时间	-	60	-	ns

## 5.5 ADC 电气特性

表 5-5 ADC 电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ )

参数	条件	最小值	典型值	最大值	单位
INL(积分非线性)	12 位模式	-	2	-	LSB
DNL(差分非线性)	12 位模式	-	1.5	-	LSB
OFFSET(失调误差)	12 位模式	-	6	-	LSB
SNR(信噪比)	$f_{IN} = 350\text{kHz}$	-	70.8	-	dB
ENOB(有效位数)	$f_{IN} = 350\text{kHz}$	-	10.5	-	bit
SFDR(无杂散动态范围)	$f_{IN} = 350\text{kHz}$	-	68.2	-	dB
THD(总谐波失真)	$f_{IN} = 350\text{kHz}$	-	67	-	dB
$R_{IN}$ 输入电阻		-	800	-	$\Omega$
$C_{IN}$ 输入电容		-	30	-	pF
转换时间		-	13	-	ADCLK <sup>[1]</sup>
采样时间		3	-	63	ADCLK2 <sup>[2]</sup>



备注:

[1] ADCLK = 24MHz

[2] ADCLK2 = 12MHz

## 5.6 参考电压电气特性

表 5-6 参考电压电气特性

(除非特别声明,  $T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ )

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_VHALF_CR[VRVSEL] = 00	4.3	4.5	4.7	V
	VREF_VHALF_CR[VRVSEL] = 01	4.8	VDD5	5.2	V
	VREF_VHALF_CR[VRVSEL] = 10	2.8	3	3.2	V
	VREF_VHALF_CR[VRVSEL] = 11	3.8	4	4.2	V
VHALF		$V_{REF}/2 - 0.2$	$V_{REF}/2$	$V_{REF}/2 + 0.2$	V

## 5.7 运算放大器电气特性

表 5-7 运算放大器电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ )

参数	条件	最小值	典型值	最大值	单位
$V_{ICMR}$ 共模输入范围		0	-	$V_{DD5} - 1.5$	V
$V_{OS}$ 运放的失配电压	$T_A = 25^\circ\text{C}$	-	5	10	mV

参数	条件	最小值	典型值	最大值	单位
A <sub>OL</sub> 开环增益	R <sub>L</sub> = 100kΩ	-	80	-	dB
U <sub>GBW</sub> 单位增益带宽	C <sub>L</sub> = 40pF	6	10	-	MHz
SR 运放的摆率	C <sub>L</sub> = 40pF	10	15	-	V/μs
运放放大倍数 <sup>[1]</sup>	AMPO_GAIN[AMPO_GAIN] = 001	1.88	2	2.12	-
	AMPO_GAIN[AMPO_GAIN] = 010	3.76	4	4.24	-
	AMPO_GAIN[AMPO_GAIN] = 011	7.52	8	8.48	-
	AMPO_GAIN[AMPO_GAIN] = 100	15.04	16	16.96	-



备注:

[1] 运放放大倍数是在正负输入端串联 1kΩ 电阻的情况下测得，不同的外接电阻，放大倍数不同

## 5.8 BEMF 电气特性

表 5-8 BEMF 电气特性

(除非特别声明, T<sub>A</sub> = 25°C, VCC = 5V ~ 28V, VCC\_MODE = 0)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	kΩ
BEMF 内置电阻间相对精度		-	1	-	%

## 5.9 OSC 电气特性

表 5-9 OSC 电气特性

(T<sub>A</sub> = -40°C ~ 85°C, VCC = 5V ~ 28V, VCC\_MODE = 0)

参数	条件	最小值	典型值	最大值	单位
系统时钟频率		23.5	24	24.5	MHz
低速时钟频率		29	32.8	37	kHz



备注:

系统时钟周期为 T, SYSCLK 为系统时钟频率, T = 1/SYSCLK, 芯片系统时钟频率为 24MHz。除非特别声明, 后续引用到 T 与 SYSCLK 均与此同。

## 5.10 复位电气特性

表 5-10 复位电气特性

(除非特别声明, T<sub>A</sub> = 25°C, VCC = 5V ~ 28V, VCC\_MODE = 0)

参数	条件	最小值	典型值	最大值	单位
RSTN 复位低电平最小时间		50	25	-	μs
VDD5 低电压复位电压	复位电压选择 LVR = 3.0V	2.8	3.0	3.2	V

## 5.11 LDO 电气特性

表 5-11 LDO 电气特性

(除非特别声明,  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{V} \sim 28\text{V}$ ,  $V_{CC\_MODE} = 0$ )

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$V_{CC} = 7\text{V} \sim 28\text{V}$ , $V_{CC\_MODE} = 0$	4.8	5	5.2	V
VDD18 电压		1.65	1.85	2.0	V

## 5.12 封装热阻

### 5.12.1 FU6832L LQFP48 封装热阻

表 5-12 FU6832L LQFP48 封装热阻

参数	条件	值	单位
$\theta_{JA}$ 结温相对环境温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	52.4	$^\circ\text{C}/\text{W}$
	JEDEC 标准, 1S0P PCB	72.2	$^\circ\text{C}/\text{W}$
$\theta_{JC}$ 结温相对封装表面温度热阻 <sup>[1]</sup>	JEDEC 标准, 1S0P PCB	17	$^\circ\text{C}/\text{W}$

### 5.12.2 FU6832N QFN32 封装热阻

表 5-13 FU6832N QFN32 封装热阻

参数	条件	值	单位
$\theta_{JA}$ 结温相对环境温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	47	$^\circ\text{C}/\text{W}$
	JEDEC 标准, 1S0P PCB	74	$^\circ\text{C}/\text{W}$
$\theta_{JC}$ 结温相对封装表面温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	20	$^\circ\text{C}/\text{W}$

### 5.12.3 FU6832S SSOP24 封装热阻

表 5-14 FU6832S SSOP24 封装热阻

参数	条件	值	单位
$\theta_{JA}$ 结温相对环境温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	75	$^\circ\text{C}/\text{W}$

### 5.12.4 FU6832F QFN24 封装热阻

表 5-15 FU6832F QFN24 封装热阻

参数	条件	值	单位
$\theta_{JA}$ 结温相对环境温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	50	$^\circ\text{C}/\text{W}$
$\theta_{JC}$ 结温相对封装表面温度热阻 <sup>[1]</sup>	JEDEC 标准, 2S2P PCB	25	$^\circ\text{C}/\text{W}$



备注:

[1] 实际应用条件不同, 会与测试结果有所出入

## 6 复位控制

---

### 6.1 复位源(RST\_SR)

芯片有 7 个复位源:

- > 上电复位(RSTPOW)
- > 外部引脚复位(RSTEXT)
- > 低电压复位(RSTLVD)
- > 看门狗复位(RSTWDT)
- > Flash非法操作复位(RSTFED)
- > Debug复位(RSTDBG)
- > 软复位(SOFTR)

复位标志位可查询，记录在寄存器 RST\_SR 中。最近一次的复位会把相关的标志位置 1，把其他各位标志位清 0。如需清除标志位，将 RST\_SR[RSTCLR]置 1，以清除 RST\_SR[7:3]&RST\_SR[0]的复位标志位。复位后 MCU 从地址 0 开始执行程序。

### 6.2 复位使能

复位使能参考相关控制寄存器。

### 6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低，且超过 50 $\mu$ s 时，芯片复位。

电源上电，电压超过复位电压阈值后，芯片复位。

### 6.4 低电压保护复位

芯片的内部电路会对 VCC 进行监测，如 VCC 电压降低至复位电压阈值，内部监测电路将发出对应的复位信号，使芯片发生复位。

配置相关寄存器可使能低电压检测电路，并选择低电压阈值。

## 6.5 看门狗溢出复位

使能看门狗定时器后，软件在程序中不断喂狗对看门狗定时器清 0。当程序跑飞，看门狗定时器溢出引发芯片复位。

## 6.6 RSTFED 复位

Flash 操作模块提供了 MOVX 指令，软件可进行自写、自擦除以及读取 Flash 的功能。当对最后一个扇区 (0x3F80~0x3FFF)进行自擦除或对最后一个字节(0x3FFF)进行自写操作时，发生Flash非法操作复位。RSTFED 复位源固定使能，不可禁止。

## 6.7 RSTDBG 复位

当芯片处于调试状态，点击 IDE 的复位按钮，IDE 发送 Debug 复位将芯片复位。

## 6.8 软复位

通过程序设置 RST\_SR[SOFTR] = 1，芯片立刻复位，复位后 RST\_SR[SOFTR]标志位被置 1。

## 6.9 复位寄存器

### 6.9.1 RST\_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW/ RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W1	R	R	-	R	R	R	R/W1
复位值	-	-	-	-	-	-	-	-

位	名称	描述
[7]	RSTPOW/ RSTCLR	上电复位标志位 读: 0: 上次复位不是来自上电复位 1: 上次复位来自上电复位 写: 0: 无意义 1: 清 RST_SR[7:3]&RST_SR[0]的复位标志位
[6]	RSTEXT	外部引脚复位标志位 0: 上次复位不是来自外部引脚复位 1: 上次复位来自外部引脚复位
[5]	RSTLVD	低电压复位标志位 0: 上次复位不是来自低电压复位 1: 上次复位来自低电压复位
[4]	RSV	保留
[3]	RSTWDT	看门狗复位标志位 0: 上次复位不是来自看门狗复位 1: 上次复位来自看门狗复位
[2]	RSTFED	Flash 非法操作复位标志位 0: 上次复位不是来自 Flash 非法操作复位 1: 上次复位来自 Flash 非法操作复位
[1]	RSTDBG	Debug 复位标志位 0: 上次复位不是来自 Debug 复位 1: 上次复位来自 Debug 复位
[0]	SOFTR	软复位标志位 读: 0: 上次复位不是来自软复位 1: 上次复位来自软复位 写: 0: 无意义 1: 触发软复位

# 7 中断控制

## 7.1 中断简介

芯片内部有 16 个中断源。每个中断源有四级优先级，通过 IP0 ~ IP3 寄存器进行设置。中断标志位分布在 SFR 或 XSFR 内。当内部电路或者外部信号满足中断条件时，相应的中断标志位硬件置 1。当 IE[EA] = 1 且中断使能位和标志位均为 1 时，则向 CPU 发出中断请求。如果没有更高优先级的中断子程序正在执行，则进入中断开始执行该中断子程序。

除复位中断以外，每个中断源都可以设置优先级。低优先级中断可以被高优先级中断打断。当高优先级中断子程序执行结束，进入低优先级中断。相同优先级的中断不能相互打断。中断优先级寄存器可以单独设置每一个中断的优先级。设定值 0 ~ 3 依次表示优先级从低到高，默认值为 0。如果同时发生两个中断请求，则优先进入优先级较高的中断。如果两个中断源的优先级相同，则按照固定的优先顺序进行仲裁。中断源的详细列表以及仲裁顺序如表 7-1 中断说明所示。其中，标号越小代表优先顺序越高。

## 7.2 中断源使能

IE[EA]是全局中断使能位，IE[EA] = 0 时不响应任何中断请求。

通过设置 SFR 或 XSFR 中相关的中断使能位，可以单独使能或不使能某个中断源。使能全局中断后才能识别该中断源。全局中断使能寄存器或各个中断对应的中断使能位被清 0 后，被置 1 的中断标志寄存器将被一直保持。当相应的使能位被置 1，立刻进入标志位为 1 的中断。所以，在将使能位置 1 之前，要注意先将对应的中断标志位清 0。

## 7.3 外部中断

外部中断共有 2 个中断源 INT0 和 INT1。

芯片型号不同，支持触发外部中断的 GPIO 端口不同，详见引脚定义中各芯片型号的引脚列表。端口 P0.0 ~ P0.6 的数字输入信号和 CMP4 的输出信号，可以作为外部中断 INT0 的中断触发源。中断触发源通过 LVSR[EXT0CFG]选择。这些中断触发源共用一个中断入口，一个中断标志位 TCON[IF0]，一个中断使能位 IE[EX0]。中断触发电平由 TCON[IT0]选择。优先级在 IP0[PX0]中设定。

端口 P1.0 ~ P1.7 和 P2.0 ~ P2.7 的数字输入信号可以作为外部中断 INT1 的中断触发源。中断标志位为 P1\_IF 和 P2\_IF，中断使能位为 P1\_IE 和 P2\_IE，每一个中断触发源都对应一个中断标志位和中断使能位。外部中断 INT1 可以选择多个中断触发源，在中断子程序内通过 P1\_IF 和 P2\_IF 来确认中断源。16 个中断触发源共用一个中断入口，一个中断使能位 IE[EX1]。配置外部中断 INT1 使能先配置 IE[EX1]=1，再配置对应的中断源使能位。中断触发电平由 TCON[IT1]选择。优先级在 IP0[PX1]中设定。外部中断 INT1 中断标志寄存器和中断使能寄存器，详见 7.5.7 P1\_IE (0xD1) ~ 7.5.10 P2\_IF (0xD4)寄存器表。

## 7.4 中断说明

表 7-1 中断说明

中断源	优先顺序	向量地址	标志位	是否软件清除	中断使能位	优先级设定
复位	最高	0x0000	无	否	一直使能	最高
LWW 中断 TSD 中断	0	0x0003	LVSR[0] TCON[5]	是	CCFG1[6] IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	是	IE[0]	IP0[3:2]
外部中断 INT1	2	0x0013	P1_IF[7:0] P2_IF[7:0]	是	IE[2]	IP0[5:4]
FG 中断 DRV 比较匹配中断	3	0x001B	DRV_SR[5:4]	是	DRV_SR[3] DRV_SR[2:0]	IP0[7:6]
Timer2 中断	4	0x0023	TIM2_CR1[7:5]	是	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
Timer1 中断	5	0x002B	TIM1_SR[4:0]	是	TIM1_IER[4:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	是	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断	7	0x003B	CMP_SR[6:4]	是	CMP_CR0[5:0]	IP1[7:6]
RTC 中断	8	0x0043	RTC_STA[6]	是	IE[6]	IP2[1:0]
Timer3 中断	9	0x004B	TIM3_CR1[7:5]	是	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	是	DRV_SR[6]	IP2[5:4]
Timer4 中断	11	0x005B	TIM4_CR1[7:5]	是	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP3 中断	12	0x0063	CMP_SR[7]	是	CMP_CR0[7:6]	IP3[1:0]
I <sup>2</sup> C 中断 UART1 中断	13	0x006B	I2C_SR[0] UT_CR[1:0]	是	I2C_CR[0] IE[4]	IP3[3:2]
SPI 中断 UART2 中断	14	0x0073	SPI_CR0[7:4] SPI_CR1[7] UT2_CR[1:0]	是	IE[3] UT2_BAUDH[5]	IP3[5:4]
DMA 中断	15	0x007B	DMA0_CR0[0] DMA1_CR0[0]	是	DMA0_CR0[2]	IP3[7:6]



备注:

- > 对于UT\_CR[RI]、UT\_CR[TI]、DMA0\_CR0[DMAIF]和DMA1\_CR0[DMAIF]，可软件清0置1，软件置1时产生中断请求。除上述中断事件标志位，其他的中断事件标志位软件只能清0，软件置1无意义。
- > 对于含有多个中断事件标志位的寄存器，为防止操作寄存器失误把中断事件标志位清0，对不操作的中断事件标志位写1。以DRV\_SR为例，对于DRV\_SR[SYSTIF]的软件清0，为避免DRV\_SR[FGIF]和DRV\_SR[DCIF]误清0，使用语句  $DRV\_SR = (DRV\_SR \& 0x7F) | 0x30$ 。

## 7.5 中断寄存器

### 7.5.1 IE (0xA8)

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ES0	SPIIE	EX1	TSDIE	EX0
类型	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
复位值	0	0	-	0	0	0	0	0

位	名称	描述
[7]	EA	全局中断使能 0: 不使能 1: 使能
[6]	RTCIE	RTC 中断使能 0: 不使能 1: 使能
[5]	RSV	保留
[4]	ES0	UART1 中断使能 0: 不使能 1: 使能
[3]	SPIIE	SPI 中断使能 0: 不使能 1: 使能
[2]	EX1	外部中断 INT1 使能 0: 不使能 1: 使能
[1]	TSDIE	TSD 中断使能 0: 不使能 1: 使能
[0]	EX0	外部中断 INTO 使能 0: 不使能 1: 使能

## 7.5.2 IP0 (0xB8)

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW_TSD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PDRV	FG/DRV 比较匹配中断优先级设定
[5:4]	PX1	外部中断 INT1 优先级设定
[3:2]	PX0	外部中断 INT0 优先级设定
[1:0]	PLVW_TSD	LVW/TSD 中断优先级设定



备注:

中断优先级设定值从0~3依次表示优先级从低到高,共4级。

## 7.5.3 IP1 (0xC0)

位	7	6	5	4	3	2	1	0
名称	PCMP		PADC		PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PCMP	CMP0/1/2 中断优先级设定
[5:4]	PADC	ADC 中断优先级设定
[3:2]	PTIM1	Timer1 中断优先级设定
[1:0]	PTIM2	Timer2 中断优先级设定



备注:

中断优先级设定值从0~3依次表示优先级从低到高,共4级。

## 7.5.4 IP2 (0xC8)

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PTIM4	Timer4 中断优先级设定
[5:4]	PSYSTICK	Systick 中断优先级设定
[3:2]	PTIM3	Timer3 中断优先级设定
[1:0]	PRTC	RTC 中断优先级设定



备注:

中断优先级设定值从0~3依次表示优先级从低到高,共4级。

## 7.5.5 IP3 (0xD8)

位	7	6	5	4	3	2	1	0
名称	PDMA		PSPI_UT2		PI2C_UT1		PCMP3	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PDMA	DMA 中断优先级设定
[5:4]	PSPI_UT2	SPI/UART2 中断优先级设定
[3:2]	PI2C_UT1	I <sup>2</sup> C/UART1 中断优先级设定
[1:0]	PCMP3	CMP3 中断优先级设定




备注:

中断优先级设定值从0~3依次表示优先级从低到高,共4级。

## 7.5.6 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	RSV		TSDIF	IT1		IF0	IT0	
类型	-	-	R/W0	R/W	R/W	R/W0	R/W	R/W
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5]	TSDIF	<p>TSD 中断事件标志位 当检测到芯片曾经超过设定温度时,该位硬件置1</p> <p>读: 0: 未发生中断事件 1: 发生中断事件</p> <p>写: 0: 清0 1: 无意义</p> <p> 备注: 此标志位常与过温状态位LVSR[TSDIF]配合使用</p>
[4:3]	IT1[1:0]	<p>外部中断 INT1 触发电平选择</p> <p>00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变 (上升或下降) 触发中断</p>

[2]	IF0	外部中断 INTO 事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[1:0]	IT0[1:0]	外部中断 INTO 触发电平选择 00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变 (上升或下降) 触发中断

### 7.5.7 P1\_IE (0xD1)

位	7	6	5	4	3	2	1	0
名称	P17_IE	P16_IE	P15_IE	P14_IE	P13_IE	P12_IE	P11_IE	P10_IE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P17_IE	P1.7 端口外部中断 INT1 使能 0: 不使能 1: 使能
[6]	P16_IE	P1.6 端口外部中断 INT1 使能 0: 不使能 1: 使能
[5]	P15_IE	P1.5 端口外部中断 INT1 使能 0: 不使能 1: 使能
[4]	P14_IE	P1.4 端口外部中断 INT1 使能 0: 不使能 1: 使能
[3]	P13_IE	P1.3 端口外部中断 INT1 使能 0: 不使能 1: 使能
[2]	P12_IE	P1.2 端口外部中断 INT1 使能 0: 不使能 1: 使能
[1]	P11_IE	P1.1 端口外部中断 INT1 使能 0: 不使能 1: 使能

[0]	P10_IE	P1.0 端口外部中断 INT1 使能 0: 不使能 1: 使能
-----	--------	--

### 7.5.8 P1\_IF (0xD2)

位	7	6	5	4	3	2	1	0
名称	P17_IF	P16_IF	P15_IF	P14_IF	P13_IF	P12_IF	P11_IF	P10_IF
类型	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P17_IF	P1.7 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	P16_IF	P1.6 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	P15_IF	P1.5 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[4]	P14_IF	P1.4 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[3]	P13_IF	P1.3 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件

		写: 0: 清 0 1: 无意义
[2]	P12_IF	P1.2 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[1]	P11_IF	P1.1 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[0]	P10_IF	P1.0 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义



备注:

使用软件写入 0 时可以清零对应的中断标志位

### 7.5.9 P2\_IE (0xD3)

位	7	6	5	4	3	2	1	0
名称	P27_IE	P26_IE	P25_IE	P24_IE	P23_IE	P22_IE	P21_IE	P20_IE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P27_IE	P2.7 端口外部中断 INT1 使能 0: 不使能 1: 使能
[6]	P26_IE	P2.6 端口外部中断 INT1 使能 0: 不使能 1: 使能
[5]	P25_IE	P2.5 端口外部中断 INT1 使能 0: 不使能 1: 使能

[4]	P24_IE	P2.4 端口外部中断 INT1 使能 0: 不使能 1: 使能
[3]	P23_IE	P2.3 端口外部中断 INT1 使能 0: 不使能 1: 使能
[2]	P22_IE	P2.2 端口外部中断 INT1 使能 0: 不使能 1: 使能
[1]	P21_IE	P2.1 端口外部中断 INT1 使能 0: 不使能 1: 使能
[0]	P20_IE	P2.0 外部中断 INT1 使能 0: 不使能 1: 使能

### 7.5.10 P2\_IF (0xD4)

位	7	6	5	4	3	2	1	0
名称	P27_IF	P26_IF	P25_IF	P24_IF	P23_IF	P22_IF	P21_IF	P20_IF
类型	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P27_IF	P2.7 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	P26_IF	P2.6 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	P25_IF	P2.5 端口外部中断标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

[4]	P24_IF	<p>P2.4 端口外部中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[3]	P23_IF	<p>P2.3 端口外部中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[2]	P22_IF	<p>P2.2 端口外部中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[1]	P21_IF	<p>P2.1 端口外部中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[0]	P20_IF	<p>P2.0 端口外部中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>



备注:

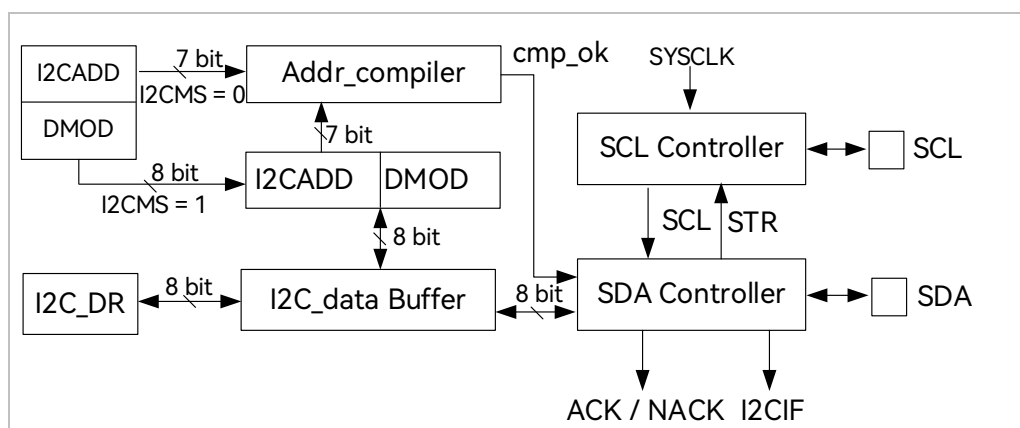
使用软件写入 0 时可以清零对应的中断标志位

## 8 I<sup>2</sup>C

### 8.1 I<sup>2</sup>C 简介

I<sup>2</sup>C 模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I<sup>2</sup>C 设备的通讯，如图 8-1 所示。总线由两根串行线组成：SDA 和 SCL。P0.0 为 SDA 端口，P0.1 为 SCL 端口。I<sup>2</sup>C 使能后，P0.0 和 P0.1 自动变为开漏电路。

图 8-1 I<sup>2</sup>C 结构框图



主要特性:

- > 支持 I<sup>2</sup>C 协议的标准模式(最高 100kHz)、快速模式(最高 400kHz)以及快速 + 模式(最高 1MHz)
- > 支持主机模式和从机模式
- > 支持 7 位地址模式和广播寻址模式
- > 支持 DMA 数据传输

总线在空闲时 SDA 和 SCL 为高电平，这是检测总线是否空闲的唯一依据。在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态。当总线被占用时，其他设备必须等待 I<sup>2</sup>C 总线空闲后才能控制总线发起 I<sup>2</sup>C 通讯。主机用于启动总线传输数据，并通过 SCL 向所有设备发送时钟信号，通过 SDA 发送从机地址和读写模式。如总线上有设备匹配该地址，则该设备将作为从机。在总线上主从机和数据收发的关系不是恒定的。主机发送数据给从机的过程为：主机首先寻址从器件，等待从机应答后发送数据至从机，最后由主机终止数据传送，通讯过程如图 8-2 所示。主机接收从机数据的过程为：主机首先寻址从机，等待从机应答后，主机接收从机发送的数据，最后由主机终止接收过程，通讯过程如图 8-3 所示。在这种情况下，主机负责产生传输时钟和终止数据传送。

图 8-2 主机向从机发送数据

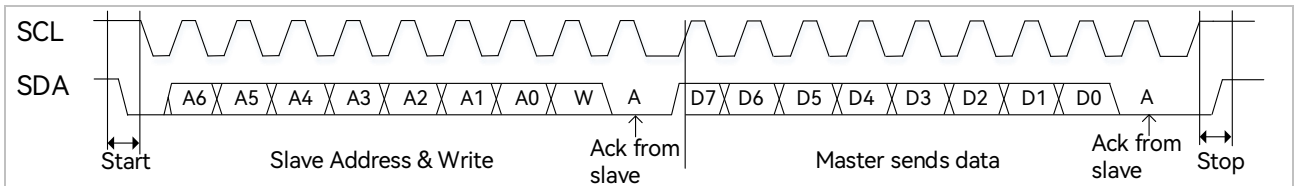
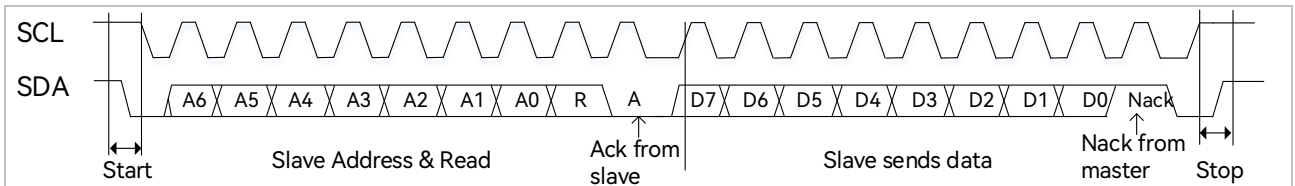


图 8-3 主机接收从机的数据



## 8.2 I<sup>2</sup>C 操作说明

### 8.2.1 主机模式

1. 配置 I2C\_CR[I2CMS] = 1，设置为主机模式；
2. 配置 I2C\_CR[I2CSPD]，设置时钟 SCL 频率；
3. 配置 I2C\_ID[I2CADD]，设置从机地址；
4. 配置 I2C\_SR[DMOD]，设置读写方向；
5. 配置 I2C\_CR[I2CEN] = 1，使能 I<sup>2</sup>C；
6. 配置 I2C\_SR[I2CSTA] = 1，发送 START 和地址，在接收到 ACK/NACK 后，I2C\_SR[STR]被硬件置 1，SCL 被主机强制拉低；
7. 发送数据: 通过 I2C\_DR 配置发送数据，将 I2C\_SR[STR]清 0 释放 SCL 后，主机开始发送数据。当数据发送完毕且接收到 ACK/NACK 后，I2C\_SR[STR]硬件置 1，SCL 被主机强制拉低；
8. 接收数据: 在将 I2C\_SR[STR]清 0 释放 SCL 后，主机开始接收数据。当数据接收完毕，I2C\_SR[STR]硬件置 1，SCL 被主机强制拉低。通过 I2C\_SR[NACK]设置 ACK/NACK 后，再向 I2C\_SR[STR]清 0 释放 SCL 以发送 ACK/NACK 信号。如收到了新数据，I2C\_SR[STR]硬件置 1，SCL 被主机强制拉低；
9. 停止通讯: 当在 I2C\_SR[STR] = 1 时置位 I2C\_SR[I2CSTP] = 1，I2C\_SR[STR]复位后发送停止信号。

## 8.2.2 从机模式

1. 配置 I2C\_CR[I2CMS] = 0，设置为从机模式；
2. 配置 I2C\_ID[I2CADD]，设置从机地址；或者配置 I2C\_ID[GC] = 1，使能广播模式；
3. 配置 I2C\_CR[I2CEN] = 1，使能 I<sup>2</sup>C；
4. 接收到 START 信号和正确的地址后，I2C\_SR[I2CSTA]和 I2C\_SR[STR]被硬件置 1，SCL 被从机强制拉低。  
通过 I2C\_SR[NACK]设置 ACK/NACK，并通过 I2C\_SR[DMOD]确认本次通讯是接收数据还是发送数据；
5. 发送数据: 通过 I2C\_DR 配置发送数据，将 I2C\_SR[STR]清 0 释放 SCL 后，发送 ACK/NACK 后发送数据，  
当数据发送完成且收到主机发来的 ACK/NACK 后，I2C\_SR[STR]硬件置 1，SCL 被从机强制拉低；
6. 接收数据: 将 I2C\_SR[STR]清 0 释放 SCL 开始接收数据。当数据接收完成，I2C\_SR[STR]硬件置 1，SCL 被  
从机强制拉低。通过 I2C\_SR[NACK]设置 ACK/NACK 后，将 I2C\_SR[STR]清 0 释放 SCL 并发送  
ACK/NACK。如接收到新的数据，I2C\_SR[STR]硬件置 1，SCL 被从机强制拉低；
7. RESTART 功能: 当从机在忙状态中接收到 START 信号，则中止当前工作，等待接收地址。

## 8.2.3 I<sup>2</sup>C 中断源

I<sup>2</sup>C 的中断源有:

- > I2C\_SR[STR] = 1时，该中断源在主机和从机模式下都有效
- > I2C\_SR[I2CSTP] = 1时，该中断源只在从机模式下有效

## 8.3 I<sup>2</sup>C 寄存器

### 8.3.1 I2C\_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD		I2CIE
类型	R/W	R/W	-	-	-	R/W	R/W	R/W
复位值	0	0	-	-	-	0	0	0

位	名称	描述
[7]	I2CEN	I <sup>2</sup> C 使能 使能相应 GPIO 切换为 I <sup>2</sup> C 模式，集电极开漏输出。I <sup>2</sup> C 上拉是否打开由端口上拉设置决定。

		0: 不使能 1: 使能
[6]	I2CMS	主/从机模式选择 0: 从机 1: 主机
[5:3]	RSV	保留
[2:1]	I2CSPD	I <sup>2</sup> C 传输速率配置, 仅在主机模式下有效 00: 100kHz 01: 400kHz 10: 1MHz 11: 保留
[0]	I2CIE	I <sup>2</sup> C 中断使能 0: 不使能 1: 使能

### 8.3.2 I2C\_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	0	1	0	1	0

位	名称	描述
[7:1]	I2CADD	从机地址
[0]	GC	广播模式, 仅在从机模式下有效 0: 不使能广播呼叫 1: 使能广播呼叫, 即地址 0x00 也会响应

### 8.3.3 I2C\_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	I2C_DR	I <sup>2</sup> C 数据寄存器 读: 准备发送的数据或接收到的数据 写: 准备发送的数据

## 8.3.4 I2C\_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	-	R/W	R/W	R/W0	R/W	R
复位值	0	0	-	0	0	0	0	0

位	名称	描述															
[7]	I2CBSY	<p>I2C 忙状态标志位</p> <p>当 I2C_CR[I2CEN] = 0 时, I2C_SR[I2CBSY]硬件清 0</p> <p>主机模式: 发送 START 成功后, 硬件置 1, 发送 STOP 成功后, 硬件清 0</p> <p>从机模式: 收到 START 且地址匹配成功后, 硬件置 1, 收到 STOP 后, 硬件清 0</p>															
[6]	DMOD	<p>I2C 读写标志位</p> <p>0: 写模式(主机端发数据, 从机端收数据)</p> <p>1: 读模式(主机端收数据, 从机端发数据)</p> <p> 备注: 从机模式只读</p>															
[5]	RSV	保留															
[4]	I2CSTA	<p><b>主机模式:</b></p> <p>软件写 1, 硬件确认 SCL、SDA 全为高后开始发送 START 和地址字节。当发送完成后硬件自动清 0。在发送或接收数据的过程中, 禁止 I2C_SR[I2CSTA]写入。在数据发送或接收完毕后置 I2C_SR[I2CSTA] = 1, 发送 RESTART。</p> <p>0: 非 START 和地址字节</p> <p>1: 发送 START 或 RESTART 和地址字节</p> <p><b>从机模式:</b></p> <p>硬件收到 START 且地址字节匹配后置 1, 软件清 0</p> <p>表 8-1 从机模式 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]与当前 I2C 数据类型的关系</p> <table border="1"> <thead> <tr> <th>I2CSTA</th> <th>I2CSTP</th> <th>I2C 数据类型</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>数据字节</td> </tr> <tr> <td>0</td> <td>1</td> <td>STOP</td> </tr> <tr> <td>1</td> <td>0</td> <td>START + 地址字节</td> </tr> <tr> <td>1</td> <td>1</td> <td>先收到 STOP 再收到 START + 地址字节</td> </tr> </tbody> </table> <p> 备注: 当 I2C_CR[I2CEN] = 0 时, I2C_SR[I2CSTA]自动清 0</p>	I2CSTA	I2CSTP	I2C 数据类型	0	0	数据字节	0	1	STOP	1	0	START + 地址字节	1	1	先收到 STOP 再收到 START + 地址字节
I2CSTA	I2CSTP	I2C 数据类型															
0	0	数据字节															
0	1	STOP															
1	0	START + 地址字节															
1	1	先收到 STOP 再收到 START + 地址字节															

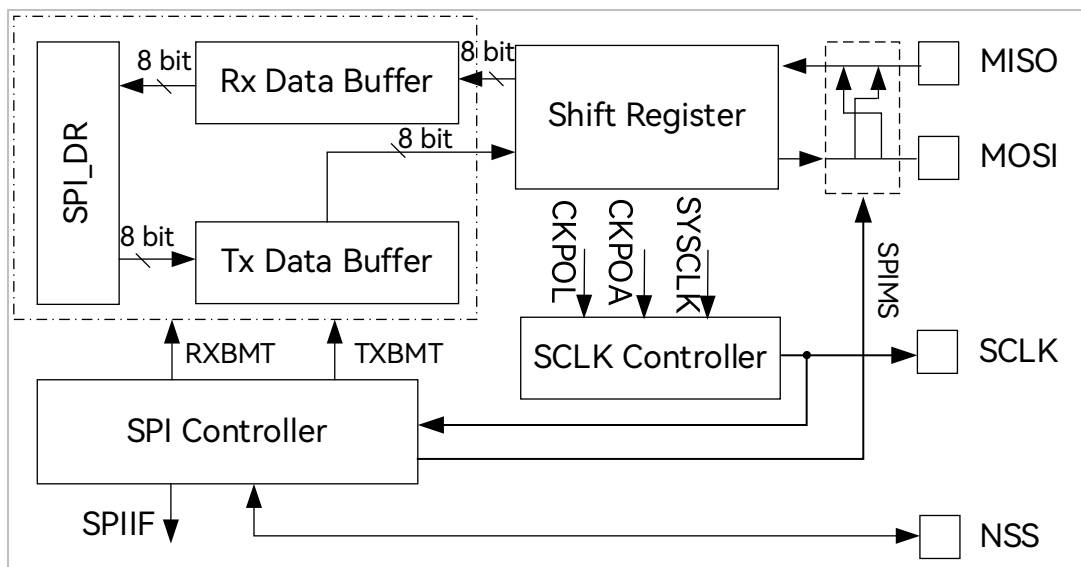
[3]	I2CSTP	<p><b>主机模式:</b> 当 I2C_SR[I2CBSY] = 1 时, 软件才能有效写 1, I2C_SR[STR]清 0 释放 SCL 开始发送 STOP。发送完 STOP 后硬件自动清 0。如果 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]同时写 1, 且 I2C_SR[I2CBSY] = 1, 则 I2C 先发送 STOP, 再发 START 和地址字节, START 和地址字节发送完成后 I2C_SR[STR]硬件置 1。在发送或接收数据的过程中, 禁止 I2C_SR[I2CSTP] 写入。</p> <p>0: 不发送 STOP 1: 发送 STOP</p> <p><b>从机模式:</b> 硬件收到 STOP 后置 1, 软件清 0 状态标志位参考表 8-1</p> <p> <b>备注:</b> 当 I2C_CR[I2CEN] = 0 时, I2C_SR[I2CSTP]会被硬件自动清 0</p>
[2]	STR	<p>I<sup>2</sup>C 总线挂起标志位</p> <p><b>主机模式:</b> 当硬件发送完 START 加地址字节或 DATA 字节后, I2C_SR[STR]硬件置 1, 同时 SCL 被拉低, I2C_SR[STR]软件清 0 后释放 SCL。 如果 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]同为 1, 则当硬件发送完 STOP 和 START 加地址字节后, I2C_SR[STR]才会置 1。</p> <p><b>从机模式:</b> 当硬件接收完 START 且地址匹配或 DATA 字节后, I2C_SR[STR]硬件置 1, 同时 SCL 被拉低, I2C_SR[STR]软件清 0 后释放 SCL。</p> <p> <b>备注:</b> 该位硬件置 1, 软件清 0。当 I2C_CR[I2CEN] = 0 时, I2C_SR[STR]自动清 0</p>
[1]	NACK	<p>I<sup>2</sup>C 传输完一个字节后, 接收方向发送方的反馈。I2C_CR[I2CEN] = 0 时, 该位自动清 0</p> <p>0: ACK, 表示接收方可以继续接收数据 1: NACK, 表示接收方希望停止数据传送</p> <p>当设备处于读模式, 在接收完数据第 8 位后配置 I2C_SR[NACK]发送 ACK/NACK 0: 第 9 位发送 ACK 1: 第 9 位发送 NACK</p> <p>当设备处于写模式, 在发送完数据第 8 位后读 I2C_SR[NACK]接收 ACK/NACK 0: 第 9 位收到的是 ACK 1: 第 9 位收到的是 NACK</p>
[0]	I2CIF	<p>I<sup>2</sup>C 中断事件标志位</p> <p>0: 未发生中断事件 1: 发生中断事件</p> <p>当 I2C_SR[STR] = 1 时, 在主机和从机模式下产生中断 当 I2C_SR[I2CSTP] = 1 时, 在从机模式下产生中断</p>

## 9 SPI

### 9.1 SPI 简介

SPI 是一种高速全双工同步串行总线，其原理框图如图 9-1 所示。SPI 支持主机模式和从机模式，支持 3 线制或 4 线制传输模式，允许总线上存在多个主机和从机。

图 9-1 SPI 原理结构框图



### 9.2 SPI 操作说明

#### 9.2.1 信号说明

SPI 所使用的 4 个信号为 MOSI、MISO、SCLK、NSS。

##### 9.2.1.1 主输出、从输入(MOSI)

主出从入(MOSI)信号是主机的输出和从机的输入，用于从主机到从机的串行数据传输。数据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MOSI 引脚上。

##### 9.2.1.2 主输入、从输出(MISO)

主入从出(MISO)信号是从机的输出和主机的输入。当 SPI 被禁止或工作在 4 线从模式而未被选中时，MISO 引脚被置于高阻态。当作为从机工作在 3 线模式或 4 线从模式被选中时，用于从从机到主机的串行数据传输。数

据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MISO 引脚上。

### 9.2.1.3 串行时钟(SCLK)

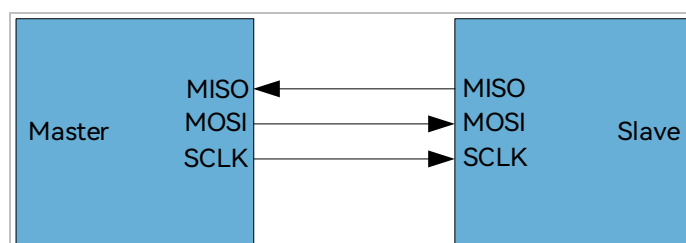
串行时钟(SCLK)信号是主机的输出和从机的输入，用于同步主机和从机之间的串行数据传输。SCLK 由工作在主机模式的 SPI 产生。在 4 线从模式，当从器件未被选中时( $NSS = 1$ )，SCLK 信号被忽略。

### 9.2.1.4 片选信号(NSS)

片选信号(NSS)的功能通过 SPI\_CR1[NSSMOD]配置，用于选择 SPI 的工作模式。SPI 工作模式包括 3 线模式、4 线从机/多主机模式及 4 线单主模式。当 SPI 工作在 4 线从机/多主机模式时，片选信号(NSS)被配置为输入以选择从机模式 SPI，或在多主模式中禁止总线某个 SPI 主机，避免两个以上主机试图同时进行数据传输时发生 SPI 总线冲突。当 SPI 工作在 4 线单主模式时，主机 NSS 被配置为片选输出。当 SPI 工作在 3 线模式时，NSS 被禁止。在主机模式，可以用其他通用端口 I/O 引脚选择多个从机。

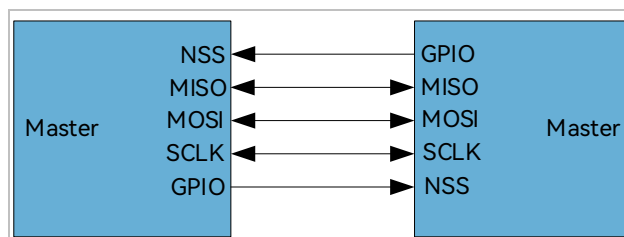
配置 SPI\_CR1[NSSMOD] = 00 时，SPI 工作在 3 线模式。该工作模式无需 NSS 端口，SPI 总线上只有一个主机一个从机，连接方式如图 9-2 所示。

图 9-2-3 线 SPI 模式连接图



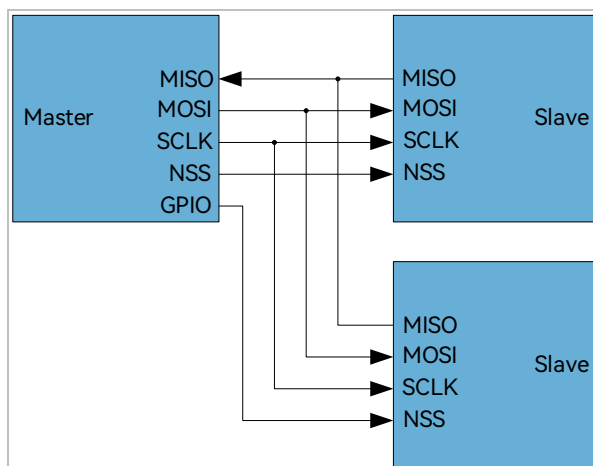
配置 SPI\_CR1[NSSMOD] = 01 时，SPI 工作在 4 线从模式或多主模式。在该工作模式，SPI 总线上器件的 NSS 端口均配置为输入，等待主机寻址。配置 SPI\_CR0[SPIMS]=0，SPI 工作在 4 线从机模式。当 NSS 为逻辑 0 时，从机 SPI 被选通；当 NSS 为逻辑 1 时，从机 SPI 不被选通。配置 SPI\_CR0[SPIMS] = 1，SPI 工作在主机模式，默认为多主模式。在多主工作模式下，NSS 输入用于禁止 SPI 的主机模式。当总线上主机的 NSS 信号为低电平时，SPI\_CR0[SPIMS]和 SPI\_CR1[SPIEN]被硬件清 0，以不使能 SPI，同时方式错误标志 SPI\_CR1[MODF]被置 1。在这种情况下，需软件重新使能 SPI，才能继续 SPI 通讯。该工作模式，SPI 总线允许多个主机参与通信，其连接方式如图 9-3 所示。

图 9-3 4 线多主机模式连接图



配置  $SPI\_CR1[NSSMOD]=1X$  时，SPI 工作在 4 线单主模式。在该工作模式下，总线上主机 NSS 配置为输出，从机的 NSS 为输入。主机配置  $SPI\_CR1[NSSMOD0]$  的设定值决定 NSS 引脚的输出电平，作为一个从机的选通信号，其它从机的选通可通过通用 I/O 来选择。4 线制单主机模式的连接如图 9-4 所示。

图 9-4 4 线单主机模式连接图



## 9.2.2 SPI 主机模式

配置  $SPI\_CR0[SPIMS] = 1$ ，SPI 工作在主机模式，为 SPI 总线提供 SCLK 信号，启动数据传输。在该模式下，SPI 会根据移位寄存器是否为空控制 SPI 启动传输。当向  $SPI\_DR$  写入数据时，该数据首先被写入发送缓冲器， $SPI\_CR1[TXBMT]$  被清 0。如果移位寄存器为空，则发送缓冲器中的数据将会传送到移位寄存器，传输开始。主机 SPI 串行地将移位寄存器 MSB 送到 MOSI 引脚上。传输结束后  $SPI\_CR1[SPIIF]$  和  $SPI\_CR1[TXBMT]$  将会被置 1。在全双工操作中，当 SPI 主机在 MOSI 线向从机发送数据时，被寻址的 SPI 从机可以同时在 MISO 线上向主机发送其移位寄存器中的内容。因此， $SPI\_CR1[SPIIF]$  标志既作为发送完成标志又作为接收数据准备就绪标志，移位寄存器的数据为 MISO 接收到的数据，该数据传送到接收缓冲器中。向  $SPI\_DR$  读取数据为接收缓冲器的数据。如果在  $SPI\_CR1[TXBMT]=0$  时向  $SPI\_DR$  写入数据，写冲突标志位  $SPI\_CR1[WCOL]$  被置 1，并保持发送缓冲器中的数据。

### 9.2.2.1 主机模式配置

1. 配置 SPI\_CR1[NSSMOD], 设置 SPI 工作模式;
2. 配置 SPI\_CR0[CPOL], 设置时钟极性;
3. 配置 SPI\_CR0[CPHA], 设置时钟相位;
4. 配置 SPI\_CR0[SPIMS] = 1, 设置为主机模式;
5. 配置 SPI\_CLK, 设置 SCLK 频率;
6. 配置 SPI\_CR1[SPIEN] = 1, 使能 SPI;
7. 向 SPI\_DR 写入要发送的数据, 每写一次, SPI 将传输一次;
8. SPI\_CR1[SPIIF]被置 1 后, 读 SPI\_DR 获取接收到的数据。

### 9.2.3 SPI 从机模式

配置 SPI\_CR0[SPIMS] = 0 时, SPI 工作于从机模式。在该模式下, SPI 的 SCLK 信号将由主机的 SPI 提供, 从 MOSI 移入数据, 从 MISO 引脚移出数据。当 SCLK 信号未输入时, 从机移位寄存器处于停止状态。当 SCLK 信号输入时, 从机的移位寄存器开始动作, 通过 MOSI 和 MISO 开始接收和发送数据。从器件不能启动数据传送。通过写 SPI\_DR 预装要发送给主机的数据到发送缓冲器。如果移位寄存器为空, 发送缓冲器中的数据会立即被传送到移位寄存器。当传输完成后, SPI\_CR1[SPIIF]和 SPI\_CR1[TXBMT]被置 1, 接收到的字节被传送到接收缓冲器, 且接收缓冲器空标志位 SPI\_CR0[RXBMT]被清 0, 表示当前有未读数据。如果 SPI\_CR0[RXBMT] = 0 且此时有新的数据准备送入接收缓冲器, 则 SPI\_CR1[RXOVRN]将会被置 1, 且接收缓冲器中的数据不变。当向 SPI\_DR 写入数据时 SPI\_CR1[TXBMT]被清 0。如果此时再写入数据, 写冲突标志位 SPI\_CR1[WCOL]被置 1, 并保持发送缓冲器中的数据。

#### 9.2.3.1 从机模式配置

1. 配置 SPI\_CR1[NSSMOD], 设置 SPI 工作模式;
2. 配置 SPI\_CR0[CPOL], 设置时钟极性;
3. 配置 SPI\_CR0[CPHA], 设置时钟相位;
4. 配置 SPI\_CR0[SPIMS] = 0, 设置为从机模式;

5. 配置 SPI\_CR1[SPIEN] = 1, 使能 SPI;
6. 向 SPI\_DR 写入操作数据, 等待主机发送时钟信号。

## 9.2.4 SPI 中断源

SPI 的中断源有:

- > 每次字节传输结束时, SPI中断标志SPI\_CR1[SPIIF]被置1
- > 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写SPI\_DR, 写冲突标志SPI\_CR1[WCOL]被置1且写SPI\_DR的操作被忽略。
- > 当SPI被配置为工作于多主系统中的主机而NSS被拉低时, 模式错误标志SPI\_CR1[MODF]被置1。当发生模式错误时, SPI\_CR0[SPIMS]和SPI\_CR1[SPIEN]位被清0, SPI被禁止以允许另一个主机控制总线。
- > 当SPI被配置为从机并且一次传输结束, 接收缓冲器中还保持着上一次传输的数据未被读取时, 接收溢出标志SPI\_CR1[RXOVRN]被置1。新接收的数据将不被传送到接收缓冲器。

## 9.2.5 串行时钟时序

配置 SPI\_CR0 中相位和空闲电平选择位可以实现串行时钟相位和空闲电平的 4 种组合。SPI\_CR0[CPHA]选择时钟相位(移位寄存器数据跳变时的 SCLK 信号边沿)。SPI\_CR0[CPOL]选择空闲电平。主机和从机配置必须一致。配置时钟相位和空闲电平时应禁止 SPI(SPI\_CR1[SPIEN] = 0)。相位和空闲电平组合下时钟线和数据线的时序关系如图 9-5 和图 9-6。

图 9-5 数据/时钟时序图(SPI\_CR0[CPHA] = 0)

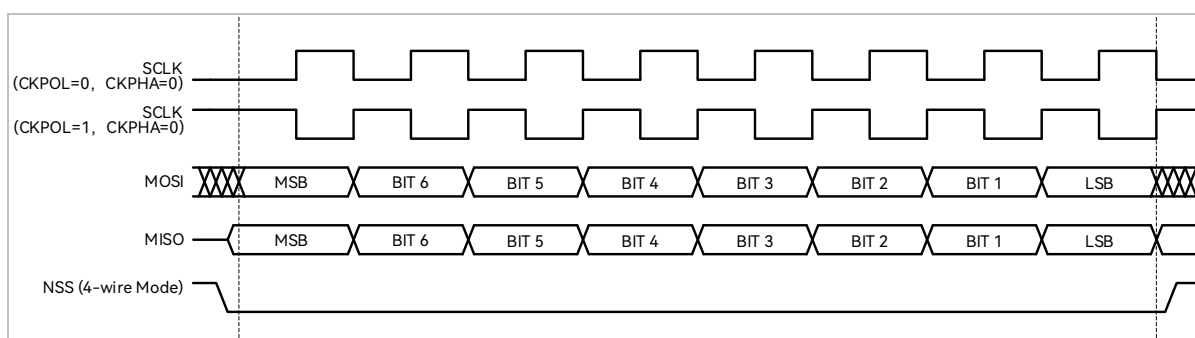
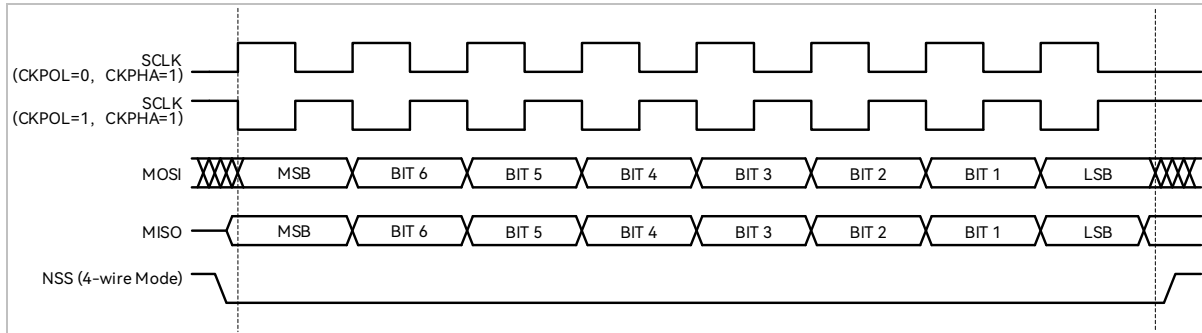


图 9-6 数据/时钟时序图(SPI\_CR0[CPHA] = 1)





## 9.3 SPI 寄存器

### 9.3.1 SPI\_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	1	1	1

位	名称	描述
[7]	SPIBSY	忙标志位 0: 没有 SPI 传输 1: 正在进行 SPI 传输
[6]	SPIMS	主/从机设定 0: 从机 1: 主机
[5]	CPHA	时钟相位 0: 在 SCLK 有效电平的前沿接收数据, 后沿发送数据 1: 在 SCLK 有效电平的前沿发送数据, 后沿接收数据
[4]	CPOL	时钟空闲电平 0: 低电平为空闲电平 1: 高电平为空闲电平
[3]	SLVSEL	NSS 片选标志位 当 NSS 引脚滤波后的信号为低电平时该位被置 1, 表示被选中为从机。当信号为高电平时该位被清 0, 表示未被选中为从机。 0: 未被选中为从机 1: 被选中为从机
[2]	NSSIN	NSS 实时信号, 该信号未滤波
[1]	SRMT	移位寄存器空标志位(只在从机模式时有效) 0: 数据从发送缓冲器传送到移位寄存器或 SCLK 发生变化 1: 移位寄存器没有数据且发送和接收缓冲器均没有数据

		 备注: 在主模式时 SPI_CR0[SRMT] = 1
[0]	RXBMT	接收缓冲器空标志位(只在从机模式时有效) 0: 存在新数据未被读取 1: 数据被读取且没有新数据   备注: 在主模式时 SPI_CR0[RXBMT] = 1



备注:

时钟相位空闲电平模式SPI\_CR0[CPHA:CPOL]:

- > 00: 上升沿接收, 下降沿发送, 空闲电平为低
- > 01: 上升沿发送, 下降沿接收, 空闲电平为高
- > 10: 上升沿发送, 下降沿接收, 空闲电平为低
- > 11: 上升沿接收, 下降沿发送, 空闲电平为高

### 9.3.2 SPI\_CR1 (0x4031)

位	7	6	5	4	3	2	1	0
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMOD		TXBMT	SPIEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	1	0

位	名称	描述
[7]	SPIIF	SPI 中断事件标志位 每次传输完一个数据(8 位)之后, 此位将由硬件置 1 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	WCOL	写冲突中断事件标志位 当 SPI_CR1[TXBMT]为 0 时, 写入 SPI_DR, 则此位被置 1 此位必须由软件清 0 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

[5]	MODF	<p>主机模式错误中断事件标志位</p> <p>当检测到主机模式冲突的时候, 此位置 1(SPI_CR0[NSSIN] = 0, SPI_CR1[SPIMS] = 1 且 SPI_CR1[NSSMOD] = 01)</p> <p>此位必须由软件清 0</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[4]	RXOVRN	<p>接收溢出中断事件标志位(只在从机模式下有效)</p> <p>当前传输的最后一位已经移入 SPI 移位寄存器, 而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置 1(并产生一个 SPI 中断)。该位不会被硬件自动清 0, 必须用软件清 0。</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[3:2]	NSSMOD	<p>SPI 模式配置</p> <p>00: 3 线从模式或 3 线主模式。NSS 信号不连到端口引脚</p> <p>01: 4 线从模式或多主模式(默认值)。NSS 端口为输入</p> <p>1X: 4 线单主模式。NSS 端口为输出状态并输出 SPI_CR1[2]的值</p>
[1]	TXBMT	<p>发送缓冲器空标志位</p> <p>当新数据被写入发送缓冲器时, 该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时, 该位被置 1, 表示可以向发送缓冲器写新数据。</p> <p>0: 存在新数据写入发送缓冲器</p> <p>1: 发送缓冲器数据已传送到移位寄存器</p>
[0]	SPIEN	<p>SPI 使能</p> <p>0: 不使能</p> <p>1: 使能</p>

### 9.3.3 SPI\_CLK (0x4032)

位	7	6	5	4	3	2	1	0
名称	SPI_CLK							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	SPI_CLK	<p>SPI 波特率设置</p> <p>主机模式有效, 仅在 SPI_CR1[SPIEN] = 0 时可写</p> <p>波特率 = SYSCLK/2/(SPI_CLK + 1)</p>

例:波特率 2400kHz, 则  $SPI\_CLK = (24M/2/2400k) - 1 = 4$ , 即为 0x04

SPI 主机发送上限波特率: 12M

SPI 主机接收上限波特率: 4M

SPI 从机发送上限波特率: 2.4M

SPI 从机接收上限波特率: 2.4M



备注:

MDU 的 PI/PID 与从机 SPI 同时使用时(使用 DMA 传输), 主机 SPI 波特率配置应小于 600kHz, 否则从机 SPI 传输的数据可能错漏。

### 9.3.4 SPI\_DR (0x4033)

位	7	6	5	4	3	2	1	0
名称	SPI_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据 读: 接收缓冲器中的数据 写: 写入数据送至发送缓冲器并启动发送

# 10 UART

## 10.1 UART 简介

UART 是一种全双工或半双工串行数据交换接口，如图 10-1 所示。传输波特率可配置并支持 DMA 功能传输数据。UART 通信时序如图 10-2 所示。

图 10-1 UART 通信模块构造框图

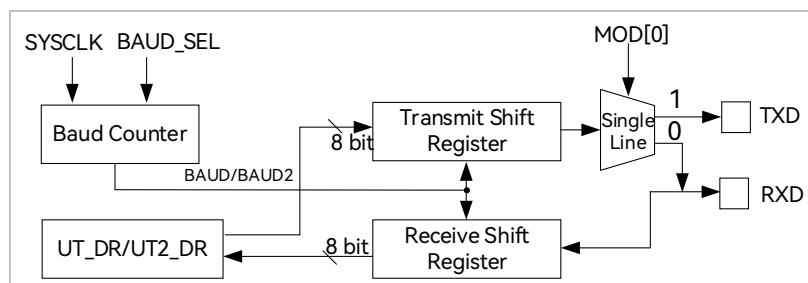
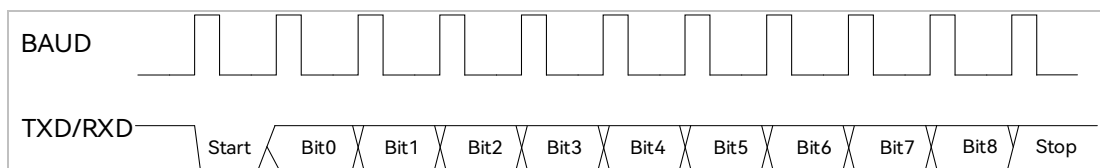


图 10-2 UART 通信时序图



## 10.2 UART 操作说明

在使用 UART 前需确保相关寄存器使能，详细请参考 22.3.14 PH\_SEL (0x404C) [6]、[5]位描述。

### 10.2.1 UART1 操作说明

#### 10.2.1.1 UART1 模式 0

模式 0 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线。收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT\_BAUD[BAUD]决定。

发送数据: 将发送的数据写入 UT\_DR 并将 UT\_CR[TI]清 0，RXD 将输出 10 位数据。发送完成后 UT\_CR[TI]置 1。

接收数据: 配置 UT\_CR[REN] = 1 启动接收并将 UT\_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT\_CR[RI]置 1，读取 UT\_DR 会得到接收到的数据。

### 10.2.1.2 UART1 模式 1

模式 1 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT\_BAUD[BAUD]决定。

发送数据: 将发送的数据写入 UT\_DR 并将 UT\_CR[TI]清 0，TXD 将输出 10 位数据。发送完成后 UT\_CR[TI]置 1。

接收数据: 配置 UT\_CR[REN] = 1 启动接收并将 UT\_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT\_CR[RI]被置 1，读取 UT\_DR 会得到接收到的数据。

### 10.2.1.3 UART1 模式 2

模式 2 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位(1 位启动、9 位数据、1 位停止)，波特率由 UT\_BAUD[BAUD]决定。

发送数据: 将发送数据前 8 位写入 UT\_DR，第 9 位写入 UT\_CR[TB8]并将 UT\_CR[TI]清 0，TXD 将输出 11 位数据。发送完成后 UT\_CR[TI]被置 1。

接收数据: 配置 UT\_CR[REN] = 1 启动接收并将 UT\_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT\_CR[RI]被置 1，UT\_CR[RB8]存放第 9 位数据，UT\_DR 存放前 8 位的数据。

### 10.2.1.4 UART1 模式 3

模式 3 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位(1 位启动、9 位数据、1 位停止)，波特率由 UT\_BAUD[BAUD]决定。

发送数据: 将发送数据的前 8 位写入 UT\_DR，第 9 位写入 UT\_CR[TB8]并将 UT\_CR[TI]清 0，TXD 将输出 11 位数据，发送完成后 UT\_CR[TI]被置 1。

接收数据: 配置 UT\_CR[REN] = 1 启动接收并将 UT\_CR[RI]清 0，数据通过 RXD 接收。接收完成后，UT\_CR[RI]被置 1，UT\_CR[RB8]存放第 9 位数据，UT\_DR 存放前 8 位的数据。

### 10.2.1.5 UART1 中断源

UART1 中断源有:

- > UART1 发送完 1 组数据后，发送完成中断事件标志位 UT\_CR[TI] 硬件置 1
- > UART1 接收完 1 组数据和 STOP 停止位后，接收完成中断事件标志位 UT\_CR[RI] 硬件置 1

## 10.2.2 UART2 操作说明

### 10.2.2.1 UART2 模式 0

模式 0 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线。收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT2\_BAUD[BAUD2]决定。

发送数据: 将发送的数据写入 UT2\_DR 并将 UT2\_CR[UT2TI]清 0，RXD 将输出 10 位数据。发送完成后 UT2\_CR[UT2TI]置 1。

接收数据: 配置 UT2\_CR[UT2REN] = 1 启动接收并将 UT2\_CR[UT2RI]清 0，数据通过 RXD 接收。接收完成后，UT2\_CR[UT2RI]置 1，读取 UT2\_DR 会得到接收到的数据。

### 10.2.2.2 UART2 模式 1

模式 1 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位(1 位启动、8 位数据、1 位停止)，波特率由 UT2\_BAUD[BAUD2]决定。

发送数据: 将发送的数据写入 UT2\_DR 并将 UT2\_CR[UT2TI]清 0，TXD 将输出 10 位数据。发送完成后 UT2\_CR[UT2TI]被置 1。

接收数据: 配置 UT2\_CR[UT2REN] = 1 启动接收并将 UT2\_CR[UT2RI]清 0，数据通过 RXD 接收。接收完成后，UT2\_CR[UT2RI]被置 1，读取 UT2\_DR 会得到接收到的数据。

### 10.2.2.3 UART2 模式 2

模式 2 工作于单线制半双工模式。RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位(1 位启动、9 位数据、1 位停止)，波特率由 UT2\_BAUD[BAUD2]决定。

发送数据: 将发送数据前 8 位写入 UT2\_DR，第 9 位写入 UT2\_CR[UT2TB8]并将 UT2\_CR[UT2TI]清 0，TXD 将输出 11 位数据。发送完成后 UT2\_CR[UT2TI]被置 1。

接收数据: 配置 UT2\_CR[UT2REN] = 1 启动接收并将 UT2\_CR[UT2RI]清 0，数据通过 RXD 接收。接收完成后，UT2\_CR[UT2RI]被置 1，UT2\_CR[UT2RB8]存放第 9 位数据，UT2\_DR 存放前 8 位的数据。

### 10.2.2.4 UART2 模式 3

模式 3 工作于全/半双工模式。TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位(1 位启动、9 位

数据、1 位停止), 波特率由 UT2\_BAUD[BAUD2]决定。

发送数据: 将发送数据的前 8 位写入 UT2\_DR, 第 9 位写入 UT2\_CR[UT2TB8]并将 UT2\_CR[UT2TI]清 0, TXD 将输出 11 位数据, 发送完成后 UT2\_CR[UT2TI]被置 1。

接收数据: 配置 UT2\_CR[UT2REN] = 1 启动接收并将 UT2\_CR[UT2RI]清 0, 数据通过 RXD 接收。接收完成后, UT2\_CR[UT2RI]被置 1, UT2\_CR[UT2RB8]存放第 9 位数据, UT2\_DR 存放前 8 位的数据。

### 10.2.2.5 UART2 中断源

UART2 中断源有:

- > UART2发送完1组数据后, 发送完成中断事件标志位UT2\_CR[UT2TI]硬件置1
- > UART2接收完1组数据和STOP停止位后, 接收完成中断事件标志位UT2\_CR[UT2RI]硬件置1

## 10.3 UART1 寄存器

### 10.3.1 UT\_CR (0x98)


位	7	6	5	4	3	2	1	0
名称	UT_MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	UT_MOD	模式配置位 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3
[5]	SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信
[4]	REN	串行输入使能 0: 不使能 1: 使能
[3]	TB8	模式 2 与模式 3 下发送数据的第 9 位
[2]	RB8	模式 2 与模式 3 下接收数据的第 9 位
[1]	TI	数据发送完成中断事件标志位 读: 0: 未发生中断事件

		1: 发生中断事件 写: 0: 清 0 1: 产生中断事件
[0]	RI	数据接收完成中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件

### 10.3.2 UT\_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	UT_DR	发送/接收数据 读: 接收的数据 写: 发送的数据   备注: UART1 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成, 可以同时发送和接收数据。发送缓冲器只能写入而不能读出, 接收缓冲器只能读出而不能写入, 因而两个缓冲器可以共用一个地址码。

### 10.3.3 UT\_BAUD (0x9A, 0x9B)

UT_BAUDH (0x9B)								
位	15	14	13	12	11	10	9	8
名称	BAUD_SEL	RSV			BAUD[11:8]			
类型	R/W	-	-	-	R/W	R/W	R/W	R/W
复位值	0	-	-	-	0	0	0	0

UT_BAUDL (0x9A)								
位	7	6	5	4	3	2	1	0
名称	BAUD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1

位	名称	描述
---	----	----

[15]	BAUD_SEL	倍频使能 0: 不使能 1: 使能
[14:12]	RSV	保留
[11:0]	BAUD	波特率设置 波特率 = $\text{SYSCLK}/(16/(1 + \text{UT\_BAUD}[\text{BAUD}]))/(\text{UT\_BAUD}[\text{BAUD\_SEL}] + 1)$ 例: 波特率 9600, $\text{UT\_BAUD}[\text{BAUD\_SEL}] = 0$ ; 则 $\text{UT\_BAUD}[\text{BAUD}] = (24\text{M}/16/9600/(1 + 0)) - 1 = 155$ , 即为 0x9B

## 10.4 UART2 寄存器

### 10.4.1 UT2\_CR (0x8A)


位	7	6	5	4	3	2	1	0
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	UT2MOD	模式配置位 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3
[5]	UT2SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信
[4]	UT2REN	串行输入使能 0: 不使能 1: 使能
[3]	UT2TB8	模式 2 与模式 3 下发送数据的第 9 位
[2]	UT2RB8	模式 2 与模式 3 下接收数据的第 9 位
[1]	UT2TI	数据发送完成中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[0]	UT2RI	数据接收完成中断事件标志位 读: 0: 未发生中断时间 1: 发生中断事件

写:  
0: 清 0  
1: 无意义

### 10.4.2 UT2\_DR (0x89)

位	7	6	5	4	3	2	1	0
名称	UT2_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0


位	名称	描述
[7:0]	UT2_DR	发送/接收数据 读: 接收的数据 写: 发送的数据  备注: UART2 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成, 可以同时发送和接收数据。发送缓冲器只能写入而不能读出, 接收缓冲器只能读出而不能写入, 因而两个缓冲器可以共用一个地址码。

### 10.4.3 UT2\_BAUD (0x4042, 0x4043)

UT2_BAUDH(0x4042)								
位	15	14	13	12	11	10	9	8
名称	BAUD2_SEL	UART2CH	UART2IEN	RSV	BAUD2[11:8]			
类型	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
复位值	0	0	0	-	0	0	0	0

UT2_BAUDL(0x4043)								
位	7	6	5	4	3	2	1	0
名称	BAUD2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1

位	名称	描述
[15]	BAUD2_SEL	倍频使能 0: 不使能 1: 使能
[14]	UART2CH	UART2 功能转移使能 0: UART2 端口功能不转移, P3.6 为 RXD; P3.7 为 TXD 1: UART2 端口功能转移, P0.1 为 RXD; P0.0 为 TXD

		 备注: > P3.6 和 P3.7 适用于 FU6832L > P0.1 和 P0.0 适用于 FU6832N/F/S
[13]	UART2IEN	UART2 中断使能 0: 不使能 1: 使能
[12]	RSV	保留
[11:0]	BAUD2	波特率设置 $\text{波特率} = \text{SYSCLK} / (16 / (1 + \text{UT2\_BAUD}[\text{BAUD2}])) / (\text{UT2\_BAUD}[\text{BAUD2\_SEL}] + 1)$ 例: 波特率 9600, $\text{UT2\_BAUD}[\text{BAUD\_SEL}] = 0$ ; 则 $\text{UT2\_BAUD}[\text{BAUD2}] = (24\text{M}/16/9600/(1+0)) - 1 = 155$ , 即为 0x9B

# 11 MDU

---

## 11.1 MDU 简介

MDU 是一个计算协处理单元，可协助 CPU 快速完成复杂运算。MDU 提供乘法、除法、三角函数、低通滤波运算和 PID 运算。MDU 模块可以在不同中断程序和主程序中多次调用且计算结果互不干扰。

## 11.2 MDU 特性

MDU 具有以下特性:

- > 支持中断嵌套调用
- > 硬件加速，减少CPU负担
- > 支持以下运算模式
  - >> 16 位有符号乘法
  - >> 16 位有符号乘法(运算结果左移 1 位)
  - >> 16 位无符号乘法
  - >> 32 位/16 位无符号除法
  - >> 低通滤波器
  - >> 坐标转换(sin/cos 计算)
  - >> 反正切函数

## 11.3 MDU 功能说明

### 11.3.1 操作方法

完整的 MDU 操作流程:

1. MDU\_CR[MDURUN]置 1;
2. 配置 MDU\_MD 寄存器，选择 MDU 的运算模式;
3. 写入数据到 MDU\_A、MDU\_B、MDU\_C 和 MDU\_D，当检测到 MDU\_C[7:0]写入数据时开始运算;

4. 等待 MDU\_CR[MDUBUSY]硬件清 0;

5. MDU\_CR[MDUDONE]置 1。



备注:

- > 在使用MDU前, 必须将MDU\_CR[MDURUN]置1, 使用后将MDU\_CR[MDUDONE]置1。这两步操作保证MDU被不同中断以及主函数嵌套调用时数据互不影响。
- > 在写MDU\_C[7:0]前, 应确保运算模式和其他数据都已写入完成

### 11.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU\_MD[MDUMOD] = 000 时, MDU 为运算结果左移 1 位的 16 位有符号乘法。如表 11-1 所示, 分别向 MDU\_A 和 MDU\_C 写入 16 位有符号数据作为被乘数和乘数。结果为相乘得到的 31 位有符号数据左移一位获得的 32 位有符号数据。该数据的高 16 位通过 MDU\_A 读取, 低 16 位通过 MDU\_B 读取。

表 11-1 运算结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

### 11.3.3 16 位有符号乘法

当 MDU\_MD[MDUMOD] = 001 时, MDU 为 16 位有符号乘法。如表 11-2 所示, 分别向 MDU\_A 和 MDU\_C 写入 16 位有符号数据作为被乘数和乘数。结果为相乘得到的 31 位有符号数据。该数据的高 16 位通过 MDU\_A 读取, 低 16 位通过 MDU\_B 读取。

表 11-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

### 11.3.4 16 位无符号乘法

当 MDU\_MD[MDUMOD] = 010 时, MDU 为 16 位无符号乘法。如表 11-3 所示, 分别向 MDU\_A 和 MDU\_C 写入 16 位无符号数据作为被乘数和乘数。结果为相乘得到的 32 位无符号数据。该数据的高 16 位通过 MDU\_A

读取，低 16 位通过 MDU\_B 读取。

表 11-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

### 11.3.5 32 位/16 位的无符号除法

当 MDU\_MD[MDUMOD] = 011 时，MDU 为 32 位/16 位的无符号除法。如表 11-4 所示，被除数为 32 位无符号数据，除数为 16 位无符号数据。使用时，MDU\_A 写入被除数的高 16 位，MDU\_B 写入被除数的低 16 位，MDU\_C 写入除数。结果为相除得到的 32 位无符号的商和 16 位无符号的余数。商的高 16 位通过 MDU\_A 读取，低 16 位通过 MDU\_B 读取，余数通过 MDU\_C 读取。

表 11-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被除数的高 16 位	商的高 16 位
MDU_B	被除数的低 16 位	商的低 16 位
MDU_C	除数	余数
MDU_D	-	-

### 11.3.6 低通滤波器

当 MDU\_MD[MDUMOD] = 110 时，MDU 为 LPF。

LPF 的计算公式为：

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

其中，

$Y_k$ : 滤波后的数据

$Y_{k-1}$ : 上一次的滤波值

$K$ : 滤波系数

$X_k$ : 待滤波数据

如表 11-5 所示，当前输出值  $Y_k$  和上一次的输出值  $Y_{k-1}$  为 32 位有符号数据，输入值  $X_k$  为 16 位有符号数据，

滤波系数  $K$  为 8 位无符号数据。MDU\_B 写入  $Y_{k-1}$  的高 16 位，MDU\_C 写入  $Y_{k-1}$  的低 16 位，MDU\_D 写入  $K$ ，MDU\_A 写入  $X_k$ 。运算结果为  $Y_k$ ，高 16 位通过 MDU\_B 读取，低 16 位通过 MDU\_C 读取。

表 11-5 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	$X_k$	-
MDU_B	$Y_{k-1}[31:16]$	$Y_k[31:16]$
MDU_C	$Y_{k-1}[15:0]$	$Y_k[15:0]$
MDU_D	$K$	-

### 11.3.7 坐标转换(sin/cos 计算)

当 MDU\_MD[MDUMOD]=100 时，MDU 为坐标转换。如图 11-1，坐标转换将向量 A 在  $x$ - $y$  轴下的分量  $\cos_i$ 、 $\sin_i$  转换为在  $x'$ - $y'$  轴下的分量  $\cos_o$ 、 $\sin_o$ ， $x'$ - $y'$  轴滞后  $x$ - $y$  轴  $\theta$  角度。

坐标转换的计算公式为：

$$\cos_o = \cos_i \times \cos \theta - \sin_i \times \sin \theta$$

$$\sin_o = \cos_i \times \sin \theta + \sin_i \times \cos \theta$$

特别的，当  $\sin_i$  为 0 时，坐标转换变成了以  $\cos_i$  为幅值的正余弦计算，计算公式为：

$$\cos_o = \cos_i \times \cos \theta$$

$$\sin_o = \cos_i \times \sin \theta$$

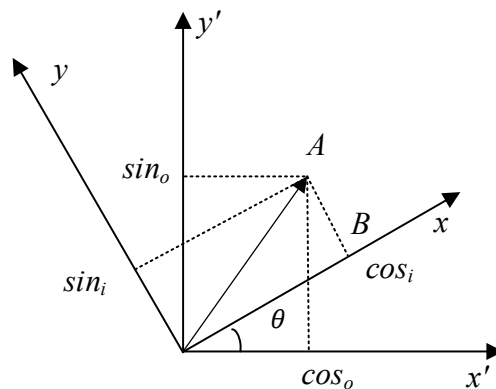


图 11-1 坐标变换

如表 11-6 所示，输入值  $\cos_i$ 、 $\sin_i$ 、 $\theta$  和输出值  $\cos_o$ 、 $\sin_o$  均为 16 位有符号数据。向 MDU\_A 写入  $\cos_i$ ，MDU\_B 写入  $\theta$ ，MDU\_C 写入  $\sin_i$ ，计算得到  $\cos_o$  和  $\sin_o$ 。 $\cos_o$  通过 MDU\_A 读取， $\sin_o$  通过 MDU\_C 读取。

表 11-6 坐标转换模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	$\cos_i$	$\cos_o$
MDU_B	$\theta$	-
MDU_C	$\sin_i$	$\sin_o$
MDU_D	-	-

### 11.3.8 反正切函数

当 MDU\_MD[MDUMOD] = 101 时，MDU 为反正切函数。

反正切函数运算根据输入的正余弦值计算出向量的幅值和角度。计算公式为

$$U = \sqrt{(U \sin \theta)^2 + (U \cos \theta)^2}$$

$$\theta = \tan^{-1} \left( \frac{U \sin \theta}{U \cos \theta} \right)$$

其中，

$U \sin \theta$ : 向量的正弦分量

$U \cos \theta$ : 向量的余弦分量

$\theta$ : 计算出的向量角度

$U$ : 计算出的向量幅值

如表 11-7 所示，输入值  $U \cos \theta$ 、 $U \sin \theta$  和输出值  $U$ 、 $\theta$  均为 16 位有符号数据。向 MDU\_A 写入  $U \cos \theta$ ，MDU\_C 写入  $U \sin \theta$ ，计算得到  $U$  和  $\theta$ 。 $U$  通过 MDU\_A 读取， $\theta$  通过 MDU\_B 读取。

表 11-7 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	$U \cos \theta$	$U$
MDU_B	-	$\theta$
MDU_C	$U \sin \theta$	-
MDU_D	-	-

## 11.4 MDU 寄存器

### 11.4.1 MDU\_CR (0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUSY	MDUDONE	MDURUN	RSV				
类型	R	W1	W1	-	-	-	-	-
复位值	0	0	0	-	-	-	-	-

位	名称	描述
[7]	MDUBUSY	MDU 忙标志位 当 MDU_C[7:0]写入时, MDU 启动 0: MDU 空闲 1: MDU 正在运算
[6]	MDUDONE	MDU 运算结束操作位 0: 无意义 1: MDU 运算结束后, 软件将该位置 1。该操作确保嵌套调用时 MDU 计算正确
[5]	MDURUN	MDU 运算开始操作位 0: 无意义 1: MDU 运算开始前, 软件将该位置 1。该操作确保嵌套调用时 MDU 计算正确
[4:0]	RSV	保留

### 11.4.2 MDU\_MD (0xCA)

位	7	6	5	4	3	2	1	0
名称	RSV					MDUMOD		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

位	名称	描述
[7:3]	RSV	保留
[2:0]	MDUMOD	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 16 位有符号乘法 010: 16 位无符号乘法 011: 32 位/16 位的无符号除法 100: 坐标转换(sin/cos 计算) 101: 反正切函数 110: 低通滤波器 111: 保留

## 11.4.3 MDU\_A (0xC7, 0xC6)

MDU_AH(0xC7)								
位	15	14	13	12	11	10	9	8
名称	MDU_A[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_AL(0xC6)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述																								
[15:0]	MDU_A	MDU 的 A 数据寄存器，在不同模式下该寄存器的内容如表 11-8 所示 表 11-8 不同模式下 MDU_A 的读写内容																								
		<table border="1"> <thead> <tr> <th>MDU_MD[MDUMOD]</th> <th>写</th> <th>读</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>被乘数</td> <td>积的高 16 位</td> </tr> <tr> <td>001</td> <td>被乘数</td> <td>积的高 16 位</td> </tr> <tr> <td>010</td> <td>被乘数</td> <td>积的高 16 位</td> </tr> <tr> <td>011</td> <td>被除数的高 16 位</td> <td>商的高 16 位</td> </tr> <tr> <td>100</td> <td><math>\cos_i</math></td> <td><math>\cos_o</math></td> </tr> <tr> <td>101</td> <td><math>U\cos\theta</math></td> <td><math>U</math></td> </tr> <tr> <td>110</td> <td><math>X_k</math></td> <td>-</td> </tr> </tbody> </table>	MDU_MD[MDUMOD]	写	读	000	被乘数	积的高 16 位	001	被乘数	积的高 16 位	010	被乘数	积的高 16 位	011	被除数的高 16 位	商的高 16 位	100	$\cos_i$	$\cos_o$	101	$U\cos\theta$	$U$	110	$X_k$	-
MDU_MD[MDUMOD]	写	读																								
000	被乘数	积的高 16 位																								
001	被乘数	积的高 16 位																								
010	被乘数	积的高 16 位																								
011	被除数的高 16 位	商的高 16 位																								
100	$\cos_i$	$\cos_o$																								
101	$U\cos\theta$	$U$																								
110	$X_k$	-																								

## 11.4.4 MDU\_B (0xC5, 0xC4)

MDU_BH(0xC5)								
位	15	14	13	12	11	10	9	8
名称	MDU_B[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_BL(0xC4)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
---	----	----

MDU 的 B 数据寄存器，在不同模式下该寄存器的内容如表 11-9 所示

表 11-9 不同模式下 MDU\_B 的读写内容

MDU_MD[MDUMOD]	写	读
000	-	积的低 16 位
001	-	积的低 16 位
010	-	积的低 16 位
011	被除数的低 16 位	商的低 16 位
100	$\theta$	-
101	-	$\theta$
110	$Y_{k-1}[31:16]$	$Y_k[31:16]$

### 11.4.5 MDU\_C (0xC3, 0xC2)

MDU_CH(0xC3)								
位	15	14	13	12	11	10	9	8
名称	MDU_C[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_CL(0xC2)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	MDU_C	MDU 的 C 数据寄存器，在不同模式下该寄存器的内容如表 11-10 所示
表 11-10 不同模式下 MDU_C 的读写内容		
MDU_MD[MDUMOD]	写	读
000	乘数	-
001	乘数	-
010	乘数	-
011	除数	余数
100	$sin_i$	$sin_o$
101	$U sin \theta$	-
110	$Y_{k-1}[15:0]$	$Y_k[15:0]$

## 11.4.6 MDU\_D (0xCB)

位	7	6	5	4	3	2	1	0
名称	MDU_D							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	MDU_D	MDU 的 D 数据寄存器 MDU_MD[MDUMOD] = 110: LPF 模式滤波系数 K

# 12 PI/PID

## 12.1 PI/PID 简介

PI/PID 调节器是一种线性控制器。根据偏差的比例、积分和微分通过线性组合生成控制量，再通过执行器对被控对象进行控制。在电机控制系统中，用于实现速度和位置控制。

PI 公式:

$$U_k = U_{k-1} + Kp \times (E_k - E_{k-1}) + Ki \times E_k$$

PID 公式:

$$U_k = U_{k-1} + Kp \times (E_k - E_{k-1}) + Ki \times E_k + Kd \times (E_k - 2 \times E_{k-1} + E_{k-2})$$

其中,

$U_k$ : 第 k 次计算输出的控制量

$U_{k-1}$ : 第 k-1 次计算输出的控制量

$E_k$ : 第 k 次输入的偏差量

$E_{k-1}, E_{k-2}$ : 第 k-1、第 k-2 次输入的偏差量

$K_p, K_i, K_d$ : 调节控制量的比例、积分、微分系数

$U_k$  的最大值为  $Plx\_UKMAX(x \text{ 为 } 0 \sim 3)$ , 最小值为  $Plx\_UKMIN$

## 12.2 PI/PID 特性

- > 参数范围可调
- > 支持多次调用, 不支持嵌套
- > 运算结果  $Plx\_UK$  为 32 位
- > 忙标志位为 0 后读取运算结果

## 12.3 PI/PID 操作说明

1. PI/PID 操作之前需要先初始化，配置  $K_p$ 、 $K_i$ 、 $K_d$  的值以及  $U_k$  的最大最小值；
2. 配置  $PI\_CR[PlxSTA] = 1$  启动 PI/PID 计算，此时忙标志位  $PI\_CR[PIBSY]$  自动置 1；
3. 用软件读取  $PI\_CR[PIBSY]$  位，为 0 时表示计算完成，计算结果  $Plx\_UK$  数据更新；
4. 读取  $Plx\_UK$  获得生成的控制量。



备注:

- > 比例参数  $PI\_KP$  的数据格式为 Q12，其余寄存器的数据格式均为 Q15
- >  $Plx\_UK$  和  $Plx\_EK1$  默认为上一次计算的  $U_k$  和  $E_{k-1}$ 。对  $Plx\_EK1$  和  $Plx\_UK$  进行写操作可改变相关数值
- > 多次使用 PI 控制器时，在 PI 运算完后保存参数并初始化下次运算参数。初始化操作代码如下

```

Plx_KP = KP;           //初始化  $K_p$ 
Plx_KI = KI;           //初始化  $K_i$ 
Plx_KD = KD;           //初始化  $K_d$ 
Plx_UKMAX = UKMAX;    //初始化输出最大值
Plx_UKMIN = UKMIN;    //初始化输出最小值
Plx_EK1 = X;           //初始化  $E_{k-1}$ 
Plx_UKH = Y1;          //初始化  $U_{k-1}$  的高 16 位
Plx_UKL = Y2;          //初始化  $U_{k-1}$  的低 16 位

```

## 12.4 PI/PID 寄存器

### 12.4.1 PI\_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2TSS	RSV		PIBSY	PI3STA	PI2STA	PI1STA	PI0STA
类型	R/W	-	-	R	W1	W1	W1	W1
复位值	0	-	-	0	0	0	0	0

位	名称	描述
[7]	T2TSS	Timer2 步进电机模式的输入模式选择 0: P1.0 为方向线, P0.7 为脉冲计数线 1: P1.0 为反向脉冲计数线, P0.7 为正向脉冲计数线
[6:5]	RSV	保留
[4]	PIBSY	PI 忙标志位 0: PI 空闲中 1: PI 计算进行中
[3]	PI3STA	PI3 使能 0: 不使能 1: 使能
[2]	PI2STA	PI2 使能 0: 不使能 1: 使能
[1]	PI1STA	PI1 使能 0: 不使能 1: 使能
[0]	PI0STA	PI0 使能 0: 不使能 1: 使能

### 12.4.2 PI0\_KP (0x02E0, 0x02E1)

PI0_KPH(0x02E0)								
位	15	14	13	12	11	10	9	8
名称	PI0_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI0_KPL(0x02E1)								
位	7	6	5	4	3	2	1	0
名称	PI0_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_KP	PIO 的比例系数

### 12.4.3 PIO\_KI (0x02E2, 0x02E3)

PIO_KIH(0x02E2)								
位	15	14	13	12	11	10	9	8
名称	PIO_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_KIL(0x02E3)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_KI	PIO 的积分系数

### 12.4.4 PIO\_UKMAX (0x02E4, 0x02E5)

PIO_UKMAXH(0x02E4)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMAXL(0x02E5)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_UKMAX	PIO 输出的最大值

### 12.4.5 PIO\_UKMIN (0x02E6, 0x02E7)

PIO_UKMINH(0x02E6)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMINL(0x02E7)								
位	7	6	5	4	3	2	1	0

名称	PIO_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_UKMIN	PIO 输出的最小值

### 12.4.6 PIO\_EK1 (0x02E8, 0x02E9)

PIO_EK1H(0x02E8)								
位	15	14	13	12	11	10	9	8
名称	PIO_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PIO_EK1L(0x02E9)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_EK1	PIO 上一次输入的偏差量

### 12.4.7 PIO\_EK (0x02EA, 0x02EB)

PIO_EKH(0x02EA)								
位	15	14	13	12	11	10	9	8
名称	PIO_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PIO_EKL(0x02EB)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_EK	PIO 本次输入的偏差量

## 12.4.8 PIO\_UKH (0x02EC, 0x02ED)

PIO_UKHH(0x02EC)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKHL(0x02ED)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_UKH	PIO 的输出结果高 16 位

## 12.4.9 PIO\_UKL (0x02EE, 0x02EF)

PIO_UKLH(0x02EE)								
位	15	14	13	12	11	10	9	8
名称	PIO_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKLL(0x02EF)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PIO_UKL	PIO 的输出结果低 16 位

## 12.4.10 PI1\_KP (0x02D0, 0x02D1)

PI1_KPH(0x02D0)								
位	15	14	13	12	11	10	9	8
名称	PI1_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KPL(0x02D1)								
位	7	6	5	4	3	2	1	0

名称	PI1_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_KP	PI1 的比例系数

### 12.4.11 PI1\_KI (0x02D2, 0x02D3)

PI1_KIH(0x02D2)								
位	15	14	13	12	11	10	9	8
名称	PI1_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI1_KIL(0x02D3)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_KI	PI1 的积分系数

### 12.4.12 PI1\_UKMAX (0x02D4, 0x02D5)

PI1_UKMAXH(0x02D4)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI1_UKMAXL(0x02D5)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_UKMAX	PI1 输出的最大值

## 12.4.13 PI1\_UKMIN (0x02D6, 0x02D7)

PI1_UKMINH(0x02D6)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMINL(0x02D7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_UKMIN	PI1 输出的最小值

## 12.4.14 PI1\_EK1 (0x02D8, 0x02D9)

PI1_EK1H(0x02D8)								
位	15	14	13	12	11	10	9	8
名称	PI1_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK1L(0x02D9)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_EK1	PI1 上一次输入的偏差量

## 12.4.15 PI1\_EK (0x02DA, 0x02DB)

PI1_EKH(0x02DA)								
位	15	14	13	12	11	10	9	8
名称	PI1_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EKL(0x02DB)								
位	7	6	5	4	3	2	1	0

名称	PI1_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_EK	PI1 本次输入的偏差量

#### 12.4.16 PI1\_UKH (0x02DC, 0x02DD)

PI1_UKHH(0x02DC)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI1_UKHL(0x02DD)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_UKH	PI1 的输出结果高 16 位

#### 12.4.17 PI1\_UKL (0x02DE, 0x02DF)

PI1_UKLH(0x02DE)								
位	15	14	13	12	11	10	9	8
名称	PI1_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI1_UKLL(0x02DF)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI1_UKL	PI1 的输出结果低 16 位

## 12.4.18 PI2\_KP (0x02BC, 0x02BD)

PI2_KPH(0x02BC)								
位	15	14	13	12	11	10	9	8
名称	PI2_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_KPL(0x02BD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_KP	PI2 的比例系数

## 12.4.19 PI2\_KI (0x02BE, 0x02BF)

PI2_KIH(0x02BE)								
位	15	14	13	12	11	10	9	8
名称	PI2_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_KIL(0x02BF)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_KI	PI2 的积分系数

## 12.4.20 PI2\_UKMAX (0x02C0, 0x02C1)

PI2_UKMAXH(0x02C0)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_UKMAXL(0x02C1)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

名称	PI2_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_UKMAX	PI2 输出的最大值

### 12.4.21 PI2\_UKMIN (0x02C2, 0x02C3)

PI2_UKMINH(0x02C2)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_UKMINL(0x02C3)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_UKMIN	PI2 输出的最小值

### 12.4.22 PI2\_EK1 (0x02C4, 0x02C5)

PI2_EK1H(0x02C4)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_EK1L(0x02C5)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_EK1	PI2 上一次输入的偏差量

## 12.4.23 PI2\_EK (0x02C6, 0x02C7)

PI2_EKH(0x02C6)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_EKL(0x02C7)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_EK	PI2 本次输入的偏差量

## 12.4.24 PI2\_UKH (0x02C8, 0x02C9)

PI2_UKHH(0x02C8)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_UKHL(0x02C9)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_UKH	PI2 的输出结果高 16 位

## 12.4.25 PI2\_UKL (0x02CA, 0x02CB)

PI2_UKLH(0x02CA)								
位	15	14	13	12	11	10	9	8
名称	PI2_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_UKLL(0x02CB)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_UKL	PI2 的输出结果低 16 位

### 12.4.26 PI2\_KD (0x02CC, 0x02CD)

PI2_KDH(0x02CC)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_KDL(0x02CD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_KD	PI2 的微分系数

### 12.4.27 PI2\_EK2 (0x02CE, 0x02CF)

PI2_EK2H(0x02CE)								
位	15	14	13	12	11	10	9	8
名称	PI2_EK2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI2_EK2L(0x02CF)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI2_EK2	PI2 上上次输入的偏差量

## 12.4.28 PI3\_KP (0x02A8, 0x02A9)

PI3_KPH(0x02A8)								
位	15	14	13	12	11	10	9	8
名称	PI3_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KPL(0x02A9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_KP	PI3 的比例系数

## 12.4.29 PI3\_KI (0x02AA, 0x02AB)

PI3_KIH(0x02AA)								
位	15	14	13	12	11	10	9	8
名称	PI3_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KIL(0x02AB)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_KI	PI3 的积分系数

## 12.4.30 PI3\_UKMAX (0x02AC, 0x02AD)

PI3_UKMAXH(0x02AC)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMAXL(0x02AD)								
位	7	6	5	4	3	2	1	0

名称	PI3_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_UKMAX	PI3 输出的最大值

### 12.4.31 PI3\_UKMIN (0x02AE, 0x02AF)

PI3_UKMINH(0x02AE)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI3_UKMINL(0x02AF)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_UKMIN	PI3 输出的最小值

### 12.4.32 PI3\_EK1 (0x02B0, 0x02B1)

PI3_EK1H(0x02B0)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI3_EK1L(0x02B1)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_EK1	PI3 上一次输入的偏差量

## 12.4.33 PI3\_EK (0x02B2, 0x02B3)

PI3_EKH(0x02B2)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EKL(0x02B3)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_EK	PI3 本次输入的偏差量

## 12.4.34 PI3\_UKH (0x02B4, 0x02B5)

PI3_UKHH(0x02B4)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKHL(0x02B5)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_UKH	PI3 的输出结果高 16 位

## 12.4.35 PI3\_UKL (0x02B6, 0x02B7)

PI3_UKLH(0x02B6)								
位	15	14	13	12	11	10	9	8
名称	PI3_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKLL(0x02B7)								
位	7	6	5	4	3	2	1	0

名称	PI3_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_UKL	PI3 的输出结果低 16 位

### 12.4.36 PI3\_KD (0x02B8, 0x02B9)

PI3_KDH(0x02B8)								
位	15	14	13	12	11	10	9	8
名称	PI3_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI3_KDL(0x02B9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_KD	PI3 的微分系数

### 12.4.37 PI3\_EK2 (0x02BA, 0x02BB)

PI3_EK2H(0x02BA)								
位	15	14	13	12	11	10	9	8
名称	PI3_EK2[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI3_EK2L(0x02BB)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	PI3_EK2	PI3 上上次输入的偏差量

# 13 FOC

## 13.1 FOC 说明

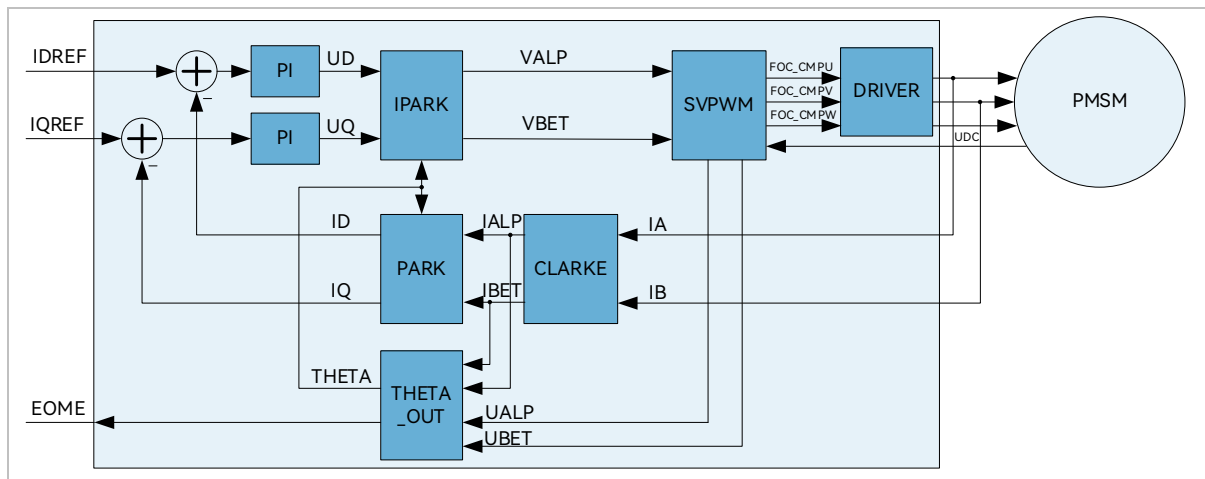
### 13.1.1 FOC 简介

FOC 模块用于基于无感 FOC，有感 FOC 驱动电机的应用场合，并可用于基于 SVPWM 的电机控制。当  $DRV\_CR[FOCEN] = 0$  时，FOC 模块不工作，FOC 时钟停止，相关寄存器处于复位状态且无法写入。

FOC 模块包含角度估算器，PI 控制器，坐标转换模块，电流采样模块和 PWM 波形输出模块，可硬件实现电流闭环。角度估算器利用电机电流信号估算转子位置，实现基于无感 FOC 的电机控制。也可通过 MCU 处理位置传感器信号获取转子位置，实现基于有感 FOC 的电机控制。

- > 无感 FOC 控制: 采用角度估算器估算角度实现坐标变换，同时估算电机速度供 MCU 做速度闭环控制
- > 有感 FOC 控制: FOC 模块提供角度输入接口，MCU 采集位置传感器信号并进行处理，得到角度并将角度值送入 FOC 模块实现坐标变换。

图 13-1 FOC 原理框图



### 13.1.2 参考输入

FOC 模块使用 d 轴电流参考值  $FOC\_IDREF$  和 q 轴电流参考值  $FOC\_IQREF$  作为电流参考值，使用 d 轴电流采样值  $FOC\_ID$  和 q 轴电流采样值  $FOC\_IQ$  作为电流反馈值，实现电流闭环控制。FOC 模块提供实时估算的电机转速  $FOC\_EOME$ ，MCU 可将此信号作为反馈输入构建转速 PI 外环并将输出量赋值给  $FOC\_IQREF$ ，实现速度-电流双闭环控制。

### 13.1.3 PI 控制器

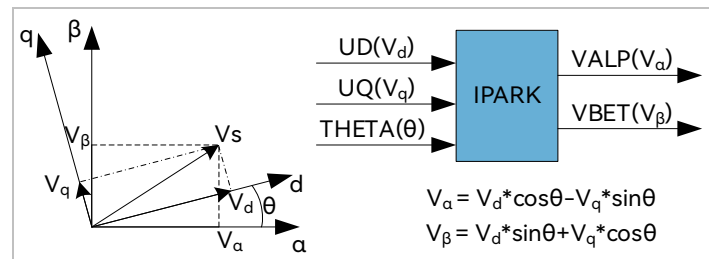
FOC 模块使用 2 个 PI 控制器，分别应用于：

1. 转子磁通控制: d 轴的电流 PI 控制器。以 d 轴电流指令值 FOC\_IDREF 与反馈电流 FOC\_ID 的偏差作为输入，比例系数 FOC\_DQKP 和积分系数 FOC\_DQKI 调节 PI 控制器性能，d 轴输出最大值 FOC\_DMAX 和 d 轴输出最小值 FOC\_DMIN 对输出进行限幅，最后输出 d 轴电压指令 FOC\_UD；
2. 转子转矩控制: q 轴的电流 PI 控制器。以 q 轴电流指令值 FOC\_IQREF 与反馈电流 FOC\_IQ 的偏差作为输入，比例系数 FOC\_DQKP 和积分系数 FOC\_DQKI 调节 PI 控制器性能，q 轴输出最大值 FOC\_QMAX 和 q 轴输出最小值 FOC\_QMIN 对输出进行限幅，最后输出 q 轴电压指令 FOC\_UQ。

### 13.1.4 坐标转换

#### 13.1.4.1 Park 逆变换

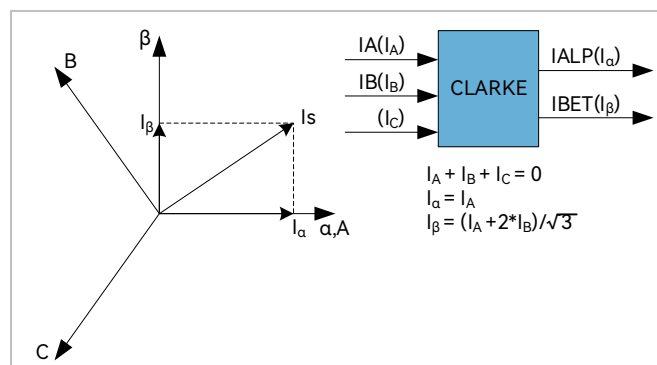
图 13-2 Park 逆变换



d-q 轴电流 PI 控制器运算后得到 d-q 轴下两个电压分量 FOC\_UD 和 FOC\_UQ。使用 Park 逆变换将电压矢量从两相旋转 d-q 坐标系变换到两相静止  $\alpha$ - $\beta$  坐标系。

#### 13.1.4.2 Clarke 变换

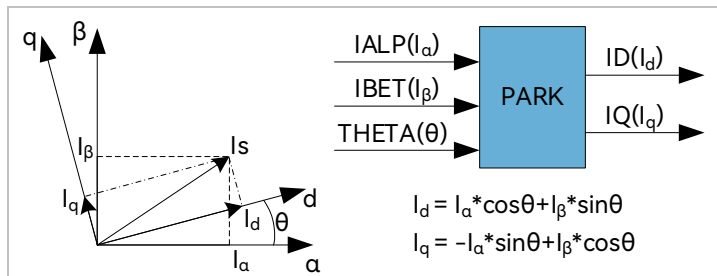
图 13-3 Clarke 变换



Clarke 变换将采样到的 A 相电流和 B 相电流从三相静止 A-B-C 坐标系变换到两相静止  $\alpha$ - $\beta$  坐标系。

### 13.1.4.3 Park 变换

图 13-4 Park 变换



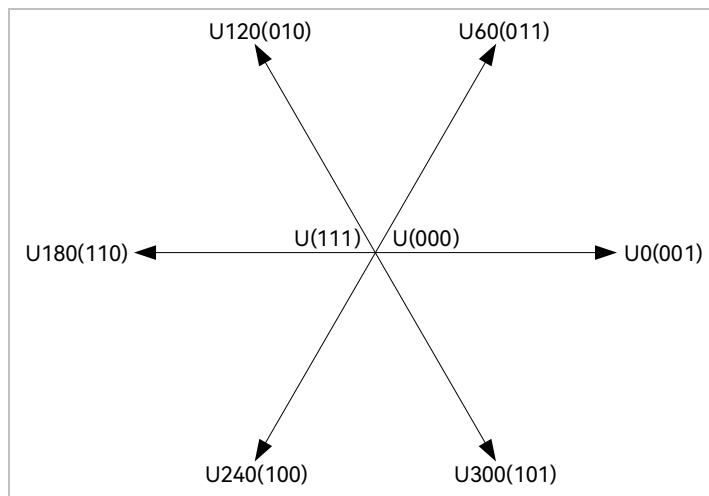
Park 变换将采样电流从两相静止  $\alpha$ - $\beta$  坐标系变换到两相旋转  $d$ - $q$  坐标系，获得  $d$ - $q$  轴反馈电流 FOC\_ID 和 FOC\_IQ。

### 13.1.5 SVPWM

SVPWM 算法是 FOC 控制的重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场。该技术能明显减少逆变器输出电流的谐波分量、电机的谐波损耗和转矩脉动，且电压利用率高。

SVPWM 产生三相电机电压的脉宽调制信号占空比，每相占空比的产生过程都可简化为几个一次方程。由于逆变器上下桥臂不可直通，因此每相相电压有 2 种状态，即上桥打开时电机相线连接至母线电压(用 1 表示)与下桥打开时电机相线连接至地线(用 0 表示)。因此，逆变器电压输出共有  $2^3 = 8$  种状态。任意一种状态可由  $X_C X_B X_A$  表示， $X_C$  代表 C 相状态， $X_B$  代表 B 相状态， $X_A$  代表 A 相状态，如 100 代表 C 相相电压连接至母线电压，A、B 两相相电压连接至地。当三相全为 1 或全为 0 时的状态被称为无效状态，此时任意两相间没有电压降，也被称为零矢量。其余六种状态存在电压输出，为相邻状态旋转间隔为 60 度的有效矢量。

图 13-5 SVPWM 电压矢量



SVPWM 的原理为通过两个相邻矢量的和，可表示任意矢量六边形内的空间电压矢量。如图 13-6 所示， $U_{OUT}$  是期望生成的空间电压矢量，该矢量位于  $U_{60}$  和  $U_{00}$  之间。根据冲量相等原则，在很短的 PWM 周期  $T_s$  期间， $U_{00}$  的输出时间  $2*T_1$  和  $U_{60}$  的输出时间  $2*T_2$  共同作用的电压矢量等效为它们的矢量和  $U_{OUT}$ 。剩余时间由零矢量填充，为  $T_0$ 。

图 13-6 SVPWM 电压合成

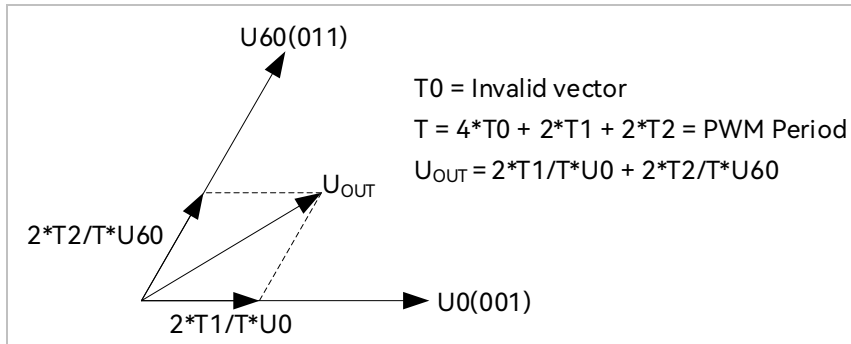


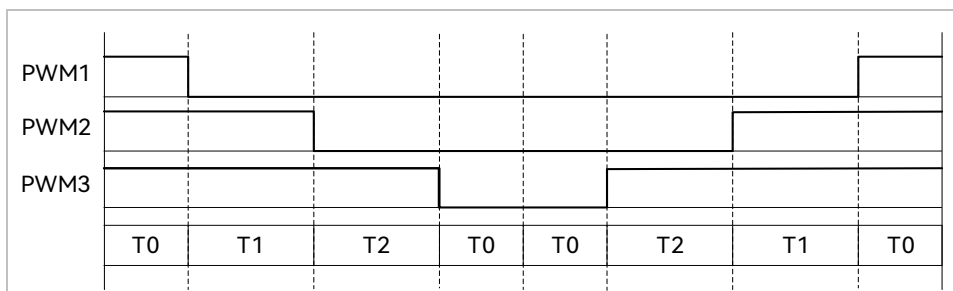
表 13-1 空间矢量调制逆变器状态

C相	B相	A相	$U_{ALP}$	$U_{BET}$	矢量
0	0	0	0	0	000
0	0	1	$2/3*U_{DC}$	0	001
0	1	1	$1/3*U_{DC}$	$1/3*U_{DC}$	011
0	1	0	$-1/3*U_{DC}$	$1/3*U_{DC}$	010
1	1	0	$-2/3*U_{DC}$	0	110
1	0	0	$-1/3*U_{DC}$	$-1/3*U_{DC}$	100
1	0	1	$1/3*U_{DC}$	$-1/3*U_{DC}$	101
1	1	1	0	0	111

### 13.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 模块固定使用七段式 SVPWM。双/三电阻电流采样模式下，配置  $FOC\_CR2[F5SEG] = 0$  选择七段式 SVPWM。

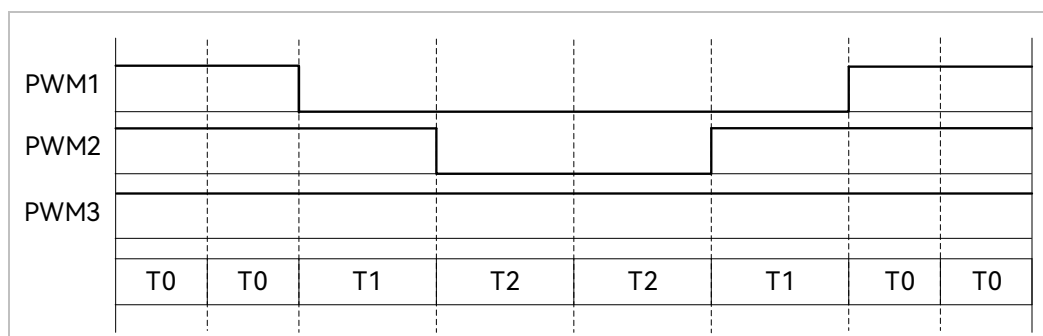
图 13-7 七段式 SVPWM 输出电平



### 13.1.5.2 五段式 SVPWM

五段式 SVPWM 只能在双/三电阻电流采样模式下使用。配置  $FOC\_CR2[F5SEG] = 1$  使能五段式 SVPWM。

图 13-8 五段式 SVPWM 输出电平



### 13.1.6 过调制

单/双/三电阻模式下均可使用过调制功能，配置  $FOC\_CR1[OVMDL] = 1$  使能过调制功能。过调制使能后， $FOC\_UD$ 、 $FOC\_UQ$  和相关限幅值均放大 1.15 倍，电压输出放大 1.15 倍。

### 13.1.7 死区补偿

死区补偿只可用于双/三电阻电流采样模式，配置  $FOC\_TSMIN$  寄存器设置死区补偿值，该功能可有效改善低速时的电流波形正弦度。

### 13.1.8 电流电压采样

FOC 模块通过硬件自动采集电机的母线电压和三相电流。当 FOC 模块工作之前，使能 ADC 和运放，并配置相关采样控制寄存器，ADC 通道和扫描方式不需要配置。根据  $FOC\_CR1[CSM]$  选择单/双/三电阻电流采样模式。在单电阻电流采样模式下默认 ADC 通道 4 为母线电流  $itrip$  的采样通道。在双电阻电流采样模式下默认通道 0 为  $ia$  的采样通道，通道 1 为  $ib$  的采样通道。在三电阻电流采样模式下默认通道 0 为  $ia$  的采样通道，通道 1 为  $ib$  的采样通道，通道 4 为  $ic$  的采样通道。程序可以选择通道 2 或者通道 14(利用内置分压电阻，直接在内部采样 VCC)为母线电压的采样通道。

#### 13.1.8.1 单电阻采样模式

配置  $FOC\_CR1[CSM] = 00$ ，选择单电阻电流采样模式。在单电阻电流采样模式下，FOC 模块在 Driver 计数器向上计数的区间对母线电流  $itrip$ (通道 4)进行两次采样，在 Driver 计数器向下计数的区间且 FOC 模块运算完成后对母线电压进行采样。

在死区时间内采样会影响电流采样的准确性，FOC 模块需在去除死区时间的有效矢量施加时间  $T1'$ 、 $T2'$  中采样。通过配置 FOC\_TRGDLY 对采样时间进行提前或者延迟，保证在  $T1'$ 、 $T2'$  中完成采样。例: FOC\_TRGDLY = 5, 则延迟  $5 * T = 208ns$ ; FOC\_TRGDLY = 0xFB(-5), 则提前 208ns。

图 13-9 单电阻采样时序

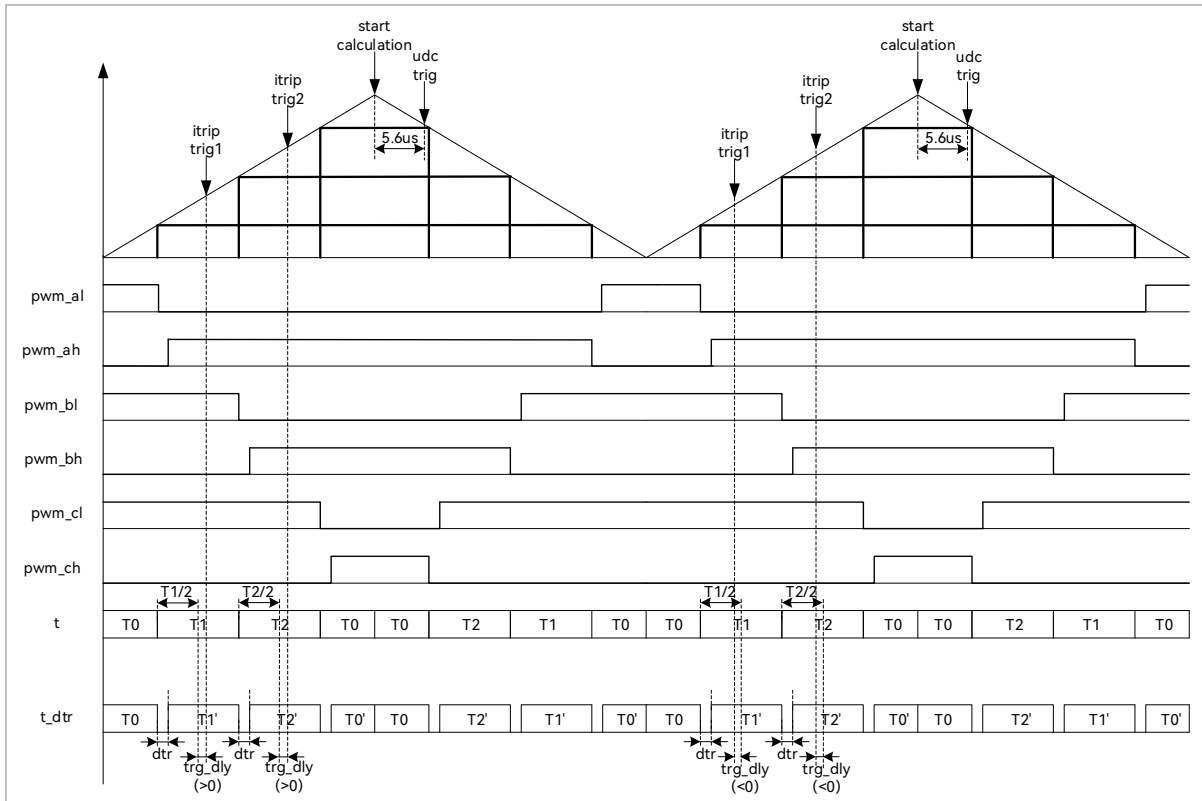
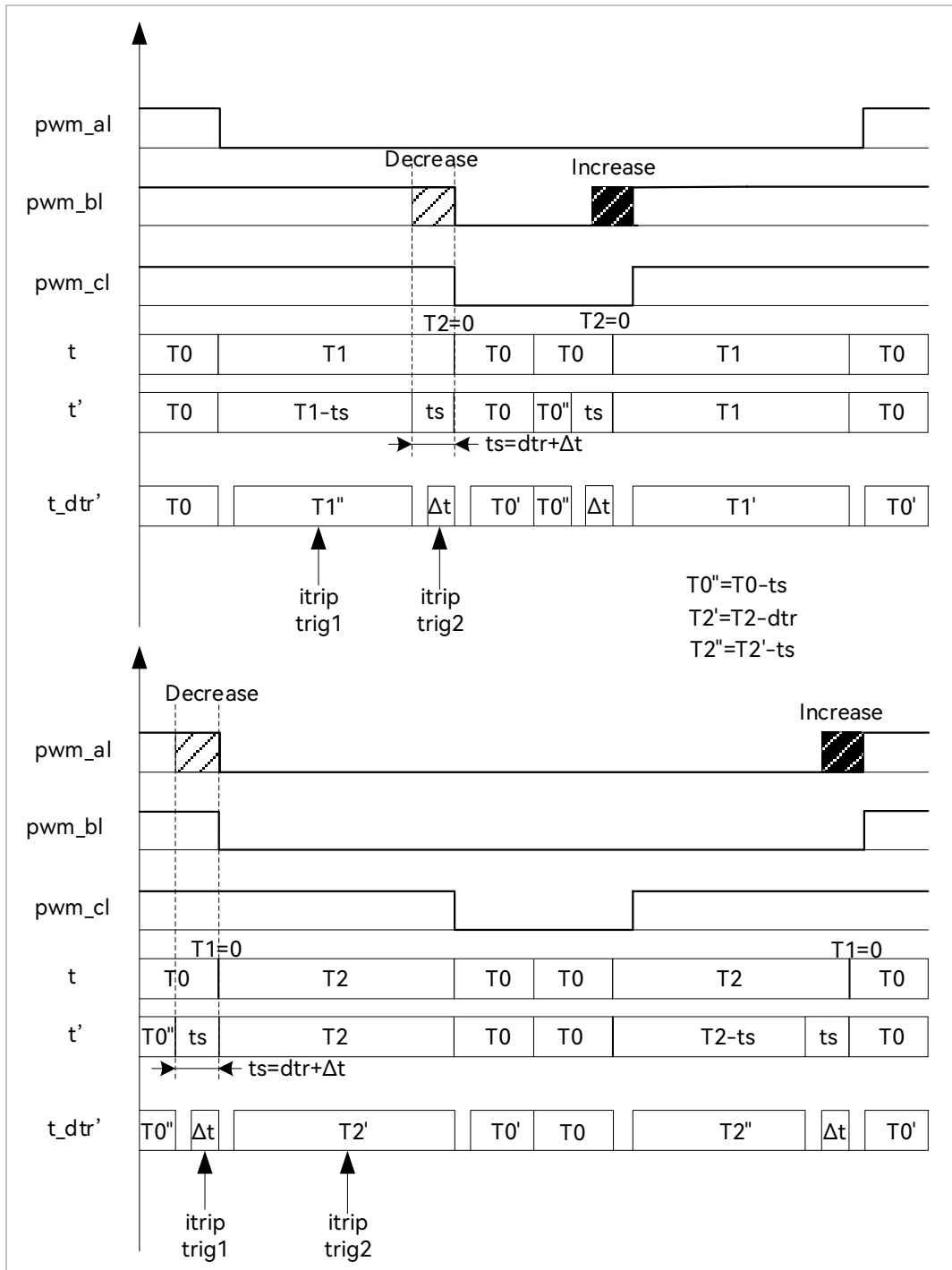


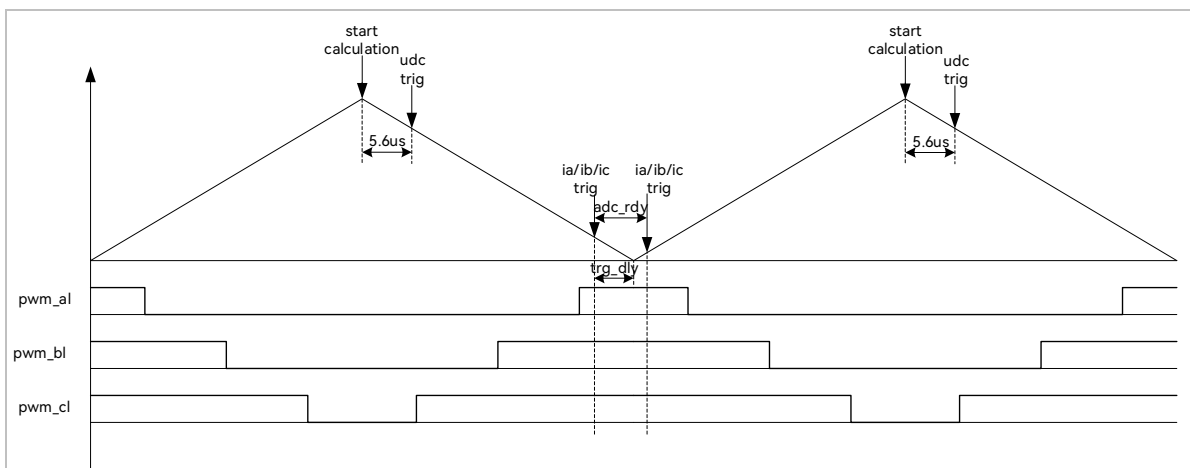
图 13-10 单电阻采样时间补偿



单电阻采样在低调制度以及扇区切换时存在采样窗口不够宽的情况，此时需调整输出波形以保证采样需要的最小采样窗口，用户通过设置 FOC\_TSMIN (FOC\_TSMIN = 最小采样窗口时间 + 死区时间)，FOC 模块会对 PWM 波形自动进行移相处理。

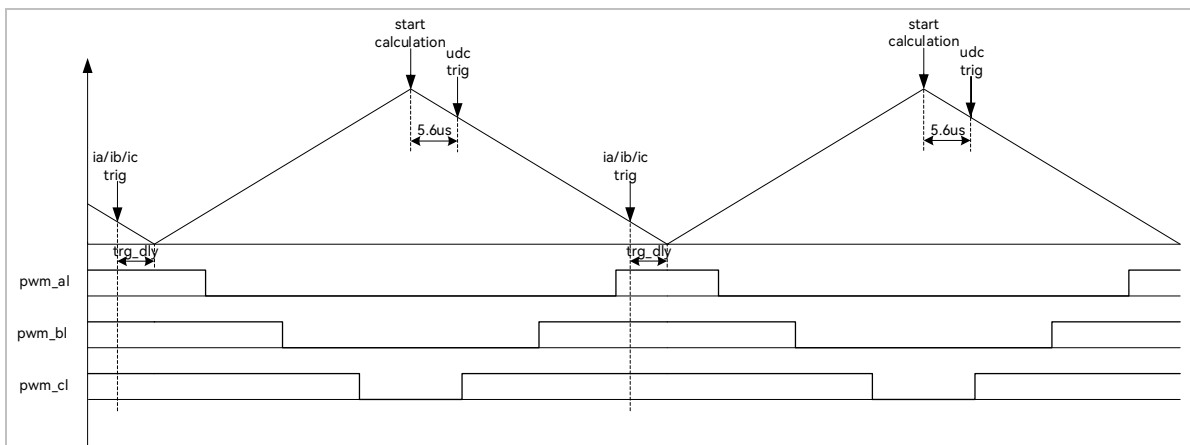
### 13.1.8.2 双三电阻采样模式

图 13-11 双三电阻电流顺序采样模式



配置  $FOC\_CR1[CSM] = 10/11$  和  $FOC\_CR2[DSS] = 0$ ，选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过  $FOC\_TRGDLY$  寄存器设置对三相电流的其中一相相电流(根据扇区决定 ia/ib/ic)的采样时机，当采样完毕后迅速对另外一相进行采样。在双电阻模式下，通过  $FOC\_TRGDLY$  寄存器设置调整 ia 的采样时机，当采样完毕后迅速对 ib 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在矢量 000 区间。例:  $FOC\_TRGDLY = 0xB2$ ，则当 FOC 计数器向下计数，在下溢事件前  $50 \cdot T = 2.08\mu s$  对 ia/ib/ic 采样，采样完毕后对另外一相 ia/ib/ic 采样。

图 13-12 双三电阻电流交替采样模式



配置  $FOC\_CR1[CSM] = 10/11$  和  $FOC\_CR2[DSS] = 1$ ，即选择双/三电阻电流交替采样模式。在双/三电阻电流交替采样模式下，一个载波周期 FOC 模块运算一次，但只对一相相电流(根据扇区决定是 ia/ib/ic)进行采样。前一个载波周期采集 ia/ib/ic 中的一相，后一个载波周期采集另外一相相电流，如此交替对三相中的两相进行电流采样。通过  $FOC\_TRGDLY$  寄存器设置对电流 ia(通道 0)，ib(通道 1)，ic(通道 4)的采样时机，需要注意的是

电流采样时机的设置应该使 ia/ib/ic 采样点均在矢量 000 区间。例: FOC\_TRGDLY = 0xB2, 则当 FOC 计数器向下计数, 在下溢事件前  $50 \cdot T = 2.08\mu\text{s}$  对电流采样。

双/三相电阻电流采样模式在 Driver 计数器向下计数且 FOC 模块运算完成后对母线电压采样。

### 13.1.8.3 电流采样偏置

因为相电流存在正负值, 因此需要加入偏置电压使系统可采样全部范围的电流。电流为 0 时, ADC 的采样值即为电流采样偏置, 在运算时将 ADC 采样值减去偏置获得电流采样值。FOC 模块电流采样偏置默认值为 0x4000。由于 ADC 基准电压和硬件板的偏差会导致默认值与实际值不符, 因此需要对偏置值进行校准。校准方法如下: 在三相没有相电流时对相应的通道进行多次采样, 求平均后写进基准寄存器 FOC\_CSO。假设 ADC 的电压范围 0V ~ 5V, 偏置为 2.5V, 则  $\text{FOC\_CSO} = 2.5\text{V}/5\text{V} \cdot 32768 = 16384(0\text{x}4000)$ 。

- > 当 FOC\_CR2[CSOC] = 00/11 时, 写 FOC\_CSO 是修改 itrip 和 ic 的偏置
- > 当 FOC\_CR2[CSOC] = 01 时, 写 FOC\_CSO 是修改 ia 的偏置
- > 当 FOC\_CR2[CSOC] = 10 时, 写 FOC\_CSO 是修改 ib 的偏置

### 13.1.9 角度模式

角度模块包含角度估算模块, 爬坡模块, 估算角度平滑切换模块。角度的来源分四种情况:

- > 爬坡强制角度
- > 强拉角度
- > 估算器估算角度
- > 估算器强制角度

表 13-2 角度来源

FOC_CR1[RFAE]	FOC_CR1[ANGM]	FOC_CR1[EFAE]	角度来源
1	X	X	爬坡强制角度
0	0	X	强拉角度
0	1	0	估算器估算角度
0	1	1	瞬时估算速度 > FOC_EFREQMIN: 估算器估算角度 瞬时估算速度 < FOC_EFREQMIN: 估算器强制角度

#### 13.1.9.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC\_THETA, 速度寄存器 FOC\_RTHERSTEP, 加速度寄存器 FOC\_RTHERACC, 以

及爬坡次数上限 FOC\_RTHERCNT 共同控制。爬坡公式为:

$$\text{FOC\_RTHESTEP}(32 \text{ 位}) = \text{FOC\_RTHESTEP}(32 \text{ 位}) + \text{FOC\_RTHEACC}(\text{低 } 16 \text{ 位})$$

$$\text{THETA\_OL}(16 \text{ 位}) = \text{THETA\_OL}(16 \text{ 位}) + \text{FOC\_RTHESTEP}(\text{高 } 16 \text{ 位})$$

其中, THETA\_OL 为芯片内部信号。爬坡强制角度模式时, 计算出的 THETA\_OL 会直接送入 FOC\_THETA 作为最终输出角度。写 FOC\_THETA 会将值同时写入 THETA\_OL。

爬坡强制角度的优先级最高, 配置 FOC\_CR1[RFAE] = 1, 使能爬坡功能。爬坡模块每个载波周期进行一次角度运算, 同时爬坡计数器加 1, 当计数值达到设定值(由 FOC\_RTHERCNT 配置)后, FOC\_CR1[RFAE]硬件清 0, 爬坡结束。爬坡结束后, 根据 FOC\_CR1[ANGM]的配置选择角度模式。FOC\_CR1[ANGM] = 1 时, 角度来自估算器; FOC\_CR1[ANGM] = 0 时, 角度来自强拉角度。

### 13.1.9.2 强拉角度

强拉角度由角度 FOC\_THETA 和速度 FOC\_RTHESTEP 共同控制。公式为:

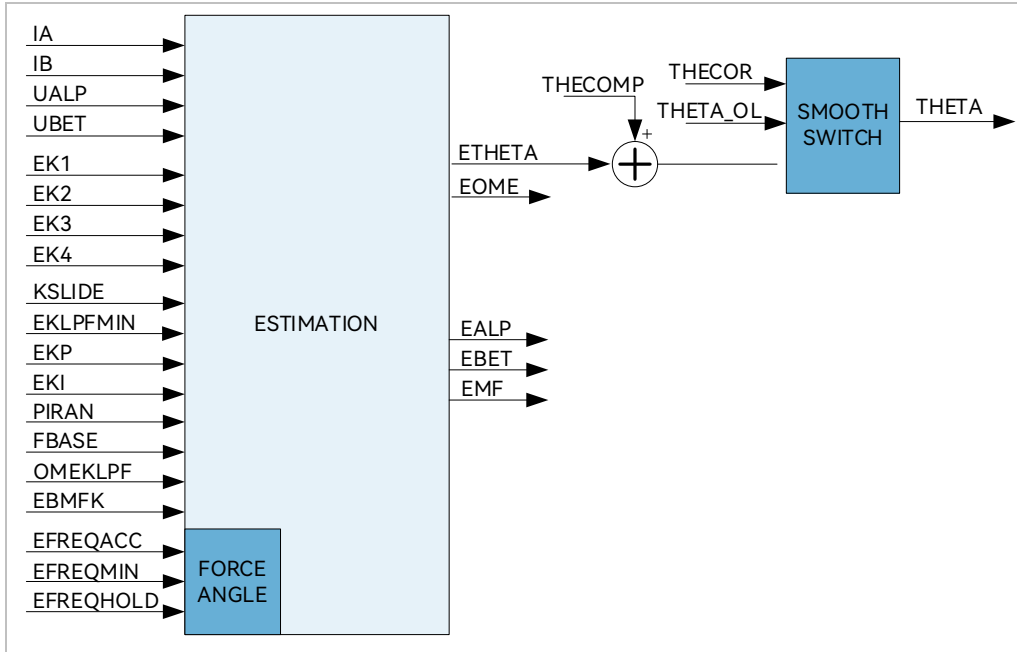
$$\text{THETA\_OL}(16 \text{ 位}) = \text{THETA\_OL}(16 \text{ 位}) + \text{FOC\_RTHESTEP}(\text{高 } 16 \text{ 位})$$

其中, THETA\_OL 为芯片内部信号。强拉角度模式时, 计算出的 THETA\_OL 会直接送入 FOC\_THETA 作为最终输出角度。写 FOC\_THETA 会将值同时写入 THETA\_OL。

- FOC\_CR1[RFAE] = 1, FOC\_CR1[ANGM] = 0时, 爬坡强制角度模式后切换强拉角度模式, 此时的速度为爬坡结束时的累加速度。此模式可实现强拖匀速驱动。
- FOC\_CR1[RFAE] = 0, FOC\_CR1[ANGM] = 0时, 角度直接来自强拉角度, 速度FOC\_RTHESTEP为软件直接写入寄存器的初始速度。写入速度 FOC\_RTHESTEP = 0, 可实现预定位功能。通过写入速度 FOC\_RTHESTEP更新速度, 可实现有感 FOC 驱动(有感 FOC 控制原理: 软件写入 FOC\_THETA 和 FOC\_RTHESTEP。FOC 模块根据写入的速度和角度在每个载波周期产生角度驱动电机)。

### 13.1.9.3 估算器角度

图 13-13 估算器原理框图

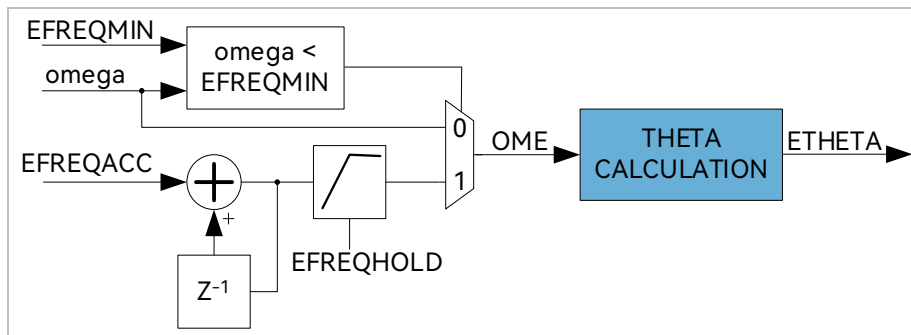


#### 13.1.9.3.1 估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型，根据采集的电机电流和电压进行估算，输出与实际情况相符合的角度。估算器可选择 PLL 模式和 SMO 模式，通过 FOC\_CR2[ESEL]进行选择。

#### 13.1.9.3.2 估算器强制角度

图 13-14 估算器强制角度原理框图



此功能与爬坡功能类似。电机启动时电机的输出较小，采集的电流小，估算器模型估算的角度和速度与实际值存在较大的误差，可能令电机启动失败。在这种情况下，估算器输出强制角度，可保证电机顺利启动。

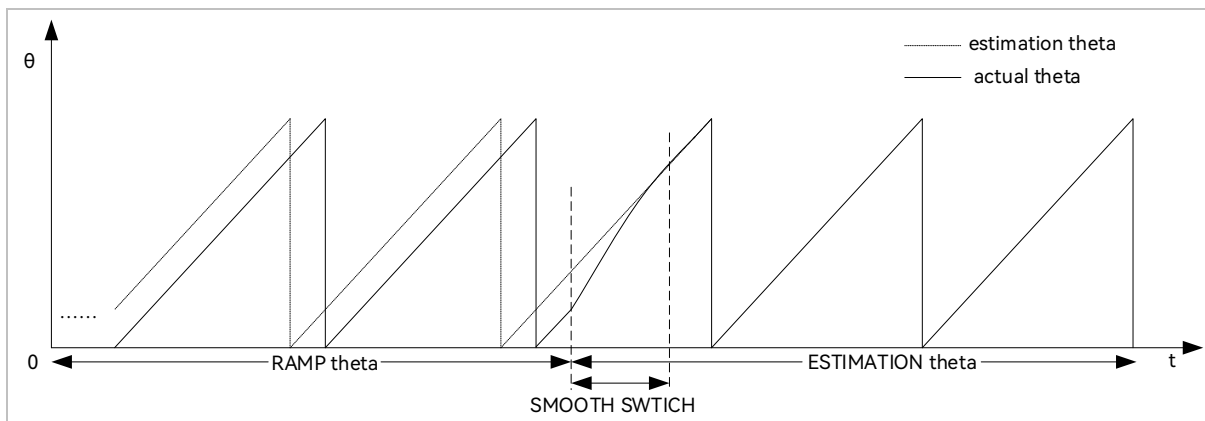
配置 FOC\_CR1[RFAE] = 0, FOC\_CR1[ANGM] = 1, FOC\_CR1[EFAE] = 1, 使能估算器强制角度功能。如图

13-14 所示通过判断估算器的瞬时估算速度  $\omega$ (芯片内部信号)与 FOC\_EFREQMIN 的大小, 选择不同速度作为最终速度 OME 供角度计算模块算出估算器角度 FOC\_ETHETA。当  $\omega < \text{FOC\_EFREQMIN}$  时, 使用估算器强制速度, 强制速度从 0 开始, 每个载波周期与速度增量 FOC\_EFREQACC 相加, 实现加速, 同时以 FOC\_EFREQHOLD 限制速度的最大值。当  $\omega \geq \text{FOC\_EFREQMIN}$  时,  $\omega$  作为 OME。

估算器估算速度 FOC\_EOME 由 OME 经过 FOC\_OMEKLPF 低通滤波获得。

### 13.1.9.3.3 角度平滑切换

图 13-15 角度平滑切换曲线



配置 FOC\_CR1[RFAE] = 1, FOC\_CR1[ANGM] = 1, 使能爬坡功能启动电机, 爬坡结束后切换为估算器模式。爬坡的过程中, 估算器同时估算角度, 但估算角度通常与爬坡强制角度存在偏差。爬坡结束后, 角度从爬坡强制角度直接切换成估算角度时, 会由于角度的突变引起电机抖动。平滑切换模块可有效解决上述问题。

爬坡结束时, 当估算角度 FOC\_ETHETA 和爬坡强制角度 THETA\_OL 的偏差小于等于 FOC\_THECOR, 直接切换 FOC\_ETHETA 作为角度输出。当偏差大于 FOC\_THECOR, 则每个载波周期以 FOC\_THECOR 作为步进值对 THETA\_OL 进行修正, 使其逐步向 FOC\_ETHETA 的值逼近。当偏差小于 FOC\_THECOR 时, 直接切换 FOC\_ETHETA 作为角度输出。

### 13.1.9.3.4 角度补偿

补偿值 FOC\_THECOMP 对估算角度 FOC\_ETHETA 进行补偿并输出。FOC\_THECOMP 为负值时, 补偿的是滞后角; FOC\_THECOMP 为正值时, 补偿的是超前角。

## 13.1.10 电机实时参数

FOC 驱动电机运行时, 用户可实时查看电机的实时参数判断电机的运行状态。FOC 模块提供的实时参数有:

- > 输出角度值FOC\_THETA
- > 估算器角度FOC\_ETHETA, 估算速度FOC\_EOME
- > d轴电压FOC\_UD, q轴电压FOC\_UQ
- > d轴电流FOC\_ID, q轴电流FOC\_IQ
- > α轴电压FOC\_VALP, β轴电压FOC\_VBET
- > 母线电压FOC\_UDCFLT
- > 三相电流FOC\_IA、FOC\_IB、FOC\_IC和三相电流最大值FOC\_IAMAX、FOC\_IBMAX、FOC\_ICMAX
- > α轴电流(等于FOC\_IA), β轴电流FOC\_IBET
- > α轴反电动势FOC\_EALP, β轴反电动势FOC\_EBET
- > 反电动势幅值FOC\_EMF
- > 电机功率FOC\_POW

#### 13.1.10.1 顺风逆风检测

FOC提供专用的顺风逆风检测功能。配置FOC\_CR0[ESCMS]=1, 同时配置电流指令FOC\_IDREF、FOC\_IQREF均为0, 并启动FOC模块, 通过估算角度FOC\_ETHETA和估算速度FOC\_EOME的值可判断电机的状态。当FOC\_ETHETA向下递减或FOC\_EOME为负值, 为逆风转动状态, 需要先刹车, 再以爬坡强制角度启动电机。当FOC\_ETHETA向上递增或FOC\_EOME为正值, 为顺风转动状态, 可直接使用估算器强制角度启动电机。

#### 13.1.10.2 反电动势检测

估算器根据输入的电机参数估算出α轴反电动势FOC\_EALP和β轴反电动势FOC\_EBET, 并计算向量的模长FOC\_EMF。用户可根据FOC\_EMF的值判断电机的状态, 实现堵转保护、缺相保护等功能。

#### 13.1.10.3 电机功率

FOC根据采样电流、输出电压的调制度以及滤波后的母线电压, 经过计算得到电机功率。

#### 13.1.11 FG 输出产生

FG信号由FOC模块和Timer4共同作用产生, FOC模块每个载波周期根据频率基准fbase, 低通滤波后的估算速度FOC\_EOMELPF和FG系数FOC\_KFG计算出FG结果值, 同时自动更新至TIM4\_ARR, 并将TIM4\_ARR/2更新至TIM4\_DR。Timer4需配置为输出模式, 并根据电机运行最大转速设置合适的时钟分频系数。FOC\_KFG的计算公式为:  $FOC\_KFG = SYSCLK / (2^{TIM4\_CR0[T4PSC]} * fbase * x)$ 。其中, x为一个电周期内期

望输出的 FG 信号的个数。如果计算结果超过 65535，需调整 Timer4 的时钟分频系数 TIM4\_CR0[T4PSC]。

FOC\_KFG = 0 时不为不使能此功能，TIM4\_ARR 和 TIM4\_DR 不会自动更新。

## 13.2 FOC 寄存器

### 13.2.1 FOC\_CR0 (0x409F)

位	7	6	5	4	3	2	1	0
名称	OMIF	OMAF	MERRS		UCSEL	OMAS	ESCMS	EDIS
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	OMIF	omega < FOC_EFREQMIN 标志位，即使 FOC_CR1[EFAE]不为 1，该标志位依然生效 0: omega ≥ FOC_EFREQMIN 1: omega < FOC_EFREQMIN
[6]	OMAF	omega > FOC_EFREQMAX 标志位 0: omega ≤ FOC_EFREQMAX 1: omega > FOC_EFREQMAX
[5:4]	MERRS	滑模算法的最大误差选择 00: 0.5 01: 0.25 10: 0.125 11: 1.0
[3]	UCSEL	母线电压 UDC 采样通道选择 使能 FOC 模式并使能 Driver 模块计数器，硬件自动采样母线电压，FOC_CR0[UCSEL] 选择采样母线电压的通道。 0: ADC 通道 2 1: ADC 通道 14 ADC 通道 14 为芯片内部专用的母线采样通道，配置 ADC_CR[ADCRATIO]选择分压比。 如果采用外部分压电阻，则选择 ADC 通道 2。   备注: ADC_MASK 中对应的使能位无需配置为 1
[2]	OMAS	估算器速度过大时输出选择 omega[15:8]大于 FOC_EFREQMAX 时，最终输出 OME 为: 0: FOC_EFREQMAX*256 1: FOC_EFREQHOLD
[1]	ESCMS	角度输出模式选择 0: 内部测试模式 1: 推荐模式

[0]	EDIS	禁止 FOC_EALP/FOC_EBET 自动计算 0: 不禁止 1: 禁止
-----	------	--

### 13.2.2 FOC\_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVMDL	EFAE	RFAE	ANGM	CSM		RSV	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
复位值	0	0	0	0	0	0	-	0

位	名称	描述
[7]	OVMDL	过调制使能 0: 不使能 1: 使能
[6]	EFAE	估算器强制角度使能 使能后, 角度由估算器强制给出, 并自动切换到估算器估算角度 0: 不使能 1: 使能
[5]	RFAE	强制爬坡角度使能 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 FOC_CR1[ANGM]位自动切换到估算器模式或强拉模式, 同时 FOC_CR1[RFAE]硬件清 0。 0: 不使能 1: 使能
[4]	ANGM	角度模式 FOC_CR1[RFAE] = 0 时, 角度根据此位来源于估算器或强拉 FOC_CR1[RFAE] = 1 时, 爬坡结束后角度根据此位切换估算器或强拉 0: 强拉模式 1: 估算器模式
[3:2]	CSM	电流采样模式 00: 单电阻采样 01: 双电阻采样 10: 保留 11: 三电阻采样
[1]	RSV	保留
[0]	SVPWMEN	SVPWM 模块使能 0: 不使能 1: 使能

## 13.2.3 FOC\_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEG	DSS	CSOC		UQD	UDD
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	ESEL	角度估算器模式选择 0: SMO 1: PLL, 此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 FOC_PLLKP, FOC_KLPFMIN 寄存器为 PLL 的 PI 控制器的 FOC_PLLKI
[6]	ICLR	FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 0: 无意义 1: 对 FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 后该位自动清 0
[5]	F5SEG	SVPWM 模式选择 0: 7 段式 SVPWM 1: 5 段式 SVPWM(单电阻电流采样模式禁止选择)
[4]	DSS	双/三电阻电流采样模式 0: 顺序采样模式, 一个载波周期采样两相电流 1: 交替采样模式, 每个载波周期采样一相电流, 相邻两个周期交替采样两相电流, FOC 运算在每个载波周期进行一次。
[3:2]	CSOC	电流采样偏置校准 配置该位, 选择 FOC_CSO 写入的校准值。单电阻采样时, 配置为 00 或 11 对 itrip 校准。双电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准。三电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准, 配置 00 或 11 对 ic 校准。 00: itrip 和 ic 01: ia 10: ib 11: itrip 和 ic
[1]	UQD	q 轴 PI 控制器禁止, 禁止时, FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止
[0]	UDD	d 轴 PI 控制器禁止, 禁止时, FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止

## 13.2.4 FOC\_TSMIN (0x40A2)

位	7	6	5	4	3	2	1	0
名称	FOC_TSMIN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TSMIN	<p>单电阻采样模式下: 电流采样最小窗口 双/三电阻采样模式下: 死区补偿值 取值范围[0,255] TSMIN = 采样窗口 <math>T_{window}</math> + 死区时间 <math>T_{DT}</math> 例: <math>T_{window} = 1\mu s</math>, <math>T_{DT} = 1\mu s</math>, TSMIN = 2<math>\mu s</math>, 载波周期为 62.5<math>\mu s</math>, FOC_TSMIN = <math>(1 + 1)/62.5 * 4096 = 131</math></p>

## 13.2.5 FOC\_TGLI (0x40A3)

位	7	6	5	4	3	2	1	0
名称	FOC_TGLI							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TGLI	<p>上桥导通窄脉冲消除 此功能用于高压应用，高压 Pre-driver 的上桥有最小导通脉冲必须大于一定值的要求。设置此寄存器，导通脉冲小于设定值时不导通。 取值范围[0,255] 例: 消除小于 1<math>\mu s</math> 的窄脉冲，死区时间 <math>T_{DT} = 1\mu s</math>，载波周期为 62.5<math>\mu s</math> FOC_TGLI = <math>(1 + 1)/62.5 * 4096 = 131</math></p>

## 13.2.6 FOC\_TBLO (0x40A4)

位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TBLO	<p>三电阻电流采样模式下采样屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。 取值范围[0,255] 例: 下桥导通时间小于 1<math>\mu s</math> 不采样，FOC_TBLO = 1000ns/41.67ns = 24</p>

## 13.2.7 FOC\_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_TRGDLY	<p>电流采样时间配置</p> <p>当 FOC_TRGDLY = 0，默认在以下时刻进行电流采样</p> <p>单电阻采样模式: 死区与有效矢量的中点</p> <p>双/三电阻采样模式: 矢量 000 中点(Driver 计数值为 0)</p> <p>取值范围[-128,127]</p> <p>单电阻采样模式: 如 FOC_TRGDLY = 5，则延迟 <math>5 * T = 208\text{ns}</math>；FOC_TRGDLY = 0xFB (补码) 或 FOC_TRGDLY = -5，则提前 208ns；</p> <p>双/三电阻采样模式: 如 FOC_TRGDLY = 0x85 (最高位符号位，剩下 7 位为绝对值)，则当 Driver 计数器向下计数，在下溢事件前 <math>5 * T = 208\text{ns}</math> 进行采样；FOC_TRGDLY = 5，则当 Driver 计数器向上计数，在下溢事件后 <math>5 * T = 208\text{ns}</math> 进行采样。</p>

## 13.2.8 FOC\_CSO (0x40A6, 0x40A7)

FOC_CSOH(0x40A6)								
位	15	14	13	12	11	10	9	8
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0

FOC_CSOL(0x40A7)								
位	7	6	5	4	3	2	1	0
名称	FOC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_CSO	<p>电流采样偏置</p> <p>配置 FOC_CR2[CSOC]，校准单电阻采样模式的 itrip，双电阻采样模式的 ia, ib，三电阻采样模式的 ia, ib, ic。</p> <p>取值范围[0,32767]，最高位恒为 0</p> <p>例: ADC 的电压范围 0V ~ 5V，基准为 2.5V</p> <p>则 <math>\text{FOC\_CSO} = 2.5\text{V}/5\text{V} * 32768 = 16384(0x4000)</math></p>

## 13.2.9 FOC\_RTSTEP (0x40A8, 0x40A9)

FOC_RTSTEPH(0x40A8)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_RTSTEPPL(0x40A9)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_RTSTEP	爬坡模块的速度，FOC_RTSTEP 内部为 32 位，最高位为符号位。软件写入高 16 位 取值范围[-32768,32767] FOC_RTSTEP(32 位) = FOC_RTSTEP(32 位) + FOC_RTSTEP(低 16 位) THETA_OL(16 位) = THETA_OL(16 位) + FOC_RTSTEP(高 16 位)

## 13.2.10 FOC\_RTSTEP (0x40AA, 0x40AB)

FOC_RTSTEPCH(0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTSTEP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_RTSTEPCL(0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTSTEP[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_RTSTEP	爬坡模块的加速度，FOC_RTSTEP 内部为 32 位，最高位为符号位。软件写入低 16 位。高 16 位恒为 0 取值范围[-32768,32767] FOC_RTSTEP(32 位) = FOC_RTSTEP(32 位) + FOC_RTSTEP(低 16 位) THETA_OL(16 位) = THETA_OL(16 位) + FOC_RTSTEP(高 16 位)

## 13.2.11 FOC\_EOMELPF (0x40AA, 0x40AB)

FOC_EOMELPFH(0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_EOMELPF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EOMELPFL(0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EOMELPF	低通滤波后的估算器估算速度 滤波系数为 FOC_EOMEKLPF, LPF 的计算频率为载波周期 取值范围[-32768,32767]

## 13.2.12 FOC\_RTHECNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHECNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_RTHECNT	爬坡次数上限 = FOC_RTHECNT*256 爬坡功能使能后, 每个载波周期进行一次爬坡运算, 当爬坡次数达到 FOC_RTHECNT*256 后, 爬坡结束

## 13.2.13 FOC\_THECOR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	1

位	名称	描述
[7:0]	FOC_THECOR	角度切换平滑过渡修正值: 爬坡结束后切换到估算模式时的角度平滑切换步进值, 格式与 FOC_THETA 一致 取值范围[0,255]

## 13.2.14 FOC\_EMF (0x40AE, 0x40AF)

FOC_EMFH(0x40AE)								
位	15	14	13	12	11	10	9	8
名称	FOC_EMF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EMFL(0x40AF)								
位	7	6	5	4	3	2	1	0
名称	FOC_EMF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EMF	估算器估算的反电动势 等于 FOC_EALP 的平方加 FOC_EBETA 的平方开根号 取值范围[0,32767]

## 13.2.15 FOC\_THECOMP (0x40AE, 0x40AF)

FOC_THECOMP(0x40AE)								
位	15	14	13	12	11	10	9	8
名称	FOC_THECOMP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_THECOMPL(0x40AF)								
位	7	6	5	4	3	2	1	0
名称	FOC_THECOMP[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_THECOMP	角度补偿值 估算器估算角度 FOC_ETHERTA 再加上补偿值作为估算器最终输出角度 FOC_THETA, 格式与 FOC_THETA 一致 取值范围[-32768,32767]

## 13.2.16 FOC\_DMAX (0x40B0, 0x40B1)

FOC_DMAXH(0x40B0)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DMAXL(0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMAX		d 轴 PI 控制器的输出最大值 取值范围[-32768,32767]					

## 13.2.17 FOC\_DMIN (0x40B2, 0x40B3)

FOC_DMINH(0x40B2)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DMINL(0x40B3)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMIN		d 轴 PI 控制器的输出最小值 取值范围[-32768,32767]					

## 13.2.18 FOC\_QMAX (0x40B4, 0x40B5)

FOC_QMAXH(0x40B4)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMAXL(0x40B5)								
位	7	6	5	4	3	2	1	0

名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_QMAX	q 轴 PI 控制器的输出最大值 取值范围[-32768,32767]

### 13.2.19 FOC\_QMIN (0x40B6, 0x40B7)

FOC_QMINH(0x40B6)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMINL(0x40B7)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_QMIN	q 轴 PI 控制器的输出最小值 取值范围[-32768,32767]

### 13.2.20 FOC\_UD (0x40B8, 0x40B9)

FOC_UDH(0x40B8)								
位	15	14	13	12	11	10	9	8
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UDL(0x40B9)								
位	7	6	5	4	3	2	1	0
名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UD	d 轴 PI 控制器算出的 d 轴电压 取值范围[-32768,32767]

## 13.2.21 FOC\_UQ (0x40BA, 0x40BB)

FOC_UQH(0x40BA)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UQL(0x40BB)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQ	q 轴 PI 控制器算出的 q 轴电压 取值范围[-32768,32767]						

## 13.2.22 FOC\_ID (0x40BC, 0x40BD)

FOC_IDH(0x40BC)								
位	15	14	13	12	11	10	9	8
名称	FOC_ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IDL(0x40BD)								
位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_ID	采样电流经过坐标变换得到的 d 轴电流 取值范围[-32768,32767]						

## 13.2.23 FOC\_IQ (0x40BE, 0x40BF)

FOC_IQH(0x40BE)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IQL(0x40BF)								
位	7	6	5	4	3	2	1	0

名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IQ	采样电流经过坐标变换得到的q轴电流 取值范围[-32768,32767]

### 13.2.24 FOC\_IBET (0x40C0, 0x40C1)

FOC_IBETH(0x40C0)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBETL(0x40C1)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IBET	采样电流经过坐标变换得到的β轴电流 取值范围[-32768,32767]

### 13.2.25 FOC\_VBET (0x40C2, 0x40C3)

FOC_VBETH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VBETL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_VBET	FOC 模块输出β轴电压 取值范围[-32768,32767]

## 13.2.26 FOC\_VALP (0x40C4, 0x40C5)

FOC_VALPH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VALPL(0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_VALP	FOC 模块输出α轴电压 取值范围[-32768,32767]

## 13.2.27 FOC\_UDCPS (0x40C2, 0x40C3)

FOC_UDCPSH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UDCPSL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UDCPS	d 轴电压补偿值 d 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围[-32768,32767]

## 13.2.28 FOC\_UQCPS (0x40C4, 0x40C5)

FOC_UQCPSH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UQCPSL(0x40C5)								

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UQCPS	q 轴的电压补偿值 q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围[-32768,32767]

### 13.2.29 FOC\_IC (0x40C6, 0x40C7)

FOC_ICH(0x40C6)								
位	15	14	13	12	11	10	9	8
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_ICL(0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IC	采样获得的 C 相相电流 取值范围[-32768,32767]

### 13.2.30 FOC\_IB (0x40C8, 0x40C9)

FOC_IBH(0x40C8)								
位	15	14	13	12	11	10	9	8
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_IBL(0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IB	采样获得的 B 相相电流 取值范围[-32768,32767]

## 13.2.31 FOC\_IA (0x40CA, 0x40CB)

FOC_IAH(0x40CA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IAL(0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IA		采样获得的 A 相相电流 取值范围[-32768,32767]					

## 13.2.32 FOC\_THETA (0x40CC, 0x40CD)

FOC_THETAH(0x40CC)								
位	15	14	13	12	11	10	9	8
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_THETAL(0x40CD)								
位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_THETA		FOC 输出角度 取值范围[-32768,32767] -32768 ~ 32767 对应-180°~ 180° 例: FOC_THETA = 8192, 对应角度为 8192/32768*180°= 45°					

## 13.2.33 FOC\_ETHETA (0x40CE, 0x40CF)

FOC_ETHETAH(0x40CE)								
位	15	14	13	12	11	10	9	8
名称	FOC_ETHETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

FOC_ETHETAL(0x40CF)								
位	7	6	5	4	3	2	1	0
名称	FOC_ETHETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_ETHETA	读: 估算器输出角度(补偿 FOC_THCOMP 前的角度)格式与 FOC_THETA 一致 写: 估算器初始角度 取值范围[-32768,32767]

### 13.2.34 FOC\_EALP (0x40D0, 0x40D1)

FOC_EALPH(0x40D0)								
位	15	14	13	12	11	10	9	8
名称	FOC_EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_EALPL(0x40D1)								
位	7	6	5	4	3	2	1	0
名称	FOC_EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EALP	估算器估算的 $\alpha$ 轴反电动势 取值范围[-32768,32767]

### 13.2.35 FOC\_EBET (0x40D2, 0x40D3)

FOC_EBETH(0x40D2)								
位	15	14	13	12	11	10	9	8
名称	FOC_EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_EBETL(0x40D3)								
位	7	6	5	4	3	2	1	0
名称	FOC_EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EBET	估算器估算的β轴反电动势 取值范围[-32768,32767]

### 13.2.36 FOC\_EOME (0x40D4, 0x40D5)

FOC_EOMEH(0x40D4)								
位	15	14	13	12	11	10	9	8
名称	FOC_EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EOMEL(0x40D5)								
位	7	6	5	4	3	2	1	0
名称	FOC_EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EOME	估算器输出速度 取值范围[-32768,32767]


### 13.2.37 FOC\_UQEX (0x40D6, 0x40D7)

FOC_UQEXH(0x40D6)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQEX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UQEXL(0x40D7)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQEX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UQEX	Q 轴 PI 控制器溢出值 公式: $FOC\_UQ - FOC\_QMAX$ 当 $FOC\_UQ > FOC\_QMAX$ , FOC_UQEX 为正值 当 $FOC\_UQ < FOC\_QMAX$ , FOC_UQEX 为负值 使用 FOC_UQEX 可实现弱磁控制 取值范围[-32768,32767]

## 13.2.38 FOC\_KFG (0x40D6, 0x40D7)

FOC_KFGH(0x40D6)								
位	15	14	13	12	11	10	9	8
名称	FOC_KFG[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_KFGL(0x40D7)								
位	7	6	5	4	3	2	1	0
名称	FOC_KFG[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_KFG	<p>FG 的计算系数</p> <p>芯片根据 FOC_EOMELPF 和 FOC_KFG 计算出 FG 对应的重载值，每个载波周期更新到 TIM4_ARR，TIM4_ARR/2 更新到 TIM4_DR</p> <p>计算公式请参考 FG 输出产生</p> <p>取值范围[0,65535]</p> <p> 备注: FOC_KFG = 0 为不使能此功能，如果 FOC_KFG 溢出，需调节 Timer4 的时钟分频系数 TIM4_CR0[T4PSC]</p>

## 13.2.39 FOC\_POW (0x40D8, 0x40D9)

FOC_POWH(0x40D8)								
位	15	14	13	12	11	10	9	8
名称	FOC_POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_POWL(0x40D9)								
位	7	6	5	4	3	2	1	0
名称	FOC_POW[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_POW	<p>电机功率</p> <p>取值范围[-32768,32767]</p>

## 13.2.40 FOC\_EOMEKLPF (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMEKLPF							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FOC_EOMEKLPF	估算器滤波估算速度 FOC_EOMEKLPF 的低通滤波系数 LPF 的计算频率为载波周期范围[1,255]对应滤波系数范围[1/32768,255/32768]

## 13.2.41 FOC\_IAMAX (0x40DA, 0x40DB)

FOC_IAMAXH(0x40DA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IAMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_IAMAXL(0x40DB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IAMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IAMAX	A 相电流最大值记录的 A 相电流最大值, 使用时需经过一个电周期才能得到可靠的值, 否则得到的值可能会偏小 电流最大值不会自动清 0, 需设置 FOC_CR2[ICLR] = 1 对 FOC_IAMAX 清 0 取值范围[-32768,32767]

## 13.2.42 FOC\_IBMAX (0x40DC, 0x40DD)

FOC_IBMAXH(0x40DC)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_IBMAXL(0x40DD)								
位	7	6	5	4	3	2	1	0

名称	FOC_IBMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IBMAX	B 相电流最大值 记录的 B 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC_IBMAX 清 0 取值范围[-32768,32767]

### 13.2.43 FOC\_ICMAX (0x40DE, 0x40DF)

FOC_ICMAXH(0x40DE)								
位	15	14	13	12	11	10	9	8
名称	FOC_ICMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_ICMAXL(0x40DF)								
位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_ICMAX	C 相电流最大值 记录的 C 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC_ICMAX 清 0 取值范围[-32768,32767]

### 13.2.44 FOC\_EFREQMAX (0x406F)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	1	1	1	1	1

位	名称	描述
[7:0]	FOC_EFREQMAX	omega 最大值 估算器速度 omega[15:8]大于该值时，最终输出速度 OME 为 FOC_CR0[OMAS] = 0: FOC_EFREQMAX*256

FOC\_CR0[OMAS] = 1: FOC\_EFREQHOLD

取值范围[0,127]

0 ~ 127 对应速度 0 ~ 32767



备注:

最高位为 1 时, 此功能失效

### 13.2.45 FOC\_EKP (0x4074, 0x4075)

FOC_EKPH(0x4074)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKPL(0x4075)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EKP	估算器的角度估算 PI 控制器的 KP 系数, 最高位恒为 0, Q12 格式 取值范围[0,32767]

### 13.2.46 FOC\_EKI (0x4076, 0x4077)

FOC_EKIH(0x4076)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKIL(0x4077)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EKI	估算器的角度估算 PI 控制器的 KI 系数, 最高位恒为 0, Q15 格式 取值范围[0,32767]

## 13.2.47 FOC\_EBMFK (0x407C, 0x407D)

FOC_EBMFKH(0x407C)								
位	15	14	13	12	11	10	9	8
名称	FOC_EBMFK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EBMFKL(0x407D)								
位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EBMFK	估算器的估算反电动势低通滤波器系数 EKLPF 的系数，Q15 格式 取值范围[0,32767] $EKLPF = FOC\_EBMFK * FOC\_EOME$ $FOC\_EBMFK = 2 * \pi * fbase * Ts$

## 13.2.48 FOC\_KSLIDE (0x4078, 0x4079)

FOC_KSLIDEH(0x4078)								
位	15	14	13	12	11	10	9	8
名称	FOC_KSLIDE/FOC_PLLKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_KSLIDEL(0x4079)								
位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/FOC_PLLKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_KSLIDE/FOC_PLLKP	FOC_CR2[ESEL] = 0: 为 SMO 的增益系数，Q15 格式 FOC_CR2[ESEL] = 1: 为 PLL 的 PI 控制器的 KP 系数，Q12 格式 取值范围[0,32767]，最高位恒为 0

## 13.2.49 FOC\_EKLPFMIN (0x407A, 0x407B)

FOC_EKLPFMINH(0x407A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKLPFMIN/FOC_PLLKPI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKLPFMINH(0x407B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/FOC_PLLKPI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EKLPFMIN/ FOC_PLLKI	FOC_CR2[ESEL] = 0: 为 SMO 的反电动势低通滤波系数的最小值。当估算器算出的低通滤波系数小于该值时, 强制等于最小值, Q15 格式。 FOC_CR2[ESEL] = 1: PLL 的 PI 控制器的 KI 系数, Q15 格式 取值范围[0,32767], 最高位恒为 0

## 13.2.50 FOC\_OMEKLPF (0x407E, 0x407F)

FOC_OMEKLPFH(0x407E)								
位	15	14	13	12	11	10	9	8
名称	FOC_OMEKLPF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_OMEKLPFL(0x407F)								
位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_OMEKLPF	估算器估算速度的低通滤波系数, 最高位恒为 0, Q15 格式 取值范围[0,32767]

## 13.2.51 FOC\_FBASE (0x4080, 0x4081)

FOC_FBASEH(0x4080)								
位	15	14	13	12	11	10	9	8
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_FBASEL(0x4081)								
位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_FBASE	估算器的频率基准设定值 取值范围[0,32767] $FOC\_FBASE = fbase * Ts * 32768$ 例: $fbase = 200Hz$ , $Ts = 62.5\mu s$ , 则 $FOC\_FBASE = 200 * 0.0000625 * 32768 = 409(0x199)$

## 13.2.52 FOC\_EFREQACC (0x4082, 0x4083)

FOC_EFREQACCCH(0x4082)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQACCL(0x4083)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EFREQACC	估算器强制角度模式的速度增量, FOC_EFREQACC 内部为 24 位, 最高位为符号位。软件写入低 16 位。 取值范围[0,65535] 例: $fbase = 200Hz$ , 极对数 $pp = 4$ , 则 $speed\_base = 60 * fbase / pp = 3000rpm$ 。设置速度增量为 $3rpm$ , 则 $FOC\_EFREQACC = 3rpm / speed\_base * 32768 * 256 = 8388(0x20C4)$ 。

## 13.2.53 FOC\_EFREQMIN (0x4084, 0x4085)

FOC_EFREQMINH(0x4084)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQMINL(0x4085)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EFREQMIN	<p>估算角度切换阈值，FOC_EFREQMIN 内部为 24 位，最高位为符号位。软件写入高 16 位</p> <p>估算器强制角度模式使能，当估算速度小于该值时，输出估算器强制角度取值范围[-32768,32767]</p> <p>例: fbase = 200Hz，极对数 pp = 4，则 speed_base = 60*fbase/pp = 3000rpm。设置切估算速度的最小切环转速为 30rpm，则 FOC_EFREQMIN = 30rpm/speed_base*32768 = 327(0x147)。</p>

## 13.2.54 FOC\_EFREQHOLD (0x4086, 0x4087)

FOC_EFREQHOLDH(0x4086)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQHOLDL(0x4087)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EFREQHOLD	<p>估算器强制速度最大值，FOC_EFREQHOLD 内部为 24 位，最高位为符号位。软件写入高 16 位</p> <p>当估算器估算速度小于 FOC_EFREQMIN，强制速度增加到等于该值时，不再增加；取值范围[-32768,32767]</p> <p>例: fbase = 200Hz，极对数 pp = 4，则 speed_base = 60*fbase/pp = 3000rpm。设置强制速度最大值为 60rpm，则 FOC_EFREQHOLD = 60rpm/speed_base*32768 = 655(0x028F)。</p>

## 13.2.55 FOC\_EK3 (0x4088, 0x4089)

FOC_EK3H(0x4088)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK3[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK3L(0x4089)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK3		估算器估算电流的第三个系数，最高位恒为 0，Q15 格式 取值范围[0,32767]					

## 13.2.56 FOC\_EK4 (0x408A, 0x408B)

FOC_EK4H(0x408A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK4L(0x408B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK4		估算器估算电流的第四个系数，Q15 格式 取值范围[-32768,32767]					

## 13.2.57 FOC\_EK1 (0x408C, 0x408D)

FOC_EK1H(0x408C)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK1[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK1L(0x408D)								
位	7	6	5	4	3	2	1	0

名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EK1	估算器估算电流的第一个系数，最高位恒为 0，Q15 格式 取值范围[0,32767]

### 13.2.58 FOC\_EK2 (0x408E, 0x408F)

FOC_EK2H(0x408E)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK2[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK2L(0x408F)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_EK2	估算器估算电流的第二个系数，最高位恒为 0，Q15 格式 取值范围[0,32767]

### 13.2.59 FOC\_IDREF (0x4090, 0x4091)

FOC_IDREFH(0x4090)								
位	15	14	13	12	11	10	9	8
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IDREFL(0x4091)								
位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IDREF	用户给定的 d 轴电流指令值 取值范围[-32768,32767]

## 13.2.60 FOC\_IQREF (0x4092, 0x4093)

FOC_IQREFH(0x4092)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

FOC_IQREFL(0x4093)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_IQREF	用户给定的 q 轴电流指令值 取值范围[-32768,32767]

## 13.2.61 FOC\_DQKP (0x4094, 0x4095)

FOC_DQKPH(0x4094)								
位	15	14	13	12	11	10	9	8
名称	FOC_DQKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

FOC_DQKPL(0x4095)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_DQKP	d-q 轴 PI 控制器的 KP 系数，最高位恒为 0，Q12 格式 取值范围[0,32767]，对应 Q12 取值范围[0,8]

## 13.2.62 FOC\_DQKI (0x4096, 0x4097)

FOC_DQKIH(0x4096)								
位	15	14	13	12	11	10	9	8
名称	FOC_DQKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

FOC_DQKIL(0x4097)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_DQKI	d-q 轴 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式 取值范围[0,32767]，对应 Q15 取值范围[0,1]

### 13.2.63 FOC\_UDCFLT (0x4098, 0x4099)

FOC_UDCFLTH(0x4098)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UDCFLTL(0x4099)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_UDCFLT	滤波后的母线电压 FOC 模块对母线电压采样，滤波后得到 FOC_UDCFLT。可以选择 ADC 通道 2(外部电阻分压)或者通道 14(内部电阻分压)。 取值范围[0,32767] 例: 母线电压 1/6 分压送进 ADC，ADC 的参考电压为 5V，即母线电压的采样范围为 0V ~ 30V，FOC_UDCFLT 为 19661(0x4CCD)，则母线电压 = $19661/32768*5V*6 = 18V$ 。

# 14 Timer1

## 14.1 Timer1 操作说明

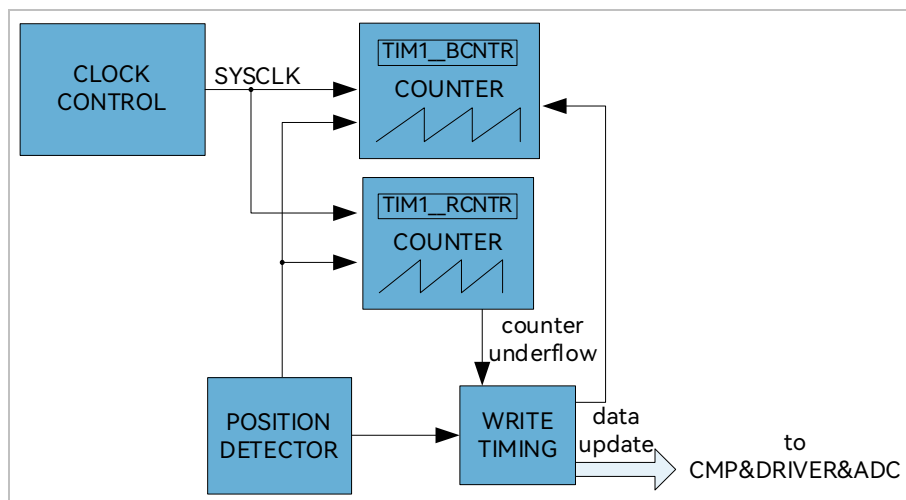
Timer1 包含一个 16 位向上计数的基本计数器和一个 16 位向上计数的重载计数器。Timer1 主要用于 BLDC 电机方波驱动。

Timer1 具有如下特性:

- > 16位向上计数的基本计数器用于记录两次位置检测或两次换相之间的时间(即60度时间), 也可用于位置检测失败时强制换相的时间。
- > 16位向上计数的重载计数器用于控制位置检测成功到换相的时间, 以及换相后的续流屏蔽时间(禁止位置检测时间)。
- > 3位可编程分频器对系统时钟进行分频, 分频时钟作为两个计数器的时钟源
- > 位置检测信号的滤波和采样延迟可配置
- > 位置检测模块根据输入信号产生换相所需的位置信号
- > 7组状态寄存器控制比较器和输出
- > 6个中断源

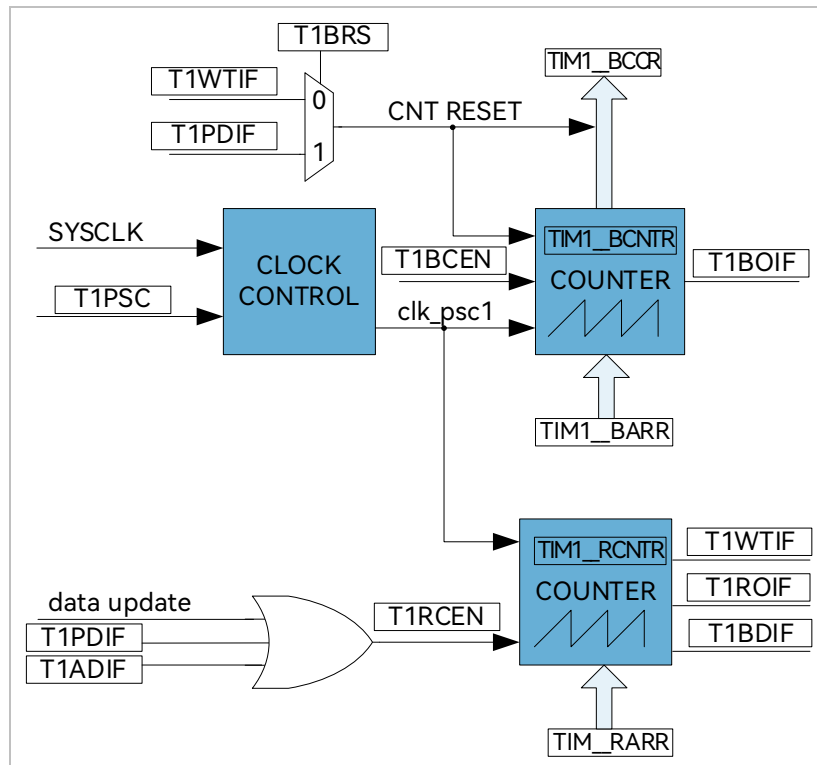
Timer1 内部结构如图 14-1 所示。

图 14-1 Timer1 内部结构



### 14.1.1 Timer1 计数单元

图 14-2 时基单元



Timer1 包含一个分频器，一个 16 位向上计数的基本计数器，一个 16 位向上计数的重载计数器。

#### 14.1.1.1 分频器

分频器对系统时钟进行分频，产生基本计数器和重载计数器的计数时钟源。分频器由 TIM1\_CR3[T1PSC]控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数更新后会立刻改变时钟源频率，所以应在基本计数器和重载计数器都不工作时更新分频系数。时钟源的频率为  $clk\_psc1 = SYSCCLK / (2^{TIM1\_CR3[T1PSC]})$ 。分频后的时钟源频率与 TIM1\_CR3[T1PSC]的关系如表 14-1 所示。

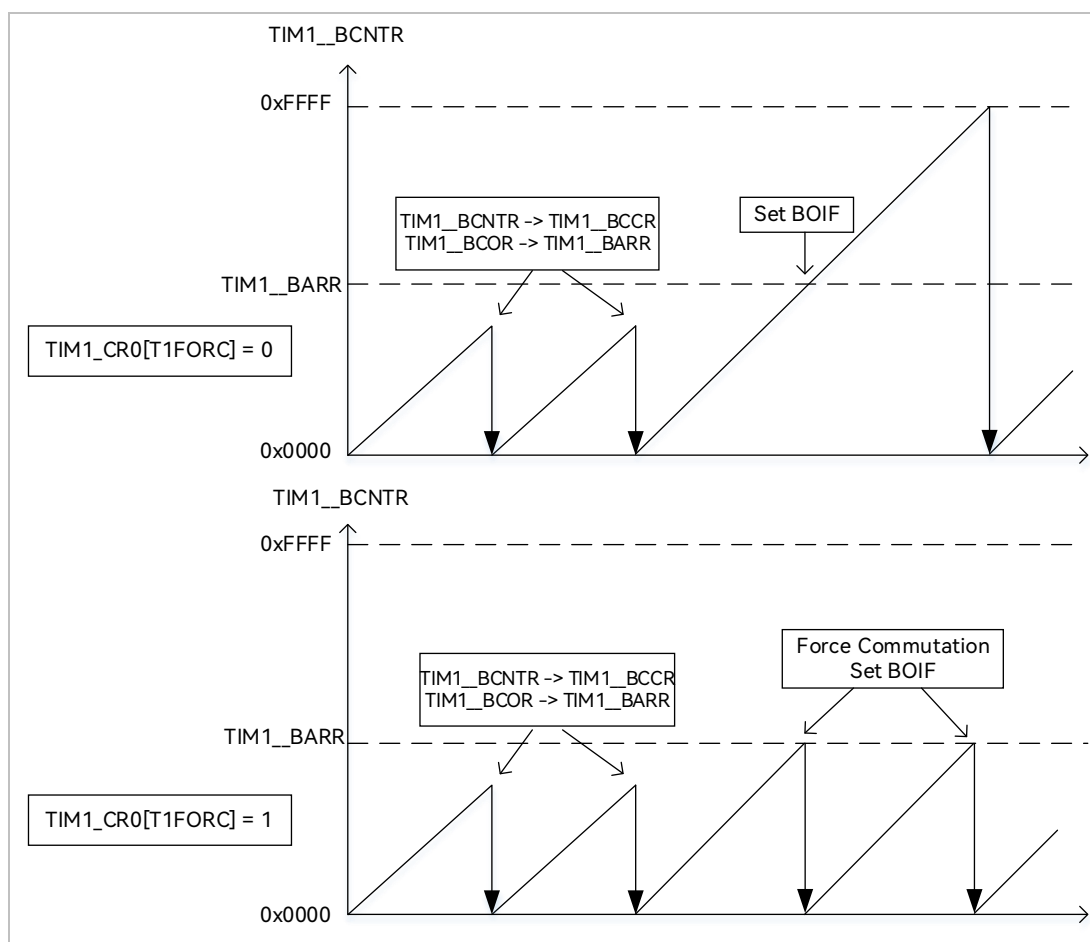
表 14-1 分频后的寄存器 TIM1\_CR3[T1PSC]不同值对应的时钟频率

TIM1_CR3[T1PSC]	分频系数	clk_psc1(Hz)	TIM1_CR3[T1PSC]	分频系数	clk_psc1(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

### 14.1.1.2 基本计数器

基本计数器为一个 16 位向上计数的计数器，计数值为 TIM1\_BCNTR。当位置检测中断 TIM1\_SR[T1PDFIF]或者是写入时序中断 TIM1\_SR[T1WTIF](由 TIM1\_CR2[T1BRS]选择)产生时，TIM1\_BCNTR 当前的计数值被存进捕获寄存器 TIM1\_BCCR，同时 TIM1\_BCNTR 清 0 并重新开始计数。TIM1\_BCCR 记录的数为两次位置检测中断或两次写入时序中断之间的时间(即 60 度的时间)。该时间可经过多次求平均后作为 60 度基准存入 TIM1\_BCOR 寄存器，次数通过 TIM1\_CR0[T1CFLT]设定。当 TIM1\_BARR 自动装载使能(TIM1\_CR1[BAPE]=1)时，TIM1\_BCOR 的值被转入 TIM1\_BARR 寄存器。当 TIM1\_BCNTR 计数值等于 TIM1\_BARR 时，基本计数器上溢中断事件标志位 TIM1\_SR[T1BOIF]置 1。如果使能强制换相，则产生换相动作，基本计数器清 0。如果不使能强制换相，则基本计数器不会清 0，一直计数到 0xFFFF 溢出后自动清 0。

图 14-3 基本计数器计数波形图

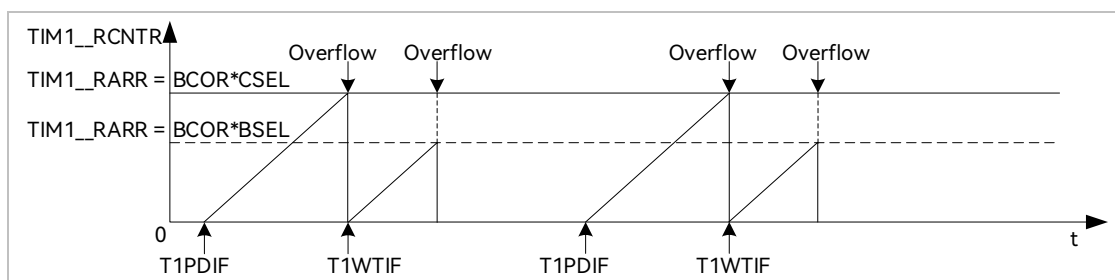


手动模式(TIM1\_IER[T1MAME] = 1)时，TIM1\_BCNTR 不再由 TIM1\_CR2[T1BRS]控制复位，而是由基本计数器上溢事件复位。

### 14.1.1.3 重载计数器

重载计数器包含一个 16 位向上计数的计数器，计数值为 TIM1\_RCNTN。当计数到 TIM1\_RARR 的设定值时，产生上溢事件，重载计数器上溢中断事件标志位 TIM1\_SR[T1ROIF]置 1，TIM1\_RCNTN 清 0，此时使能位 TIM1\_CR0[T1RCEN]被清 0，重载计数器停止动作。位置检测中断和写入时序中断可将 TIM1\_CR0[T1RCEN]置 1，重载计数器自动重新开始计数。

图 14-4 重载计数器计数波形图

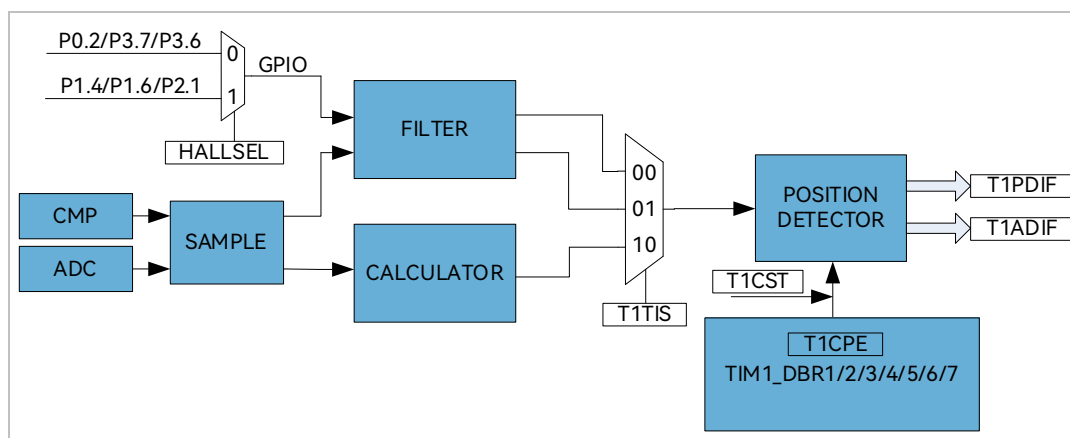


### 14.1.2 位置检测

#### 14.1.2.1 位置检测信号

TIM1\_CR3[T1TIS]选择位置检测信号来自 CMP0/1/2(CMP 位置检测)、GPIO(Hall 传感器位置检测)、ADC(ADC 位置检测)。配置 CMP\_CR1[HALLSEL]选择 GPIO 来源于 P1.4/P1.6/P2.1(功能转移后的 Hall 信号输入端口)或 P0.2/P3.7/P3.6。TIM1\_CR3[T1INM]选择是否对 CMP/GPIO 的信号进行滤波。当位置检测成功，触发位置检测事件。位置检测事件分为 CMP/GPIO 位置检测事件和 ADC 位置检测事件。

图 14-5 位置检测功能框图

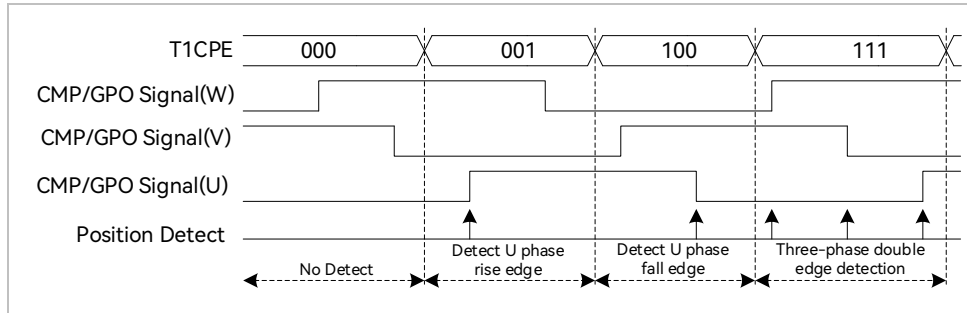


#### 14.1.2.2 CMP/GPIO 位置检测事件

配置寄存器组 TIM1\_DBR1/2/3/4/5/6/7[T1CPE]，选择位置检测信号的有效沿；当输入的 CMP/GPIO 位置检测

信号的有效沿到来时，位置检测成功，CMP/GPIO 位置检测事件标志位 TIM1\_SR[T1PDIF]被置 1。TIM1\_CR4[T1CST]控制 TIM1\_DBR1/2/3/4/5/6/7[T1CPE]的顺序。

图 14-6 位置检测时序图



TIM1\_DBR1/2/3/4/5/6/7[T1CPE]决定输入的有效沿如表 14-2 所示。

表 14-2 不同 TIM1\_DBR1/2/3/4/5/6/7[T1CPE]下的有效沿

T1CPE	描述	T1CPE	描述
000	0	100	检测 U 相下降沿，U 相对应比较器使能
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能
011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能

### 14.1.2.3 ADC 位置检测事件

TIM1\_CR3[T1TIS]选择位置检测信号输入源来自 ADC 时，Timer1 控制 ADC 采集导通相电压和悬空相电压，并计算如下公式：

$$TIM1_URES = K \times TIM1_UCOP - TIM1_UFLP$$

其中，

*K*: ADC 位置检测系数

*TIM1\_UCOP*: 导通相电压的 ADC 采样值

*TIM1\_UFLP*: 悬空相电压的 ADC 采样值

TIM1\_DBR1/2/3/4/5/6/7[T1CPE]决定 *K*、*TIM1\_UCOP*和 *TIM1\_UFLP*的具体含义，具体如表 14-3 所示。

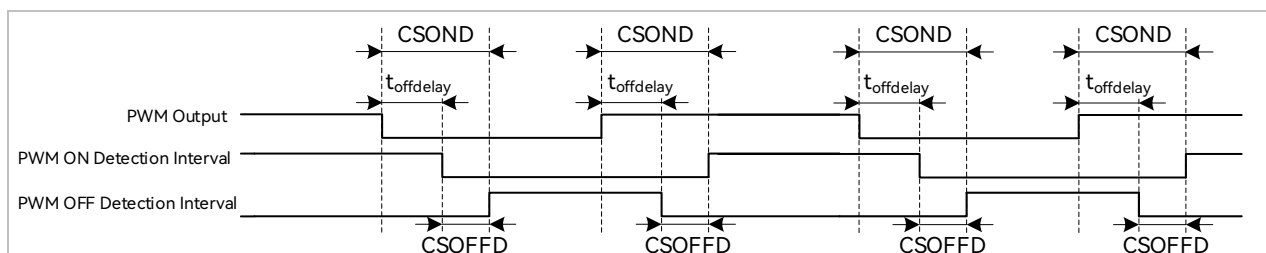
表 14-3 TIM1\_DBR1/2/3/4/5/6/7[T1CPE]与 K、TIM1\_UCOP和 TIM1\_UFLP的关系

T1CPE	描述
000	保留
001	K为 TIM1_KR, TIM1_UCOP为 W 相电压, TIM1_UFLP为 U 相电压
010	K为 TIM1_KF, TIM1_UCOP为 U 相电压, TIM1_UFLP为 W 相电压
011	K为 TIM1_KR, TIM1_UCOP为 U 相电压, TIM1_UFLP为 V 相电压
100	K为 TIM1_KF, TIM1_UCOP为 V 相电压, TIM1_UFLP为 U 相电压
101	K为 TIM1_KR, TIM1_UCOP为 V 相电压, TIM1_UFLP为 W 相电压
110	K为 TIM1_KF, TIM1_UCOP为 W 相电压, TIM1_UFLP为 V 相电压
111	保留

当 TIM1\_URES 发生正负变化时, 触发 ADC 位置检测事件, ADC 位置检测中断事件标志位 TIM1\_SR[T1ADIF]置 1。改变 ADC 位置检测系数 K 可改变 ADC 位置检测事件触发的位置, 从而灵活控制换相点。

### 14.1.2.4 采样

图 14-7 采样区间图

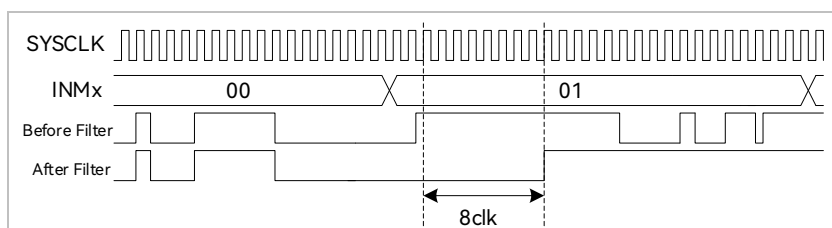


由于受到功率器件开关速度的影响, 反电动势信号滞后于芯片的 PWM 输出。通过设置 CMP\_SAMR[CSOFFD]和 CMP\_SAMR[CSOND]以及 CMP\_CR4[FAEN], 可调节反电动势采样区间以获得有效的位置检测信号。当 TIM1\_CR3[T1TIS]设置为 01 或 10 时, Timer1 在该采样区间内使能 CMP0/1/2 输出反电动势与中性点电势的比较结果或启动 ADC 采集悬空相电压。

详细采样区间设置, 请参考 29.1.4 章节。

### 14.1.2.5 滤波

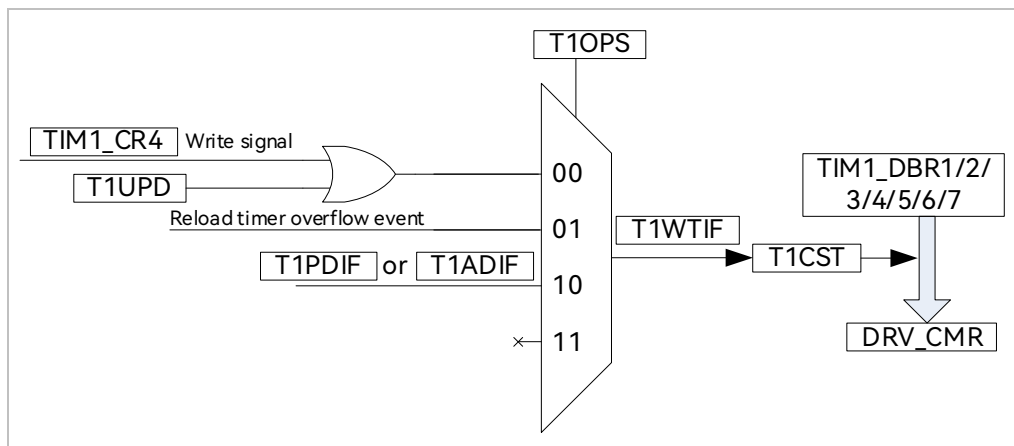
图 14-8 滤波模块时序图



滤波电路根据 TIM1\_CR3[T1INM]与 CMP\_CR4[FAEN]可选择滤除脉宽为 8/16/24/32/64/96 个时钟周期的 CMP/GPIO 的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 8/16/24/32/64/96 个时钟周期。

### 14.1.3 写入时序中断

图 14-9 写入时序框图



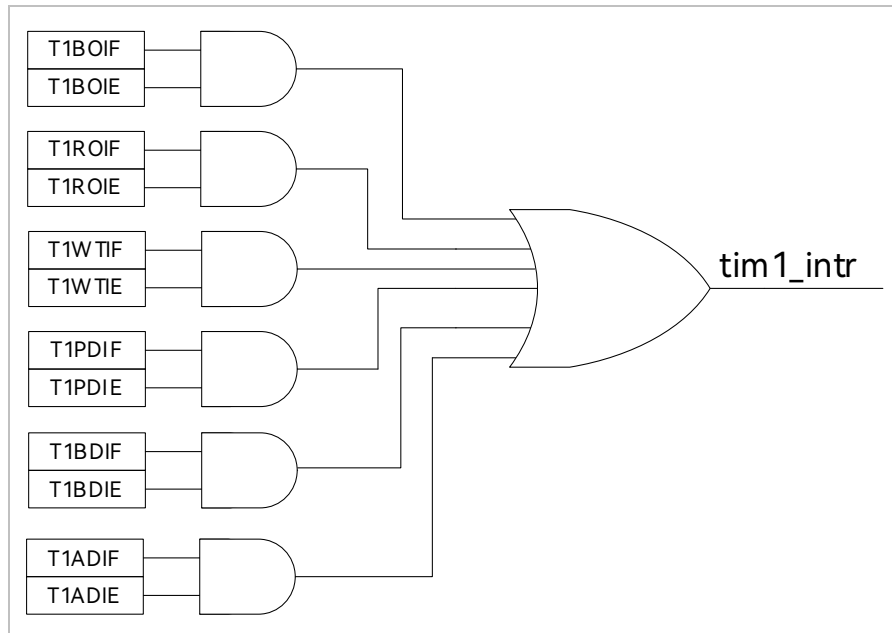
将 TIM1\_DBR1/2/3/4/5/6/7 中预设的控制信号送入驱动模块 DRV\_CMR 后，写入时序中断触发。写入时序中断由 TIM1\_CR0[T1OPS]选择触发信号，可选择软件触发、重载计数器上溢触发或位置检测中断触发。写入时序中断发生后，写入时序中断事件标志位 TIM1\_SR[T1WTIF]置 1，同时如果 TIM1\_CR4[T1CST]在 001 ~ 110 之间，TIM1\_CR4[T1CST]自动加 1。

### 14.1.4 Timer1 中断

Timer1 有 6 个中断请求源:

- > 基本计数器的上溢中断
- > 重载计数器的上溢中断
- > 写入时序中断
- > 屏蔽续流结束中断
- > CMP/GPIO位置检测中断
- > ADC位置检测中断

图 14-10 Timer1 中断源



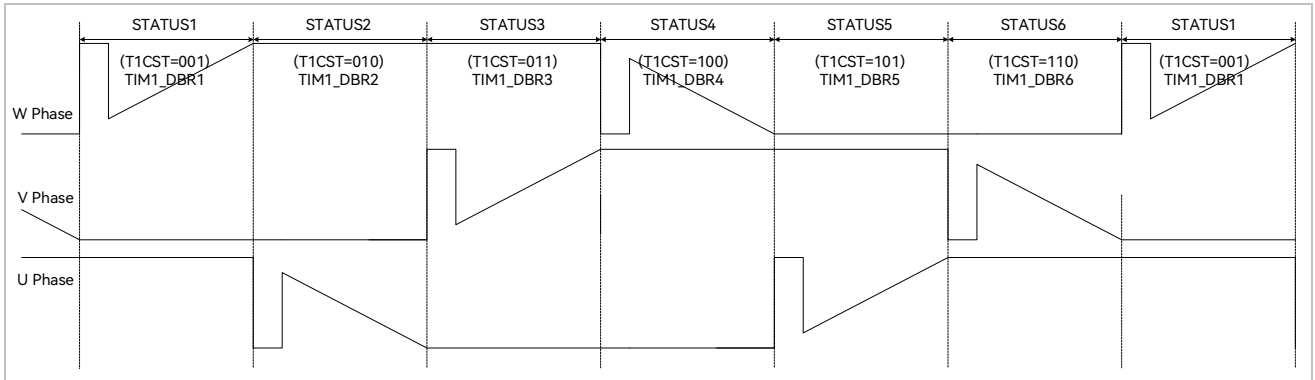
## 14.2 BLDC 电机方波驱动

针对 BLDC 电机方波驱动，Timer1 配合 CMP0/1/2 和 Driver 模块实现如下功能:

- > 自动记录60度时间，滤波后作为60度基准时间
- > 当检测不到位置信号时，可自动强制换相
- > 自动续流屏蔽，即在续流时间内，停止比较器采样
- > 自动控制从位置检测成功到换相的时间，实现自动换相
- > 接管CMP\_CR2[CMPOSEL]，自动控制CMP0/1/2
- > 可设置比较器信号避开功率器件开关振铃进行采样，信号采样后可配置滤波
- > 接管DRV\_CMR寄存器，自动控制6路PWM输出

### 14.2.1 方波驱动的六步换相

图 14-11 方波的六步换相图

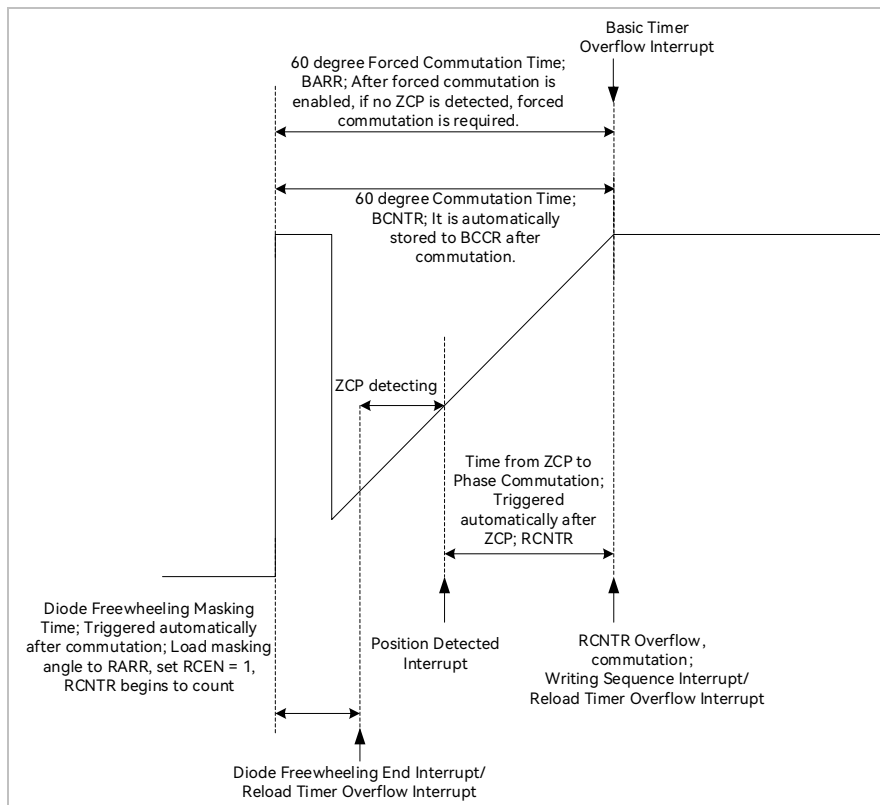


TIM1\_CR4[T1CST]是换相状态机。其中状态 0 用于输出关闭状态，状态 7 可自定义，用于实现刹车，预充电，预定位，启动等功能。状态 1 ~ 6 用于六步自动换相，换相动作后，状态机 TIM1\_CR4[T1CST]自动加 1。

状态 1 ~ 7 对应 TIM1\_DBR1 ~ 7 寄存器，当写入时序中断发生时，当前状态对应的 TIM1\_DBRx 会自动传输到 DRV\_CMR 寄存器和 CMP\_CR2[CMPOSEL]，实现换相和位置检测。

### 14.2.2 方波驱动的工作原理

图 14-12 BLDC 的工作原理



### 14.2.2.1 60 度基准时间

TIM1\_BCCR 捕获上一次的 60 度时间。设置 TIM1\_CR2[T1BRS]=0，捕获两次写入时序中断之间的时间，设置 TIM1\_CR2[T1BRS]=1，捕获两次位置检测中断之间的时间。

TIM1\_BCOR 为滤波后的 60 度时间，即 60 度基准时间。TIM1\_CR0[T1CFLT]可选择前 1/2/4/8 个 TIM1\_BCCR 平均后得到 TIM1\_BCOR。

方波驱动时，根据 60 度基准时间 TIM1\_BCOR 决定续流屏蔽时间、位置检测成功到换相的时间，以及强制换相的时间。

如果基本计数器自动装载使能(TIM1\_CR1[T1BAPE] = 1)，当基本计数器因位置检测中断或写入时序中断而复位时，TIM1\_BCOR 的值被传送到 TIM1\_BARR，以控制强制换相。

### 14.2.2.2 60 度强制换相

电机在平稳转动的时候，一般在换相之后的 30 度即可检测到过零点(ZCP)，产生位置检测中断。假如在换相后经过 60 度都没有检测到过零点，认为位置检测失败，需要进行强制换相。

设置 TIM1\_CR0[T1FORC] = 1 使能强制换相功能。在前一次换相时，写入时序中断使计数器 TIM1\_BCNTN 清 0 并重新开始计数，同时 TIM1\_BCCR 捕获 TIM1\_BCNTN 的计数值，经过滤波后，作为 60 度基准时间被保存在 TIM1\_BCOR。如果自动装载功能使能(TIM1\_CR1[T1BAPE] = 1)，基本计数器复位时 TIM1\_BCOR 的值被载入 TIM1\_BARR。当 TIM1\_BCNTN 与 TIM1\_BARR 比较匹配时(换相之后经过 60 度依然没有检测到过零点)，基本计数器上溢中断事件标志位 TIM1\_SR[T1BOIF]置 1，进行强制换相，此时计数器 TIM1\_BCNTN 被清 0。



备注:

如果在换相后60度内检测到过零点，当TIM1\_BCNTN > TIM1\_BARR时，不会触发强制换相且TIM1\_SR[T1BOIF]不会置1)。

如果禁止强制换相功能(TIM1\_CR0[T1FORC] = 0)，当 TIM1\_BCNTN > TIM1\_BARR 时，中断事件标志位 TIM1\_SR[T1BOIF]置 1，不会自动强制换相。可通过判断基本计数器上溢中断事件标志位和位置检测中断事件标志位进行手动换相。

### 14.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量经过续流二极管释放到电源或地，在续流过程中，悬空相反电动势信号无法测量。通过屏蔽二极管续流时间内的比较器信号或 ADC 采样值，避免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断事件标志位 TIM1\_SR[T1BDIF]。

续流屏蔽时间通过 TIM1\_CR1[BSEL]设置，公式: 屏蔽角度 = TIM1\_CR1[BSEL]/128\*60°。

#### 14.2.2.4 位置检测成功到换相的角度

在换相之后检测到过零点(产生位置检测中断)，硬件根据软件设置的过零点到换相的时间开始计时。计时结束后，硬件自动换相，产生写入时序中断事件标志位 TIM1\_SR[T1WTIF]。

过零点到换相的时间通过 TIM1\_CR2[CSEL]设置，公式: 换相角度 = TIM1\_CR2[CSEL]/128\*60°。


#### 14.2.2.5 逐波限流

参考 29.1.1.2 章节。

## 14.3 Timer1 寄存器

### 14.3.1 TIM1\_CR0 (0x4068)


位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	W1	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	T1RWEN	TIM1_CR0[T1RCEN]写使能位 0: 无意义 1: 在操作 TIM1_CR0 时，TIM1_CR0[T1RWEN]必须与 TIM1_CR0[T1RCEN]同时操作，TIM1_CR0[T1RCEN]才能使能和不使能。对 TIM1_CR0 写 0x81 使能 TIM1_CR0[T1RCEN]，写 0x80 不使能 TIM1_CR0[T1RCEN]。
[6:5]	T1CFLT	60度基准时间滤波选择 00: 前1个TIM1_BCCR平均后写入TIM1_BCOR 01: 前2个TIM1_BCCR平均后写入TIM1_BCOR 10: 前4个TIM1_BCCR平均后写入TIM1_BCOR 11: 前8个TIM1_BCCR平均后写入TIM1_BCOR
[4]	T1FORC	60度强制换相使能 0: 不使能 1: 使能   备注: 在检测到过零点后，即使使能了该位，经过60度也不会强制换相

[3:2]	T1OPS	换相触发信号选择 选择TIM1_DBRx向DRV_CMR传输的触发信号 00: 软件对TIM1_IER[T1UPD]写1或向TIM1_CR4[T1CST]写入时传输 01: 重载计数器换相时间计时上溢中断触发数据传输 10: 位置检测中断触发数据传输 11: 保留
[1]	T1BCEN	基本计数器的计数器使能 0: 不使能 1: 使能
[0]	T1RCEN	重载计数器的计数器使能 在操作TIM1_CR0时, TIM1_CR0[T1RWEN]必须与TIM1_CR0[T1RCEN]同时操作, TIM1_CR0[T1RCEN]才能使能和禁止。对TIM1_CR0写0x81使能TIM1_CR0[T1RCEN], 写0x80不使能TIM1_CR0[T1RCEN]。 位置检测中断和写入时序中断可自动使能TIM1_CR0[T1RCEN]。当重载计数器产生上溢中断后, TIM1_CR0[T1RCEN]硬件清0。 手动模式使能后, TIM1_CR0[T1RCEN]的硬件自动使能和不使能功能无效 0: 不使能 1: 使能

### 14.3.2 TIM1\_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	T1BAPE	TIM1_BARR自动装载使能 使能后, 当基本计数器因为位置检测中断或写入时序中断复位时, 将TIM1_BCOR存入TIM1_BARR寄存器。用于检测不到过零点时的60度强制换相 TIM1_BARR的自动装载功能不受手动模式影响 0: 不使能 1: 使能
[6:0]	BSEL	屏蔽续流角度选择 换相后屏蔽续流的角度, 在屏蔽续流的这段时间内, 不进行位置检测 公式: 屏蔽角度 = TIM1_CR1[BSEL]/128*60°   备注: 手动模式下, 屏蔽续流角度功能无效

## 14.3.3 TIM1\_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	T1BRS	基本计数器复位源选择 手动模式TIM1_JER[T1MAME]使能后，此功能无效，基本计数器TIM1_BCNTN只能通过BCNTN上溢事件复位 0: 写入时序复位 1: 位置检测中断复位
[6:0]	CSEL	换相角度选择 位置检测输入触发后，经过CSEL对应的度后换相 公式: 换相角度 = $TIM1\_CR2[CSEL]/128*60^\circ$

## 14.3.4 TIM1\_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	RSV	T1PSC			T1TIS		T1INM	
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	1	0	0

位	名称	描述
[7]	RSV	保留
[6:4]	T1PSC	计数器时钟分频选择 用于对系统时钟进行分频，作为基本计数器和重载计数器的时钟源；两个计数器的时钟源频率为： 000: 24MHz            001: 12MHz 010: 6MHz             011: 3MHz 100: 1.5MHz          101: 750kHz 110: 375kHz          111: 187.5kHz
[3:2]	T1TIS	位置检测信号选择 00: GPIO(根据 CMP_CR1[HALLSEL]选择 P1.4、P1.6、P2.1 或 P0.2、P3.6、P3.7) 01: CMP0/1/2 的输出信号 10: ADC 的输出信号 11: 保留
[1:0]	T1INM	位置检测信号的滤波脉宽选择。当输入信号的脉宽小于设定值，会被当作噪声滤除。滤波时间根据CMP_CR4[FAEN]的设定乘4倍。 CMP_CR4[FAEN] = 0时: 00: 不滤波 01: 8个系统时钟周期

10: 16个系统时钟周期  
 11: 24个系统时钟周期  
 CMP\_CR4[FAEN] = 1时, 乘4倍:  
 00: 不滤波  
 01: 32个系统时钟周期  
 10: 64个系统时钟周期  
 11: 96个系统时钟周期

### 14.3.5 TIM1\_CR4 (0x406C)

位	7	6	5	4	3	2	1	0
名称	RSV					T1CST		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

位	名称	描述																				
[7:3]	RSV	保留																				
[2:0]	T1CST	<p>换相状态机            状态机在不同的状态会对应不同的TIM1_DBRx            当TIM1_CR4[T1CST]在001 ~ 111状态, Timer1会根据TIM1_DBRx[T1CPE]自动接管CMP0/1/2的使能            当TIM1_CR4[T1CST]在001 ~ 110状态, 会在写入时序中断触发时自动循环加1</p> <p>表 14-4 TIM1_CR4[T1CST]与 TIM1_DBRx 的对应关系</p> <table border="1"> <thead> <tr> <th>TIM1_CR4[T1CST]</th> <th>TIM1_DBRx</th> <th>TIM1_CR4[T1CST]</th> <th>TIM1_DBRx</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>TIM1_DBR4</td> </tr> <tr> <td>001</td> <td>TIM1_DBR1</td> <td>101</td> <td>TIM1_DBR5</td> </tr> <tr> <td>010</td> <td>TIM1_DBR2</td> <td>110</td> <td>TIM1_DBR6</td> </tr> <tr> <td>011</td> <td>TIM1_DBR3</td> <td>111</td> <td>TIM1_DBR7</td> </tr> </tbody> </table>	TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx																			
000	0	100	TIM1_DBR4																			
001	TIM1_DBR1	101	TIM1_DBR5																			
010	TIM1_DBR2	110	TIM1_DBR6																			
011	TIM1_DBR3	111	TIM1_DBR7																			

### 14.3.6 TIM1\_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	T1MAME	T1ADIE	T1BOIE	T1ROIE	T1WTIE	T1PDIE	T1BDIE
类型	W1	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	T1UPD	TIM1_CR0[T1OPS] = 00: 软件对此位写 1 触发数据传输。写 1 后硬件自动清 0
[6]	T1MAME	<p>手动模式使能            使能后, 基本计数器和重载计数器将作为独立的计数器。具体细节为:            基本计数器的TIM1_BCNTR不再由TIM1_CR2[T1BRS]控制复位, 而是由基本计数器上</p>

		溢中断复位 重载计数器的使能位TIM1_CR0[T1RCEN]不再自动清0和置1，只通过软件操作 重载计数器的TIM1_RCNTR只能由重载计数器上溢事件清0 重载计数器的TIM1_RARR不会自动更新，只通过软件操作 0: 不使能 1: 使能
[5]	T1ADIE	ADC 位置检测中断使能 0: 不使能 1: 使能
[4]	T1BOIE	基本计数器上溢中断使能 0: 不使能 1: 使能
[3]	T1ROIE	重载计数器上溢中断使能 0: 不使能 1: 使能
[2]	T1WTIE	写入时序中断使能 0: 不使能 1: 使能
[1]	T1PDIE	CMP/GPIO位置检测中断使能 0: 不使能 1: 使能
[0]	T1BDIE	屏蔽续流结束中断使能 0: 不使能 1: 使能

### 14.3.7 TIM1\_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	RSV		T1ADIF	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	-	-	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5]	T1ADIF	ADC 位置检测中断事件标志位 当 ADC 位置检测信号与 TIM1_DBRx[T1CPE]相同时产生位置检测中断 读: 0: 未发生中断事件 1: 发生中断事件 写:

		0: 清0 1: 无意义
[4]	T1BOIF	基本计数器上溢中断事件标志位 基本计数器向上计数时，当TIM1_BCNTR计数器的值与TIM1_BARR寄存器的值比较匹配时，发生上溢事件 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[3]	T1ROIF	重载计数器上溢中断事件标志位 当TIM1_RCNTNTR与TIM1_RARR比较匹配时，发生上溢事件，TIM1_RCNTNTR清0 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[2]	T1WTIF	写入时序中断事件标志位 当TIM1_DBRx传输到DRV_CMR时，产生写入时序中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[1]	T1PDIF	CMP/GPIO 位置检测中断事件标志位 当 CMP/GPIO 位置检测信号与 TIM1_DBRx[T1CPE]相同时产生位置检测中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[0]	T1BDIF	屏蔽续流结束中断事件标志位 换相后开始屏蔽续流时间，屏蔽结束时产生中断

读:  
0: 未发生中断事件  
1: 发生中断事件  
写:  
0: 清0  
1: 无意义

### 14.3.8 TIM1\_BCOR (0x4070, 0x4071)

TIM1_BCORH(0x4070)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCOR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCORL(0x4071)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCOR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_BCOR	捕获基本计数器计数值滤波值 TIM1_BCCR 滤波后的值, 即 60 度时间的基准值

### 14.3.9 TIM1\_DBR1 (0x4074, 0x4075)

TIM1_DBR1H(0x4074)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR1L(0x4075)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿极性和比较器使能选择 用于指定位置检测输入信号的变化沿, 同时控制相关比较器的使能。如输入信号发生与配置相应的跳变, 则为位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2

[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能



备注:

TIM1\_DBR1[T1WLE]和 TIM1\_DBR1[T1WHE]、TIM1\_DBR1[T1VLE]和 TIM1\_DBR1[T1VHE]或 TIM1\_DBR1[T1ULE]和 TIM1\_DBR1[T1UHE]同时为 1 时, 三相上下桥互补输出并自动插入死区时间(TIM1\_DBR2 ~ TIM1\_DBR7 均与此同)。

## 14.3.10 TIM1\_DBR2 (0x4076, 0x4077)

TIM1_DBR2H(0x4076)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR2L(0x4077)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能

[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

### 14.3.11 TIM1\_DBR3 (0x4078, 0x4079)

TIM1_DBR3H(0x4078)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR3L(0x4079)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效

[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

### 14.3.12 TIM1\_DBR4 (0x407A, 0x407B)

TIM1_DBR4H(0x407A)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR4L(0x407B)								
位	7	6	5	4	3	2	1	0

名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能

[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能
-----	-------	-----------------------------

## 14.3.13 TIM1\_DBR5 (0x407C, 0x407D)

TIM1_DBR5H(0x407C)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR5L(0x407D)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效

[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

#### 14.3.14 TIM1\_DBR6 (0x407E, 0x407F)

TIM1_DBR6H(0x407E)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR6L(0x407F)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效

[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

### 14.3.15 TIM1\_DBR7 (0x4080, 0x4081)

TIM1_DBR7H(0x4080)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR7L(0x4081)								

位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考 CMP/GPIO 位置检测事件和表 14-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能

[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

### 14.3.16 TIM1\_BCNTR (0x4082, 0x4083)

TIM1_BCNTRH(0x4082)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
TIM1_BCNTRL(0x4083)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_BCNTR	基本计数器的计数值，用于60度换相时间的计数 自动模式: TIM1_BCNTR根据TIM1_CR2[T1BRS]选择复位源，TIM1_BCNTR上溢中断不会使TIM1_BCNTR重新计数 手动模式: TIM1_BCNTR 上溢中断使 TIM1_BCNTR 重新计数

### 14.3.17 TIM1\_BCCR (0x4084, 0x4085)

TIM1_BCCRH(0x4084)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCCR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCCRL(0x4085)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCCR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_BCCR	捕获基本计数器计数值 自动模式: 当基本计数器因为位置检测中断或写入时序中断复位时，将复位

前的计数值存至TIM1\_BCCR。

手动模式: 当基本计数器因为上溢中断复位时, 将复位前的计数值存至TIM1\_BCCR

### 14.3.18 TIM1\_BARR (0x4086, 0x4087)

TIM1_BARRH(0x4086)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BARRL(0x4087)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_BARR	基本计数器的重载值 当基本计数器的计数值等于TIM1_BARR时, 发生上溢中断, 同时计数器清0


### 14.3.19 TIM1\_RARR (0x4088, 0x4089)

TIM1_RARRH(0x4088)								
位	15	14	13	12	11	10	9	8
名称	TIM1_RARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_RARRL(0x4089)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_RARR	重载计数器的自动重载值 当重载计数器的计数值等于TIM1_RARR时, 发生上溢中断, 同时计数器清0 自动模式: 写入时序中断产生时将续流屏蔽角度对应的数(TIM1_CR1[BSEL])更新到TIM1_RARR; 位置检测中断产生时将换相角度对应的数(TIM1_CR2[CSEL])更新到TIM1_RARR。 手动模式: TIM1_RARR 软件填入

## 14.3.20 TIM1\_RCNTNTR (0x408A, 0x408B)

TIM1_RCNTNRH(0x408A)								
位	15	14	13	12	11	10	9	8
名称	TIM1_RCNTNR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
TIM1_RCNTNRL(0x408B)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTNR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

位	名称	描述
[15:0]	TIM1_RCNTNR	重载计数器的计数值，用于续流屏蔽时间和过零点到换相时间的计数   备注： 手动模式时，TIM1_RCNTNR 只通过重载计数器上溢中断清 0

## 14.3.21 TIM1\_UCOP (0x408C, 0x408D)

TIM1_UCOPH(0x408C)								
位	15	14	13	12	11	10	9	8
名称	TIM1_UCOP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UCOPL(0x408D)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_UCOP	导通相电压的 ADC 采样值(次高位对齐)

## 14.3.22 TIM1\_UFLP (0x408E, 0x408F)

TIM1_UFLPH(0x408E)								
位	15	14	13	12	11	10	9	8
名称	TIM1_UCOP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_UFLPL(0x408F)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_UFLP	悬空相电压的 ADC 采样值(次高位对齐)

### 14.3.23 TIM1\_URES (0x4090, 0x4091)

TIM1_URESH(0x4090)								
位	15	14	13	12	11	10	9	8
名称	TIM1_URES[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_URESL(0x4091)								
位	7	6	5	4	3	2	1	0
名称	TIM1_URES[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_URES	ADC 位置检测公式计算结果, Q15 格式

### 14.3.24 TIM1\_UIGN (0x4092, 0x4093)

TIM1_UIGNH(0x4092)								
位	15	14	13	12	11	10	9	8
名称	TIM1_UIGN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_UIGNL(0x4093)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UIGN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_UIGN	当导通相的 ADC 采样电压小于该值时, 不执行计算

## 14.3.25 TIM1\_KF (0x4094, 0x4095)

TIM1_KFH(0x4094)								
位	15	14	13	12	11	10	9	8
名称	TIM1_KF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_KFL(0x4095)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_KF	悬空相电压下降时的 ADC 位置检测系数 取值范围[0,32767]

## 14.3.26 TIM1\_KR (0x4096, 0x4097)

TIM1_KRH(0x4096)								
位	15	14	13	12	11	10	9	8
名称	TIM1_KR[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_KRL(0x4097)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0


位	名称	描述
[15:0]	TIM1_KR	悬空相电压上升时的 ADC 位置检测系数 取值范围[0,32767]

## 14.3.27 TIM1\_ITRIP (0x4098, 0x4099)

TIM1_ITRIPH(0x4098)								
位	15	14	13	12	11	10	9	8
名称	TIM1_ITRIP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

TIM1_ITRIPL(0x4099)								
位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

名称	TIM1_ITRIP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_ITRIP	<p>滤波后的母线电流</p> <p>当 DRV_CNTR = 0 时，硬件模块自动对母线电流采样，滤波后供软件使用。默认使用 ADC 通道 4</p> <p>取值范围[0,32767]</p> <p> 备注: 该值由 8 个采样的瞬间电流值平均得到</p>

# 15 Timer2

## 15.1 Timer2 操作说明

Timer2 共有五种工作模式:

- > 输出模式: 产生PWM输出波形
- > 输入捕获模式: 检测输入PWM的高低电平持续时间
- > 输入计数模式: 检测输入设定的PWM个数所需的时间
- > QEP&RSD模式: 顺逆风检测模式
- > 步进模式: 检测步进电机的方向、位置和速度

Timer2 特性包括:

- > 3位可编程分频器对系统时钟进行分频
- > 16位向上计数的基本计数器, 计数时钟源为分频器的输出
- > 16位向上向下计数的专用计数器, 用于输入计数模式, QEP&RSD模式和步进模式, 计数时钟源为外部输入信号
- > 输入滤波模块
- > 边沿检测模块
- > PWM输出模块
- > 中断事件

### 15.1.1 分频器

分频器对系统时钟进行分频, 产生基本计数器的计数时钟源。分频器由 TIM2\_CR0[T2PSC]控制, 可选择 8 种分频系数。由于这个控制寄存器没有缓冲器, 分频系数更新后会立刻改变时钟源频率, 所以应在基本计数器不工作时更新分频系数。时钟源的频率为  $clk\_psc2 = SYSCLK / (2^{TIM2\_CR0[T2PSC]})$ 。分频后的时钟源频率与 TIM2\_CR0[T2PSC]的关系如表 15-1 所示。

表 15-1 分频后的时钟源频率与 TIM2\_CR0[T2PSC]对应关系

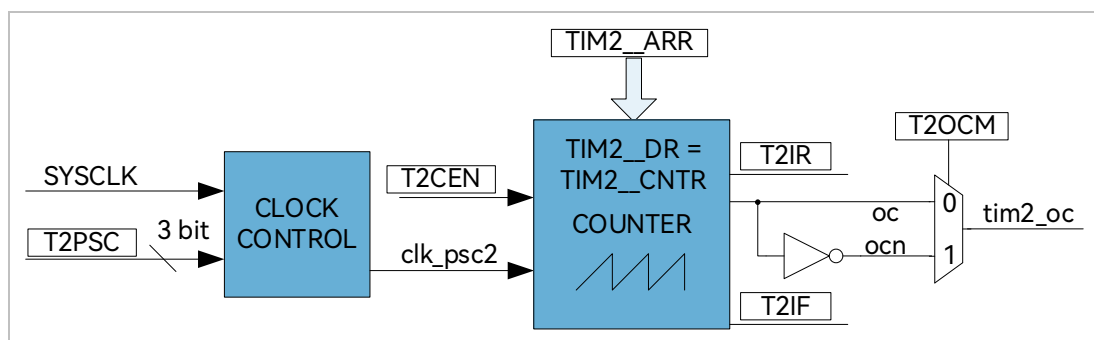
TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)	TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

### 15.1.2 TIM2\_CNTR 的读写和计数

TIM2\_CR1[T2CEN] = 1 时，TIM2\_CNTR 计数。软件对 TIM2\_CNTR 的写操作直接改变寄存器的值，因此软件需在执行写操作前禁止基本计数器。软件读 TIM2\_CNTR 时，先读高字节，硬件会同步将此时刻低字节缓存，待软件读低字节时读取到的是缓存的数据。

### 15.1.3 输出模式

图 15-1 输出模式原理框图



基本计数器输出模式根据 TIM2\_CR0[T2OCM]设置，以及 TIM2\_CNTR 与寄存器 TIM2\_DR、TIM2\_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

#### 15.1.3.1 TIM2\_ARR/TIM2\_DR 的读写

在输出模式下，TIM2\_ARR/TIM2\_DR 包含预装载寄存器和影子寄存器。软件写 TIM2\_ARR/TIM2\_DR 寄存器时，数据保存在预装载寄存器中，在上溢事件 TIM2\_CR1[T2IF]或基本计数器停止工作(TIM2\_CR1[T2CEN] = 0) 时，设定值被传递到影子寄存器中。

TIM2\_ARR/TIM2\_DR 为 16 位寄存器，软件需先写入高字节，再写入低字节。由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会被传递至影子寄存器中。

例: TIM2\_DR(预装载寄存器)、DR\_SH(影子寄存器)，TIM2\_CNTR 和 DR\_SH 比较产生 PWM；用户写 TIM2\_DR，

TIM2\_DR 并不是立刻更新到 DR\_SH, 而是在一个 PWM 结束的时候, 即 TIM2\_CNTR 上溢时才将值更新到 DR\_SH。

### 15.1.3.2 高/低电平输出模式

配置 TIM2\_CR0[T2OCM] = 0 时, 如果 TIM2\_DR > TIM2\_ARR, 输出信号始终为低电平。配置 TIM2\_CR0[T2OCM] = 1 时, 如果 TIM2\_DR > TIM2\_ARR, 输出比较信号始终为高电平。

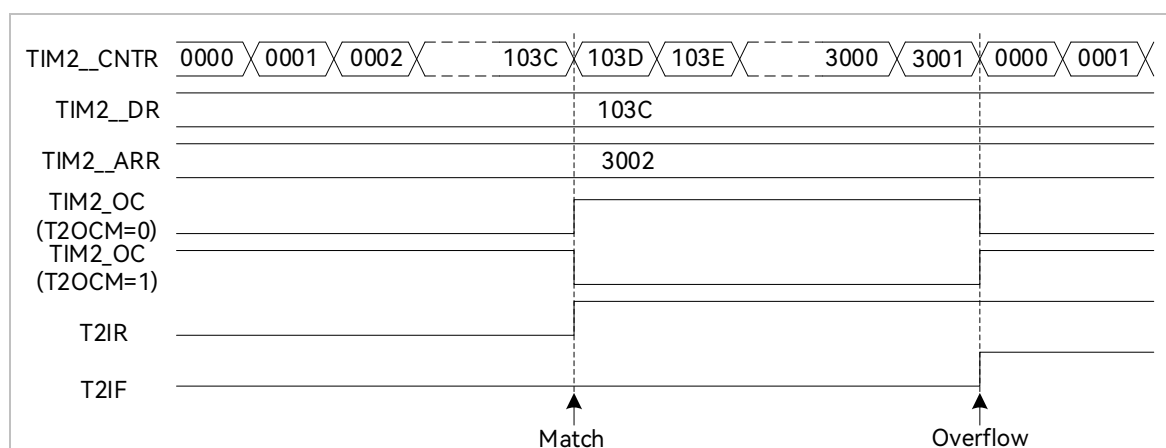
### 15.1.3.3 PWM 输出

PWM输出模式下, TIM2\_ARR决定PWM周期, TIM2\_DR决定占空比, 占空比 =  $TIM2\_DR / TIM2\_ARR * 100\%$ 。配置 TIM2\_CR0[T2OCM] = 0 时, 当基本计数器 TIM2\_CNTR < TIM2\_DR 时输出低电平, 反之输出高电平。配置 TIM2\_CR0[T2OCM] = 1 时, 当基本计数器 TIM2\_CNTR < TIM2\_DR 时输出高电平, 反之输出低电平。当计数到 TIM2\_ARR 时, 输出信号反转。

### 15.1.3.4 中断事件

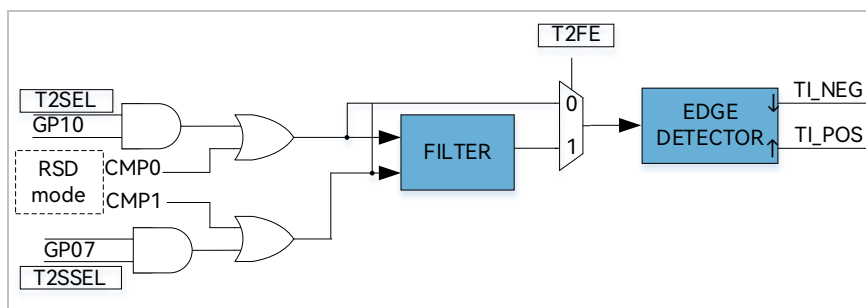
- > 当TIM2\_CNTR = TIM2\_DR时, 产生比较匹配事件, 中断事件标志位TIM2\_CR1[T2IR]置1, 基本计数器继续计数。
- > 当TIM2\_CNTR = TIM2\_ARR时, 产生上溢事件, 中断事件标志位TIM2\_CR1[T2IF]置1, 计数器清0, 并重新开始计数。

图 15-2 输出模式输出波形



### 15.1.4 输入信号滤波和边沿检测

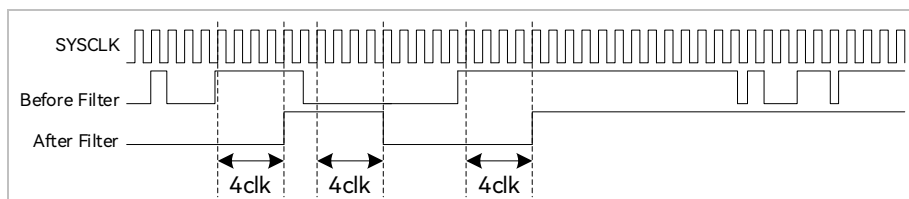
图 15-3 输入信号滤波和边沿检测框图



Timer2 的输入信号来自 P0.7 或 P1.0 端口，由 PH\_SEL[T2SEL]和 PH\_SEL[T2SSEL](参考 0 章节)设定。输入时可选择是否对输入信号进行噪声滤波。

配置 TIM2\_CR1[T2FE] = 1，使能滤波功能，滤波电路固定滤除 4 个系统时钟周期以下的输入噪声。滤波后的信号会比滤波前的信号延迟 4 个时钟周期。由 TIM2\_CR0[T2CES]选择计数的有效沿。

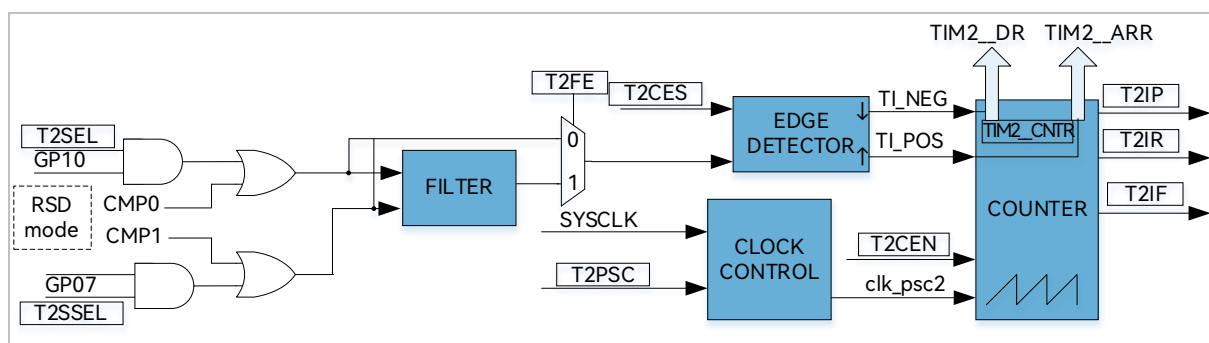
图 15-4 滤波模块时序图



边沿检测模块对滤波后的输入信号进行检测，记录上升沿和下降沿，供输入捕获或输入计数模式使用。

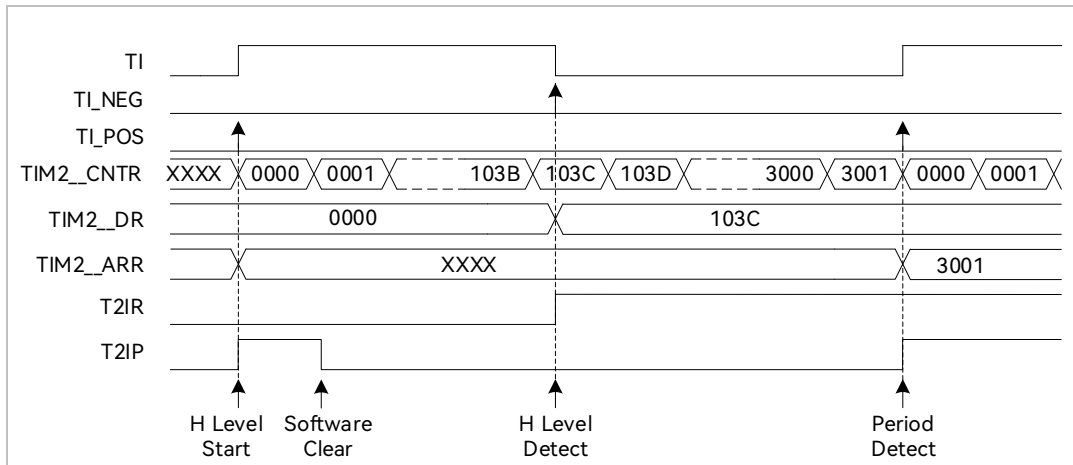
### 15.1.5 输入捕获模式

图 15-5 输入捕获模式原理框图



输入捕获模式检测 PWM 信号的占空比和周期。TIM\_CR0[T2CES]=0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿的时间为脉宽(高电平脉宽)。TIM\_CR0[T2CES] = 1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿的时间为脉宽(低电平脉宽)。当所定边沿到来时，计数值 TIM2\_CNTR 被分别存入 TIM2\_DR 和 TIM2\_ARR 中，用于计算 PWM 波形的周期和占空比。输入信号可选择是否滤波。

图 15-6 输入捕获模式(TIM2\_CR0[T2CES] = 0)时序图

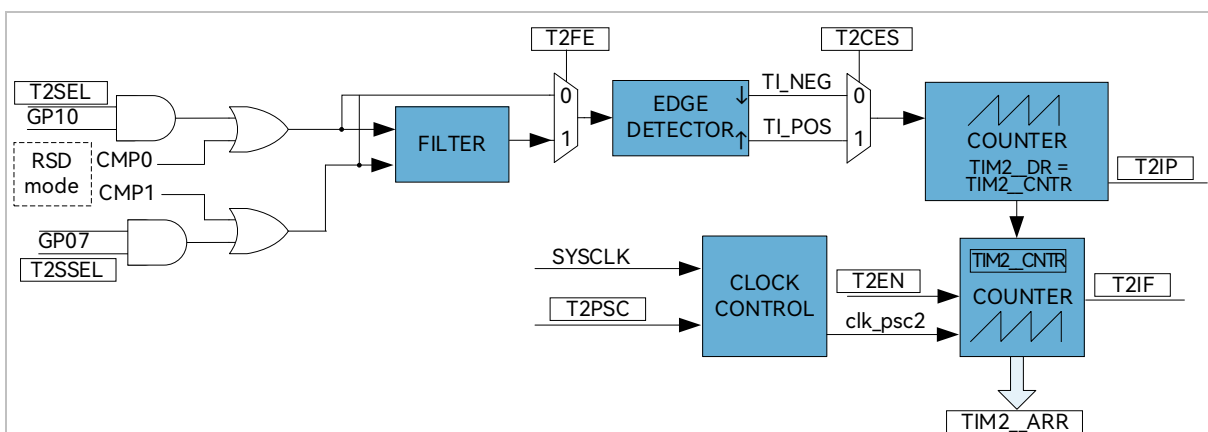


以 TIM2\_CR0[T2CES] = 0 为例，配置 TIM2\_CR1[T2CEN] = 1，使能基本计数器，基本计数器向上计数。当 Timer2 检测到输入的第一个上升沿时(下降沿无效)，TIM2\_CNTR 清 0 并重新计数。当检测到输入的下降沿时，将 TIM2\_CNTR 的值存进 TIM2\_DR，同时中断事件标志位 TIM2\_CR1[T2IR]置 1，TIM2\_CNTR 继续向上计数。当检测到输入的第二个上升沿时，将 TIM2\_CNTR 的值存进 TIM2\_ARR，同时中断事件标志位 TIM2\_CR1[T2IP]置 1，TIM2\_CNTR 清 0，并重新开始计数。

如果在 Timer2 尚未检测到输入的第二个上升沿，且计数值 TIM2\_CNTR 达到 0xFFFF 时，发生上溢事件，中断事件标志位 TIM2\_CR1[T2IF]置 1，TIM2\_CNTR 清 0 并重新开始计数。

### 15.1.6 输入计数模式

图 15-7 输入计数模式原理框图

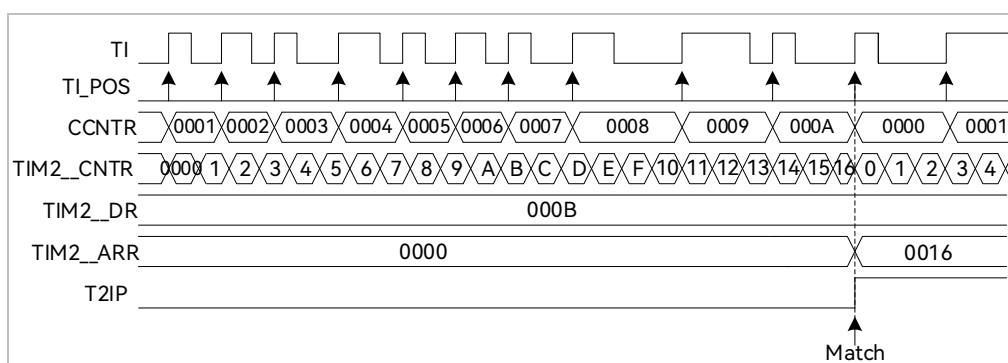


在输入计数模式下，TIM2\_DR 包含预装载寄存器和影子寄存器。软件写 TIM2\_DR 寄存器时，数据先保存在预装载寄存器中。在匹配事件(TIM2\_CR1[T2IP] = 1)、上溢事件(TIM2\_CR1[T2IF] = 1)或专用计数器禁止(TIM2\_CR1[T2CEN] = 0)时送入影子寄存器中。TIM2\_DR 为 16 位寄存器，软件需先写入高字节，再写入低字

节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入计数模式用于检测输入设定 PWM 个数所需的时长。当专用计数器 CCNTR 计数到的输入 PWM 的个数，达到 TIM2\_DR 设定值时，基本计数器的计数值 TIM2\_CNTR 被存入 TIM2\_ARR 中。输入信号可选择是否滤波。配置 TIM2\_CR0[T2CES] = 1，输入 PWM 信号的上升沿作为专用计数器的计数有效沿，反之输入信号的下降沿作为有效沿。

图 15-8 输入计数模式时序图

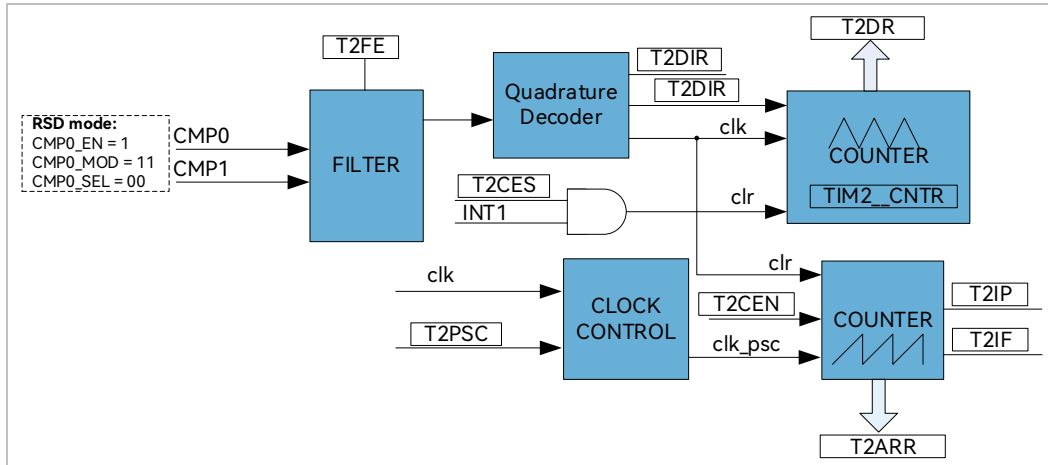


配置 TIM2\_CR1[T2CEN] = 1，使能基本计数器。基本计数器向上计数，当检测到输入信号的第一个有效沿时，TIM2\_CNTR 清 0 并重新开始计数。每当输入信号的有效沿到来，专用计数器 CCNTR 的计数值加 1，当计数值达到 TIM2\_DR 设定的目标值后，基本计数器的计数值 TIM2\_CNTR 被存进 TIM2\_ARR，同时中断事件标志位 TIM2\_CR1[T2IP]置 1，TIM2\_CNTR 和 CCNTR 清 0，并重新开始计数。

当输入的 PWM 个数尚未达到目标值，而基本计数值 TIM2\_CNTR 已经达到 0xFFFF 时，发生上溢事件，中断事件标志位 TIM2\_CR1[T2IF]置 1，TIM2\_CNTR 清 0，CCNTR 不清 0，TIM2\_CNTR 从零开始计数，CCNTR 接着之前的数值继续计数。

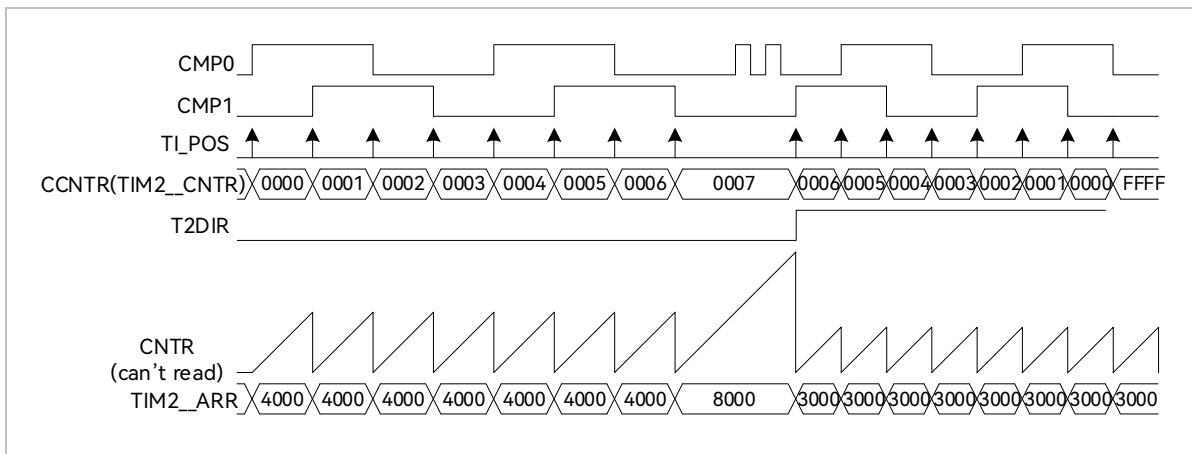
### 15.1.7 QEP&RSD 模式

图 15-9 RSD 模式原理框图



QEP&RSD 模式通过检测 2 个通道的正交输入信号，得到电机的相对位置、方向和速度信息。P0.7、P1.0（QEP 模式）或 CMP0 和 CMP1（RSD 模式）作为输入信号源，经过滤波模块后送进正交解码模块，得到有效的计数沿和方向 TIM2\_CR1[T2DIR]，方向改变会产生 TIM2\_CR1[T2IR]中断事件标志位。

图 15-10 QEP&RSD 模式时序图



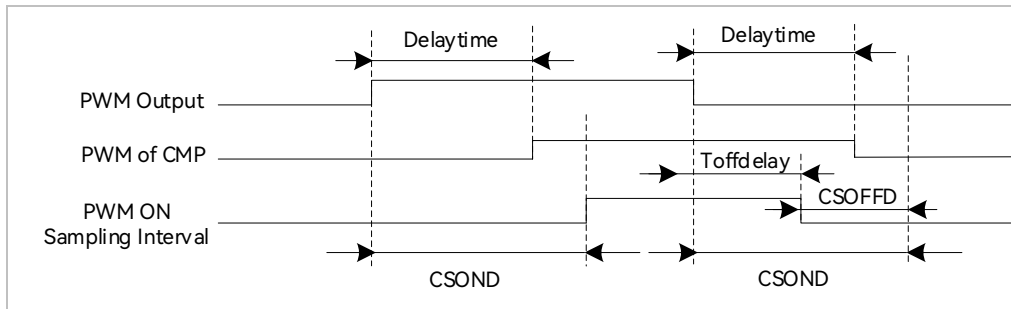
专用计数器是一个向上向下计数器，信号源为正交解码模块输出的有效计数沿。TIM2\_CR1[T2DIR] = 0，方向为正，向上计数，当有效沿来临，专用计数器加 1；TIM2\_CR1[T2DIR]=1，方向为反，向下计数，当有效沿来临，专用计数器减 1。专用计数器可以被外部中断 INT1 清 0，将电机编码器的机械零点接到外部中断 INT1 的任意一个端口，使能 INT1 中断，同时配置 TIM2\_CR0[T2CES] = 1，当 INT1 来临时，专用计数器当前的计数值被存进 TIM2\_DR，同时清 0。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535，读寄存器 TIM2\_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数沿来临，基

本计数器当前的计数值存进 TIM2\_ARR，同时基本计数器清 0，TIM2\_CR1[T2IP]中断事件标志位置 1。当基本计数器计数到 0xFFFF，计数溢出，产生 TIM2\_CR1[T2IF]中断事件标志位。

### 15.1.7.1 RSD 的比较器采样

图 15-11 PWM ON 采样模式

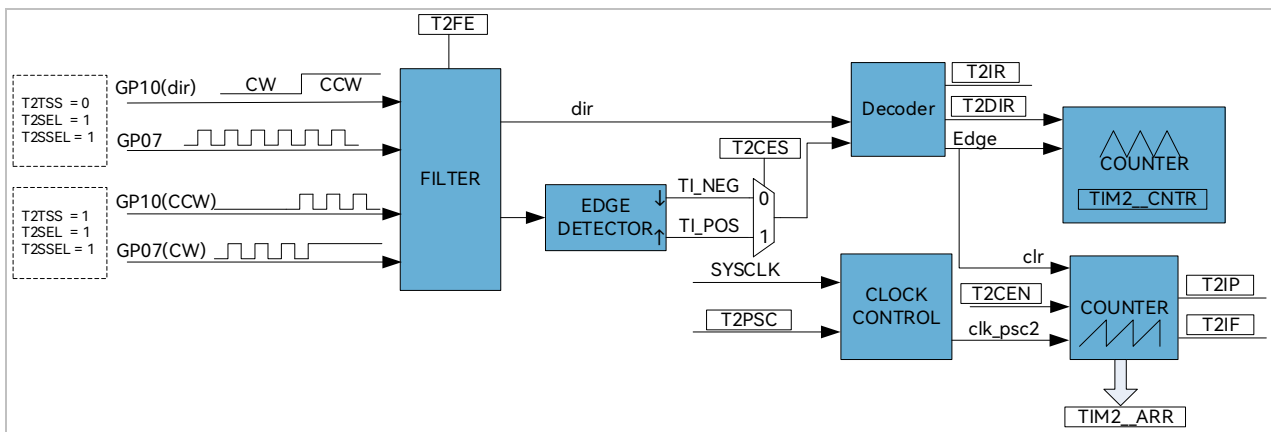


RSD 采样时，为确保采样到正确的反电动势比较信号，需要设置采样开始延迟时间和采样结束提前时间。

详细请参考 29.1.4 章节。

### 15.1.8 步进模式

图 15-12 步进模式原理框图



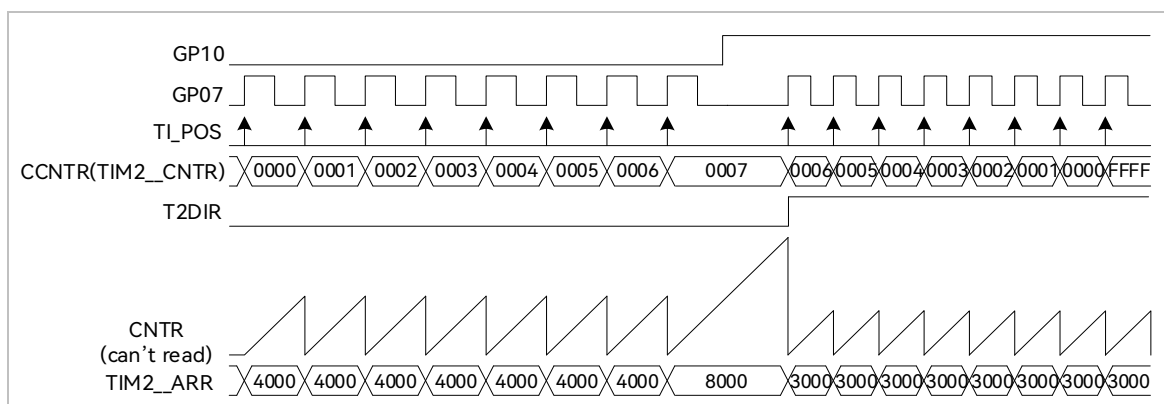
步进模式通过检测 2 个通道的输入，得到步进电机的相对位置、方向和速度信息。P1.0 信号为方向输入，P0.7 信号为脉冲输入。根据 TIM2\_CR0[T2CES]选择上升沿或下降沿作为有效沿，经过滤波模块后送进解码模块，得到有效的计数沿和方向 TIM2\_CR1[T2DIR]。方向改变会产生 TIM2\_CR1[T2IR]中断事件标志位。



备注:

在P1.0变化且P0.7有效沿来临后，TIM2\_CR1[T2DIR]和TIM2\_CR1[T2IR]才会发生变化。如需在P1.0变化时立即产生中断，应使用外部中断INT1。

图 15-13 步进模式时序图



专用计数器是一个向上向下计数器，信号源为编码模块输出的有效计数沿。P1.0 = 0 时，TIM2\_CR1[T2DIR] = 0，方向为正，当 P0.7 有效沿来临时，专用计数器 CCNTR 向上计数，专用计数器加 1；P1.0 = 1 时，TIM2\_CR1[T2DIR] = 1，方向为反，当 P0.7 有效沿来临时，CCNTR 向下计数，专用计数器减 1。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535。读寄存器 TIM2\_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，以分频器输出为时钟源，用于记录两个有效计数沿之间的时间。当有效计数沿来临，基本计数器当前的计数值被存进TIM2\_ARR，基本计数器清0并重新开始计数，同时TIM2\_CR1[T2IP]中断事件标志位被置 1。当基本计数器计数到 0xFFFF，计数溢出，TIM2\_CR1[T2IF]中断事件标志位被置 1。

## 15.2 Timer2 寄存器

### 15.2.1 TIM2\_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC		T2OCM	T2IRE	T2CES	T2MOD		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:5]	T2PSC	基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源，分频后的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz
[4]	T2OCM	输出模式: 输出模式选择 0: TIM2_CNTR < TIM2_DR, 输出 0; TIM2_CNTR ≥ TIM2_DR, 输出 1

		<p>1: TIM2_CNTR &lt; TIM2_DR, 输出 1; TIM2_CNTR ≥ TIM2_DR, 输出 0</p> <p>输入计数模式: 无意义</p> <p>输入捕获模式: 无意义</p> <p>QEP&amp;RSD 模式和步进模式选择</p> <p>0: QEP&amp;RSD 模式</p> <p>1: 步进模式</p>
[3]	T2IRE	<p>输出模式: 比较匹配中断使能</p> <p>输入捕获模式: 脉宽检测中断使能</p> <p>输入计数模式: 无意义</p> <p>QEP&amp;RSD 模式: 方向改变中断使能</p> <p>步进模式: 方向改变中断使能</p> <p>0: 不使能</p> <p>1: 使能</p>
[2]	T2CES	<p>输出模式: 无意义</p> <p>输入捕获模式: 计数沿选择</p> <p>0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽(高电平脉宽)</p> <p>1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽(低电平脉宽)</p> <p>输入计数模式: 计数有效沿选择</p> <p>0: 下降沿计数</p> <p>1: 上升沿计数</p> <p>QEP&amp;RSD 模式: 外部中断 INT1(零点)清 0 脉冲计数器使能</p> <p>0: 不使能</p> <p>1: 使能</p> <p>步进模式: 计数有效沿选择</p> <p>0: 下降沿计数</p> <p>1: 上升沿计数</p>
[1:0]	T2MOD	<p>模式选择</p> <p>00: 输入捕获模式</p> <p>01: 输出模式</p> <p>10: 输入计数模式</p> <p>11: QEP&amp;RSD 模式或步进模式</p>

### 15.2.2 TIM2\_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	-	0

位	名称	描述
[7]	T2IR	<p>输出模式: 比较匹配中断事件标志位</p> <p>输入捕获模式: 脉宽检测中断事件标志位</p> <p>输入计数模式: 无意义</p>

		<p>QEP&amp;RSD 模式&amp;步进模式: 方向改变中断标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[6]	T2IP	<p>输出模式: 无意义</p> <p>输入捕获模式: PWM 周期检测中断事件标志位</p> <p>输入计数模式: 输入 PWM 计数匹配中断事件标志位</p> <p>QEP&amp;RSD 模式&amp;步进模式: 输入有效边沿检测中断事件标志位</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[5]	T2IF	<p>输出模式: 基本计数器上溢中断事件标志位, 当基本计数器值 TIM2_CNTR 与比较值 TIM2_ARR 匹配时置 1。</p> <p>输入捕获模式: 基本计数器上溢中断事件标志位, Timer 尚未检测到输入一个 PWM 周期而基本计数器的值 TIM2_CNTR 累加到 0xFFFF 时置 1。</p> <p>输入计数模式: 专用计数器上溢中断事件标志位, 当输入 PWM 的个数尚未达到 TIM2_DR 的值, 而基本计数器的值 TIM2_CNTR 累加到 0xFFFF 时置 1。</p> <p>QEP&amp;RSD 模式&amp;步进模式: 基本计数器上溢中断事件标志位, 当基本计数器累加到 0xFFFF 时置 1, 基本计数器清 0。</p> <p>读:</p> <p>0: 未发生中断事件</p> <p>1: 发生中断事件</p> <p>写:</p> <p>0: 清 0</p> <p>1: 无意义</p>
[4]	T2IPE	<p>输出模式: 无意义</p> <p>输入捕获模式: PWM 周期检测中断使能</p> <p>输入计数模式: 输入 PWM 计数匹配中断使能</p> <p>QEP&amp;RSD 模式&amp;步进模式: 输入有效边沿检测中断使能</p> <p>0: 不使能</p> <p>1: 使能</p>
[3]	T2IFE	<p>输出模式: 基本计数器上溢中断使能</p> <p>输入捕获模式: 基本计数器上溢中断使能</p> <p>输入计数模式: 基本计数器上溢中断使能</p> <p>QEP&amp;RSD 模式&amp;步进模式: 基本计数器上溢中断使能</p> <p>0: 不使能</p> <p>1: 使能</p>

[2]	T2FE	输入信号滤波使能 0: 不使能 1: 使能
[1]	T2DIR	QEP&RSD: 电机旋转方向表示 根据两路输入信号的相位关系, 指示电机旋转方向 步进模式: 电机旋转方向表示 根据方向信号(P1.0)的变化, 指示电机旋转方向 0: 正向 1: 反向
[0]	T2CEN	基本计数器使能 0: 不使能 1: 使能

### 15.2.3 TIM2\_CNTR (0xAA, 0xAB)

TIM2_CNTRH(0xAB)								
位	15	14	13	12	11	10	9	8
名称	TIM2_CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_CNTRL(0xAA)								
位	7	6	5	4	3	2	1	0
名称	TIM2_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM2_CNTR	输出模式/输入捕获模式/输入计数模式: 基本计数器的计数值 QEP&RSD 模式/步进模式: 专用计数器的计数值

### 15.2.4 TIM2\_DR (0xAC, 0xAD)

TIM2_DRH(0xAD)								
位	15	14	13	12	11	10	9	8
名称	TIM2_DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_DRL(0xAC)								
位	7	6	5	4	3	2	1	0
名称	TIM2_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM2_DR	输出模式: 比较匹配值(软件写) 输入捕获模式: 检测到的输入脉宽的计数值(硬件写) 输入计数模式: 需要计数 PWM 的个数(软件写) QEP&RSD 模式: TIM2_CR0[T2CES] = 1 时, 外部中断 INT1(零点)到来时, 专用计数器的值(硬件写) 步进模式: 无意义

### 15.2.5 TIM2\_ARR (0xAE, 0xAF)

TIM2_ARRH(0xAF)								
位	15	14	13	12	11	10	9	8
名称	TIM2_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_ARRL(0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM2_ARR	输出模式: PWM 波形周期(软件写) 输入捕获模式: 检测一个 PWM 周期时基本计数器的计数值(硬件写) 输入计数模式: 输入 PWM 计数匹配时基本计数器的计数值(硬件写) QEP&RSD 模式&步进模式: 检测到输入边沿为有效边沿时基本计数器的计数值(硬件写)

# 16 Timer3/Timer4

## 16.1 Timer3/Timer4 操作说明

Timer3/Timer4 支持输出和输入两种模式:

- > 输出模式: 输出PWM波形
- > 输入捕获模式: 检测输入PWM高低电平的持续时间, 可用于算出PWM占空比

Timer3/Timer4 特性包括:

- > 3位可编程分频器对系统时钟进行分频, 作为基本计数器的时钟源(Timer3作为输入捕获时可以倍频至48MHz)
- > 16位向上计数的基本计数器, 计数时钟源为分频器的输出
- > 输入信号滤波
- > 输入信号边沿检测
- > 输出PWM信号, 单次比较输出
- > 中断事件

### 16.1.1 分频器

分频器对系统时钟进行分频, 产生基本计数器的计数时钟源。分频器由TIMx\_CR0[TxPSC]控制, 可选择8种分频系数。由于这个控制寄存器没有缓冲器, 分频系数更新后会立刻改变时钟源频率, 所以应在基本计数器不工作时更新分频系数。时钟源的频率为  $clk\_psc_x = SYSCLK / (2^{TxPSC})$ 。分频后的时钟源频率与TIMx\_CR0[TxPSC]的关系如表16-1所示。

表 16-1 分频后的时钟源频率与 TIMx\_CR0[TxPSC]对应关系

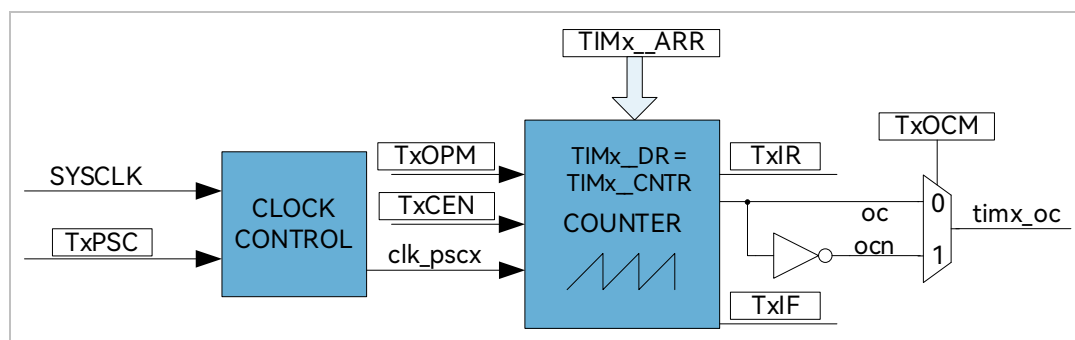
TIMx_CR0[TxPSC]	分频系数	clk_pscx(Hz)	TIMx_CR0[TxPSC]	分频系数	clk_pscx(Hz)
000	0x1	24M	100	0x10	1.5M
001	0x2	12M	101	0x20	750k
010	0x4	6M	110	0x40	375k
011	0x8	3M	111	0x80	187.5k

## 16.1.2 TIMx\_CNTR 的读写和计数

TIMx\_CR1[TxEN] = 1 后 TIMx\_CNTR 开始计数。软件对 TIMx\_CNTR 的写操作将直接改变寄存器的值，因此软件需在计数器停止时执行写操作。软件读 TIMx\_CNTR 时，先读高字节，硬件会同步将此刻低字节缓存，待读低字节时读取到的是缓存的数据。

## 16.1.3 输出模式

图 16-1 输出模式原理框图



基本计数器输出模式根据 TIMx\_CR0[TxOCM] 设置，以及 TIMx\_CNTR 与寄存器 TIMx\_DR、TIMx\_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

### 16.1.3.1 高/低电平输出模式

配置 TIMx\_CR0[TxOCM] = 0 时，如果 TIMx\_DR > TIMx\_ARR，则输出信号始终为低电平。配置 TIMx\_CR0[TxOCM] = 1 时，如果 TIMx\_DR > TIMx\_ARR，则输出信号始终为高电平。

### 16.1.3.2 PWM 输出

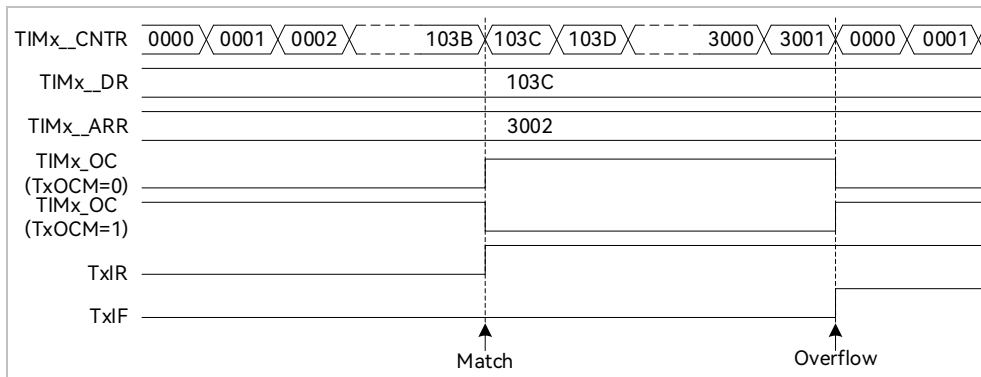
PWM 输出模式下，TIMx\_ARR 的设定值决定 PWM 周期，TIMx\_DR 的设定值决定占空比，占空比 =  $TIMx\_DR / TIMx\_ARR * 100\%$ 。配置 TIMx\_CR0[TxOCM] = 0 时，如果基本计数器值 TIMx\_CNTR < TIMx\_DR 设定值，输出低电平，反之输出高电平。配置 TIMx\_CR0[TxOCM] = 1 时，如果基本计数器值 TIMx\_CNTR < TIMx\_DR 设定值，输出高电平，反之输出低电平。如果基本计数器值 TIMx\_CNTR 大于 TIMx\_ARR，则输出信号反转。

### 16.1.3.3 中断事件

- 当 TIMx\_CNTR = TIMx\_DR，产生比较匹配事件，中断事件标志位 TIMx\_CR1[TxIR] 置 1，基本计数器继续计数。

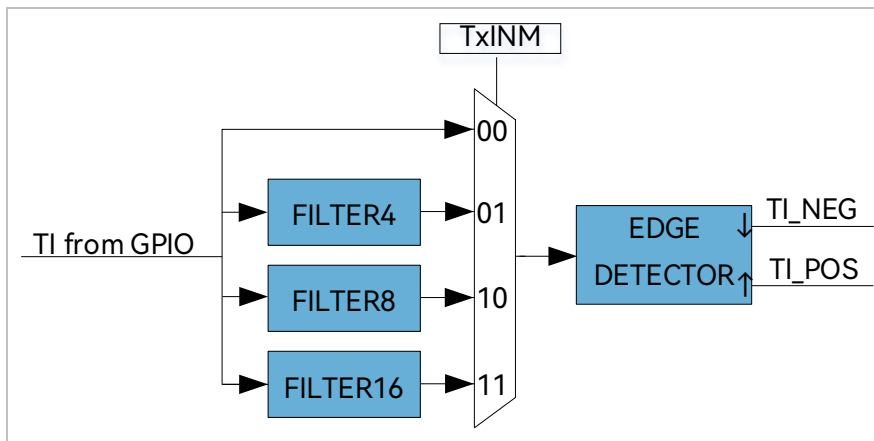
- 当TIMx\_CNTR = TIMx\_ARR，产生上溢事件，中断事件标志位TIMx\_CR1[TxIF]置1，基本计数器清0，TIMx\_CR0[TxOPM]决定是否重新计数，TIMx\_CR0[TxOPM] = 1，停止计数，TIMx\_CR0[TxOPM] = 0，重新开始计数。

图 16-2 输出模式输出波形



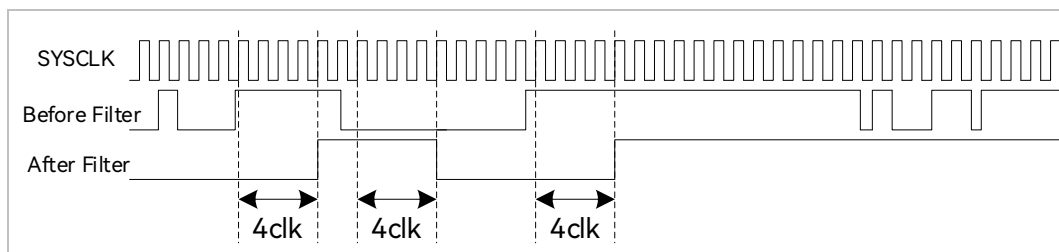
### 16.1.4 输入信号滤波和边沿检测

图 16-3 输入信号滤波和边沿检测框图



Timer3/Timer4 的输入信号由 GPIO 输入。TIMx\_CR1[TxINM]可以选择不滤波，或者 4/8/16 个系统时钟周期对输入信号滤波。滤波后的信号比滤波前的信号延迟 4/8/16 个时钟周期。

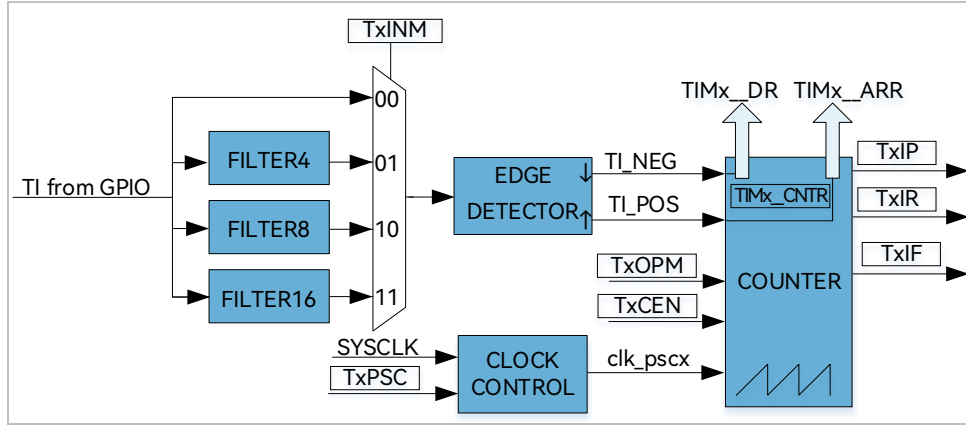
图 16-4 滤波模块时序图



滤波模块对输入信号滤波后，边沿检测模块对滤波后的输入信号进行检测，记录上升沿和下降沿，供输入捕获模式使用。

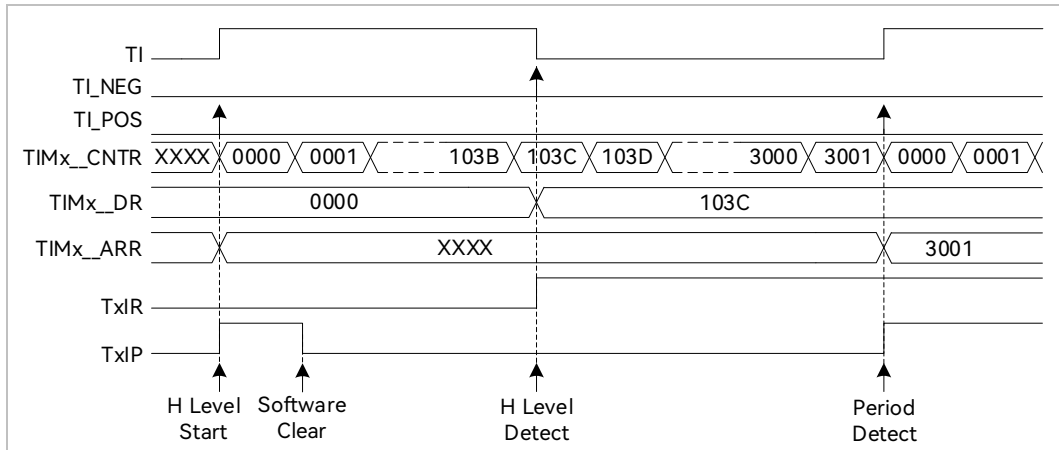
### 16.1.5 输入捕获模式

图 16-5 输入捕获模式原理框图



输入捕获模式检测输入 PWM 信号的脉宽和周期。TIMx\_CR0[TxOCM] = 0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽(高电平脉宽)。TIMx\_CR0[TxOCM] = 1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽(低电平脉宽)。基本计数器 TIMx\_CNTR 计数到的脉宽和周期值被分别存入 TIMx\_DR 和 TIMx\_ARR 寄存器。

图 16-6 输入捕获模式(TIMx\_CR0[TxOCM] = 0)时序图



以 TIMx\_CR0[TxOCM] = 0 为例，配置 TIMx\_CR1[TxEN] = 1，使能基本计数器。基本计数器向上计数，当检测到第一个上升沿时，基本计数器清 0 并重新开始计数。当检测到下降沿时，将 TIMx\_CNTR 的值存进 TIMx\_DR，同时中断事件标志位 TIMx\_CR1[TxIR]置 1，TIMx\_CNTR 继续向上计数。当检测到输入的第二个上升沿时，将 TIMx\_CNTR 的值存进 TIMx\_ARR，同时中断事件标志位 TIMx\_CR1[TxIP]置 1，TIMx\_CNTR 清 0，根据 TIMx\_CR0[TxOPM]决定是否重新开始计数，TIMx\_CR0[TxOPM] = 1，停止计数；TIMx\_CR0[TxOPM] = 0，重新计数。

当 Timer3/Timer4 尚未检测到输入的第二个上升沿，且计数值 TIMx\_CNTR 达到 0xFFFF 时，发生上溢事件，

中断事件标志位 TIMx\_CR1[TxIF]置 1, TIMx\_CNTR 清 0。根据 TIMx\_CR0[TxOPM]决定是否重新计数, TIMx\_CR0[TxOCM]= 1, 停止计数; TIMx\_CR0[TxOPM] = 0, 重新计数。

### 16.1.6 Timer4 的 FG 输出模式

请参考 FG 输出产生。

## 16.2 Timer3/Timer4 寄存器

### 16.2.1 TIMx\_CR0 (0x9C/0x9E) (x = 3/4)

位	7	6	5	4	3	2	1	0
名称	TxPSC			TxOCM	TxIRE	RSV	TxOPM	TxMOD
类型	R/W	R/W	R/W	R/W	R/W	-	R/W	R/W
复位值	0	0	0	0	0	-	0	0

位	名称	描述
[7:5]	TxPSC	<p>基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源, 分频后的时钟源频率为:</p> <p>000: 24MHz    001: 12MHz 010: 6MHz    011: 3MHz 100: 1.5MHz    101: 750kHz 110: 375kHz    111: 187.5kHz</p> <p> 备注: Timer3 的输入捕获模式下, 111 对应的是 48MHz</p>
[4]	TxOCM	<p>输出模式: 输出模式选择 0: TIMx_CNTR &lt; TIMx_DR, 输出 0; TIMx_CNTR ≥ TIMx_DR, 输出 1 1: TIMx_CNTR &lt; TIMx_DR, 输出 1; TIMx_CNTR ≥ TIMx_DR, 输出 0 输入捕获模式: 有效沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽(高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽(低电平脉宽)</p>
[3]	TxIRE	<p>输出模式: 比较匹配中断使能 输入捕获模式: 脉宽检测中断使能 0: 不使能 1: 使能</p>
[2]	RSV	保留
[1]	TxOPM	<p>单次模式 下列事件发生时, 基本计数器停止计数使能 输出模式: 基本计数器上溢事件</p>

		输入捕获模式: PWM 周期检测或基本计数器上溢事件 0: 基本计数器不停止 1: 基本计数器停止(TIMx_CR1[TxEN]清 0)
[0]	TxMOD	工作模式选择 0: 输入捕获模式 1: 输出模式

### 16.2.2 TIMx\_CR1 (0x9D/0x9F) (x = 3/4)

位	7	6	5	4	3	2	1	0
名称	TxIR	TxIP	TxIF	TxIPE	TxIFE	TxINM		TxEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	TxIR	输出模式: 比较匹配中断事件标志位 输入捕获模式: 脉宽检测中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	TxIP	输出模式: 无意义 输入捕获模式: PWM 周期检测中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	TxIF	输出模式: 基本计数器上溢中断事件标志位, 当基本计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时置 1。 输入捕获模式: 基本计数器上溢中断事件标志位, Timer 尚未检测输入的 PWM 周期而基本计数器 TIMx_CNTR 已经累加到 0xFFFF 时置 1。 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

[4]	TxIPE	输出模式: 无意义 输入捕获模式: PWM 周期检测中断使能 0: 不使能 1: 使能
[3]	TxIFE	输出模式: 基本计数器上溢中断使能 输入捕获模式: 基本计数器上溢中断使能 0: 不使能 1: 使能
[2:1]	TxINM	输入信号滤波脉宽选择 当输入信号的脉宽小于设定值, 被当作噪声滤除 00: 不滤波 01: 4 个系统时钟周期 10: 8 个系统时钟周期 11: 16 个系统时钟周期
[0]	TxEN	基本计数器使能 0: 不使能 1: 使能

### 16.2.3 TIMx\_CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4)

TIMx_CNTRH(0xA3/0x93)								
位	15	14	13	12	11	10	9	8
名称	TIMx_CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_CNTRL(0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIMx_CNTR	基本计数器的计数值

### 16.2.4 TIMx\_DR (0xA4, 0xA5/0x94, 0x95) (x = 3/4)

TIMx_DRH(0xA5/0x95)								
位	15	14	13	12	11	10	9	8
名称	TIMx_DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_DRL(0xA4/0x94)								

位	7	6	5	4	3	2	1	0
名称	TIMx_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIMx_DR	输出模式: 比较匹配值(软件写) 输入捕获模式: 检测到输入脉宽的计数值(硬件写)

### 16.2.5 TIMx\_ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4)

TIMx_ARRH(0xA7/0x97)								
位	15	14	13	12	11	10	9	8
名称	TIMx_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIMx_ARRL(0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIMx_ARR	输出模式: 重载值(软件写)。FG 模式参考 FG 输出产生 输入捕获模式: 检测到一个 PWM 周期的计数值(硬件写)

# 17 Systick

## 17.1 Systick 操作说明

芯片可产生固定时间的 Systick 中断。配置 SYST\_ARR 寄存器设置产生中断的周期，配置 DRV\_SR[SYSTIE] = 1 使能 Systick 中断，中断入口为 10。

## 17.2 Systick 寄存器

### 17.2.1 DRV\_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	SYSTIF	Systick 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	SYSTIE	Systick 中断使能 0: 不使能 1: 使能
[5]	FGIF	FG 中断事件标志位 FOC 驱动/方波驱动时，每转一圈(电周期)，产生一次 FGIF 中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[4]	DCIF	Driver 比较匹配中断事件标志位 当 Driver 计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM]设置的计数方向，判断是否产生中断 读:

		0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[3]	FGIE	FG 中断使能 中断使能后, FOC 驱动/方波驱动时, 每转一圈(电周期), 产生一次 FG 中断 0: 不使能 1: 使能
[2]	DCIP	产生 Driver 比较匹配中断的载波周期数 0: 1 个载波周期产生 1 次中断 1: 2 个载波周期产生 1 次中断
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时, 根据 DRV_SR[DCIM]的设置判断是否产生中断 00: 不产生中断 01: 计数器向上计数时产生中断 10: 计数器向下计数时产生中断 11: 计数器向上/向下计数时都产生中断

### 17.2.2 SYST\_ARR (0x4064, 0x4065)

SYST_ARRH(0x4064)								
位	15	14	13	12	11	10	9	8
名称	SYST_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRL(0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1

位	名称	描述
[15:0]	SYST_ARR	Systick 重载值 设置此值决定 Systick 产生中断的周期, 默认为 1ms 计算公式为: Systick 中断频率 = SYSCLK/(SYST_ARR[15:0] + 1) 取值范围[0,65535]

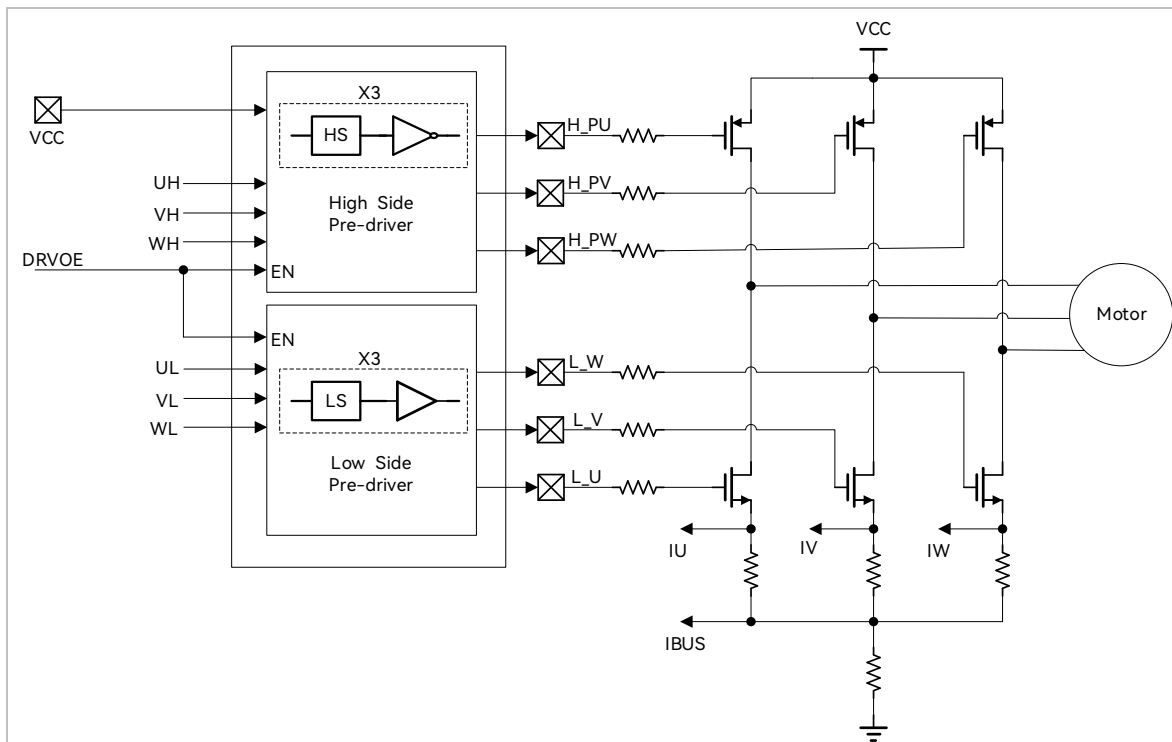
# 18 Driver

## 18.1 Driver 操作说明

### 18.1.1 Driver 简介

芯片内置 Pre-driver 输出。

图 18-1 Pre-driver 模块框图



3P3N Pre-driver 驱动模块如图 18-1 所示，UH/VH/WH 和 UL/VL/WL 三相 PWM 信号为 Pre-driver 的输入信号，H\_PU/H\_PV/H\_PW 及 L\_U/L\_V/L\_W 引脚为 Pre-driver 的输出信号。注意 H\_PU/H\_PV/H\_PW 与内部信号 UH/VH/WH 为反向关系。DRV\_CR[DRVOE]为 Pre-driver 的使能位。

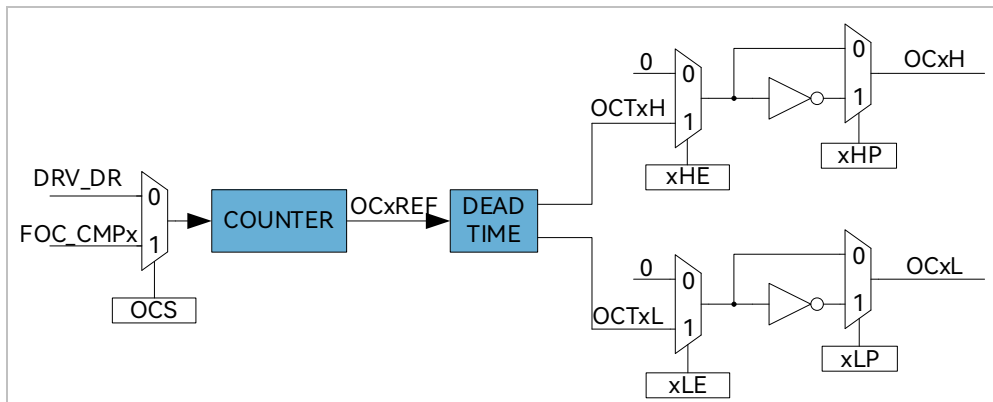
配置寄存器 DRV\_CR[DRVOE] = 1，使能 Pre-driver 输出，此时 UH/VH/WH 分别被反向后送至 H\_PU/H\_PV/H\_PW 引脚用于驱动 PMOS 的栅极，UL/VL/WL 分别被送至 L\_U/L\_V/L\_W 引脚用于驱动 NMOS 的栅极。PMOS 和 NMOS 输出电压驱动电机运转。

表 18-1 3P3N 内置 Pre-driver 信号真值表

Input		Output	
UH/VH/WH	UL/VL/WL	HU/HV/HW	LU/LV/LW
L	L	H	L
L	H	H	H
H	L	L	L
H	H	L	H

### 18.1.2 输出控制模块

图 18-2 输出控制模块前级框图



配置 Driver 模块工作前，需配置  $DRV\_CR[MESEL] = 1$ ，即 ME 选择 FOC 模式，反之为方波驱动模式。

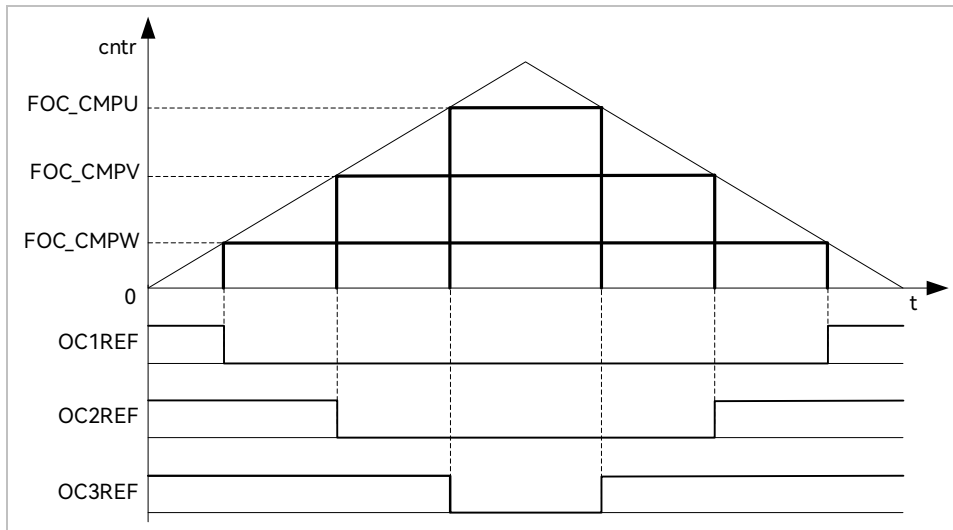
当  $DRV\_CR[OCS] = 0$  时，PWM 的比较值来自  $DRV\_DR$ ，输出的 PWM 信号以  $OCTxH$  为参考，当  $OCxH$  和  $OCxL$  同时输出时， $OCTxL$  反相输出。当  $DRV\_CR[OCS] = 1$  时，PWM 的比较值来自 FOC 模块，输出的 PWM 信号以  $OCTxL$  为参考，当  $OCxH$  和  $OCxL$  同时输出时， $OCTxH$  反相输出。

#### 18.1.2.1 计数比较模块

配置  $DRV\_CR[OCS]$  选择 PWM 的比较值来自 FOC 模块的  $FOC\_CMPU/V/W$  或软件设置的比较值  $DRV\_DR$ 。比较值送至计数器比较后得到三路原始 PWM 信号  $OCxREF$ ，其中  $DRV\_DR$  用于实现电机预充电、刹车和方波控制。当计数值  $DRV\_CNTR$  小于比较值， $OCxREF$  输出高电平；反之，输出低电平。

配置  $DRV\_CR[OCS] = 1$ ，比较值来自 FOC 模块的  $FOC\_CMPU/V/W$  并与计数值比较，生成占空比  $OC1REF/OC2REF/OC3REF$ 。

图 18-3 PWM 生成图

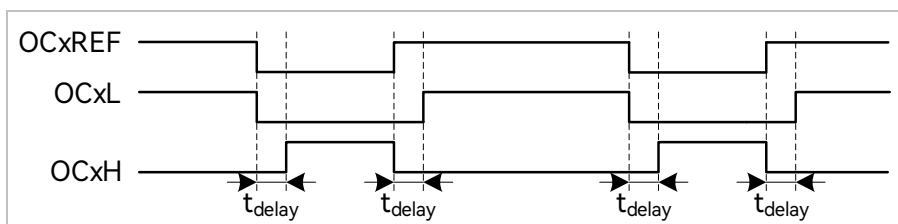


配置  $DRV\_CR[OCS] = 0$ ，选择软件设置的比较值  $DRV\_DR$  与计数值比较，生成三路占空比相同的  $OC1REF/OC2REF/OC3REF$ 。占空比 =  $DRV\_DR/DRV\_ARR*100\%$ 。

### 18.1.2.2 死区模块

$OCxREF$  可硬件完成死区时间插入。每个通道都有一个 8 位的死区发生器，三个通道的死区延时相同，通过  $DRV\_DTR$  设置死区时间。当  $OCxREF$  上升沿发生时， $OCxL$  的实际输出高电平比  $OCxREF$  的上升沿延迟  $DRV\_DTR$  设定的时间。当  $OCxREF$  下降沿发生时， $OCxH$  的实际输出高电平比  $OCxREF$  的下降沿延迟  $DRV\_DTR$  设定的时间。

图 18-4 带死区插入的互补输出



### 18.1.2.3 输出使能与极性

软件配置  $DRV\_CMR[xHE]$ 和 $[xLE]$ 使能上下桥， $DRV\_CMR[xHP]$ 和 $[xLP]$ 选择输出的极性。配合  $DRV\_DR$ 、 $DRV\_ARR$  可实现预充电和刹车等功能。

图 18-5 预充电波形图

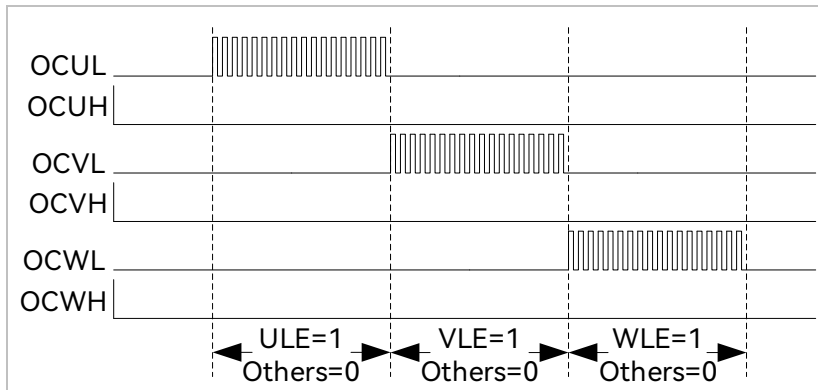
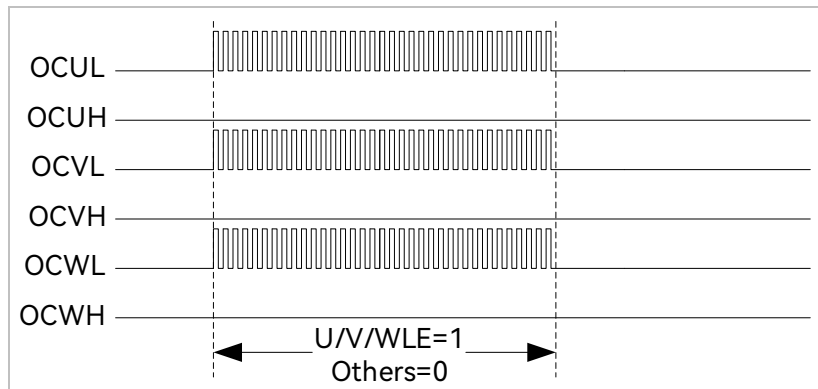
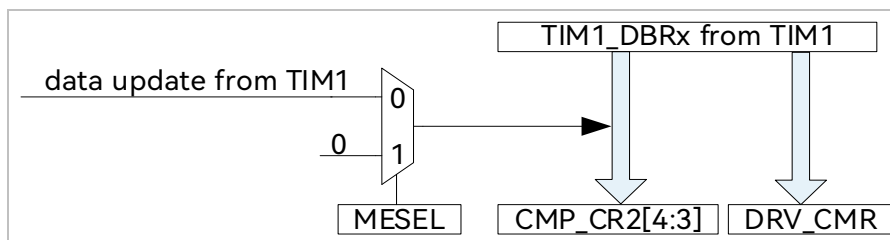


图 18-6 刹车波形图



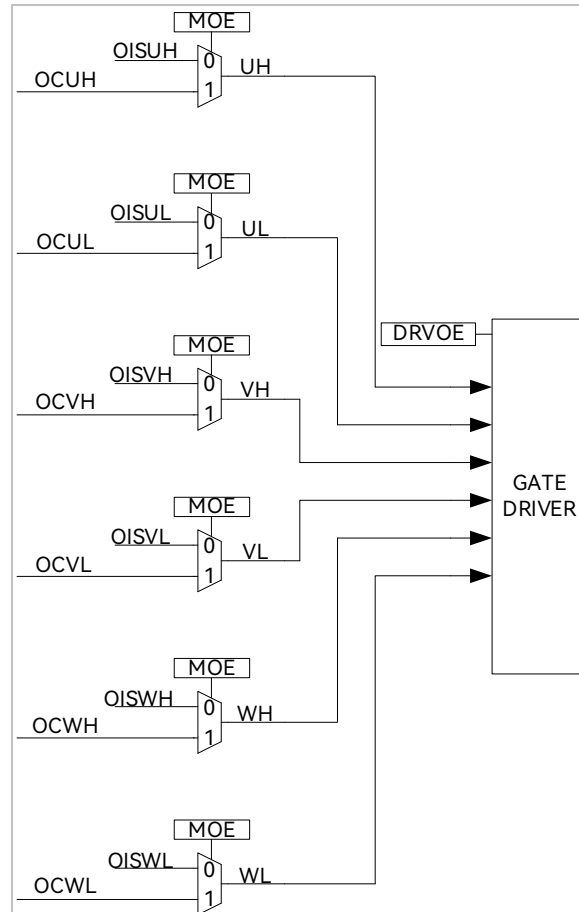
在应用于方波控制时，Timer1 自动控制 DRV\_CMR 达到换相的功能。配置 DRV\_CR[MESEL] = 0，选择方波驱动模式，当 Timer1 产生写入时序时，对应的 TIM1\_DBRx 传输到 DRV\_CMR。

图 18-7 Timer1 自动控制 DRV\_CMR 和 CMP\_CR2[4:3]



### 18.1.2.4 主输出使能 MOE

图 18-8 输出控制模块后级框图



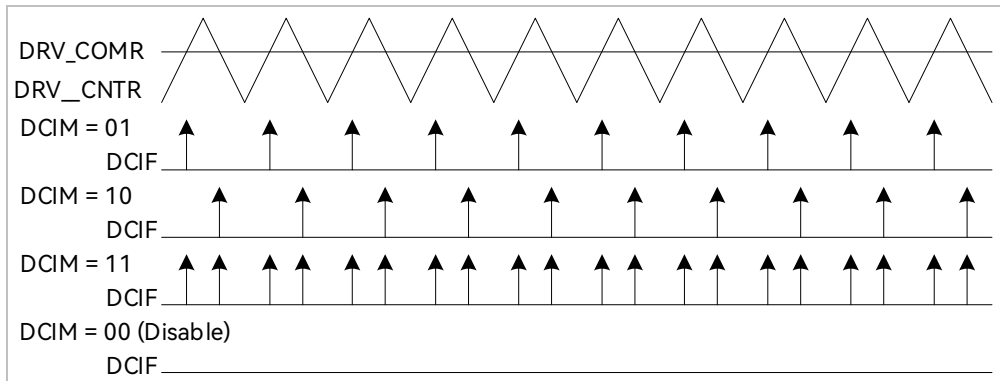
使能 DRV\_OUT[MOE]，输出 PWM 波形，用于驱动电机。禁止 DRV\_OUT[MOE]，输出软件设置的空闲电平，停止电机驱动。

### 18.1.2.5 中断

#### 18.1.2.5.1 比较匹配中断

通过 DRV\_SR[DCIM]设置比较匹配中断产生的条件，设置比较值 DRV\_COMR 设定比较匹配中断产生的时间。当计数器的计数值等于 DRV\_COMR，且符合 DRV\_SR[DCIM]设置的条件时，产生 Driver 比较匹配中断请求，中断标志位 DRV\_SR[DCIF]硬件置 1。

图 18-9 Driver 比较匹配中断



### 18.1.2.5.2 FG 中断

设置 DRV\_SR[FGIE]使能 FG 中断，电机每转一圈(电角度)，产生一次中断请求。

## 18.2 Driver 寄存器

### 18.2.1 DRV\_CR (0x4062)

位	7	6	5	4	3	2	1	0
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
复位值	0	0	0	0	0	0	-	0

位	名称	描述
[7]	DRVEN	计数器使能 0: 不使能 1: 使能
[6]	DDIR	输出方向(正反转) 改变电机的转动方向，方波驱动和 FOC 驱动均有效。无感 FOC 改变此位即可改变方向，有感 FOC 还需配合软件修改角度，方波驱动需修改 Timer1 相关参数。 0: 正转 1: 反转
[5]	FOCEN	FOC 模块使能 0: 不使能 1: 使能
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 不使能 1: 使能

[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC 模块
[2]	MESEL	ME 工作模式选择 0: 方波驱动模式 1: FOC 驱动模式
[1]	RSV	保留
[0]	DRVOE	Driver 使能 0: 不使能 1: 使能

### 18.2.2 DRV\_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	SYSTIF	Systick 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	SYSTIE	Systick 中断使能 0: 不使能 1: 使能
[5]	FGIF	FG 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[4]	DCIF	Driver 比较匹配中断事件标志位 当 Driver 计数值等于 DRV_COMR 时, 根据 DRV_SR[DCIM]设置的计数方向判断是否产生中断 读: 0: 未发生中断事件 1: 发生中断事件 写:

		0: 清 0 1: 无意义
[3]	FGIE	FG 中断使能 中断使能后, FOC 驱动/方波驱动每转一圈(电周期), 产生一次 FG 中断 0: 不使能 1: 使能
[2]	DCIP	产生 Driver 比较匹配中断的周期数 0: 1 个载波周期 1: 2 个载波周期
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时, 根据 DRV_SR[DCIM]的设置判断是否产生中断请求 00: 不产生中断 01: 计数器向上计数时产生中断 10: 计数器向下计数方向时产生中断 11: 计数器向上/向下计数时都产生中断

### 18.2.3 DRV\_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

位	名称	描述
[7]	MOE	主输出使能 用于选择三相上下桥输出信号的来源。该位可由软件置 1 和清 0。母线电流保护产生(见 29.1.1.1 章节)时, 硬件自动清 0, 关闭输出。 0: 不使能, 输出来源于空闲电平 DRV_OUT[OISUH]/DRV_OUT[OISVH]/DRV_OUT[OISWH]和 DRV_OUT[OISUL]/DRV_OUT[OISVL]/DRV_OUT[OISWL]。 1: 使能, 输出来源于计数器比较值
[6]	RSV	保留
[5]	OISWL	WL 的输出空闲电平 参考 OISUH 描述
[4]	OISWH	WH 的输出空闲电平 参考 OISUH 描述
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述

[0]	OISUH	UH 的输出空闲电平 该位设置 UH 的输出空闲电平。当 DRV_OUT[MOE] = 0 时，输出空闲电平关闭 MOS 0: 低电平 1: 高电平
-----	-------	---

### 18.2.4 DRV\_CMR (0x405C, 0x405D)

DRV_CMRH(0x405C)								
位	15	14	13	12	11	10	9	8
名称	RSV				WHP	WLP	VHP	VLP
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DRV_CMRL(0x405D)								
位	7	6	5	4	3	2	1	0
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE	ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:12]	RSV	保留
[11]	WHP	W 相上管输出极性 0: 高电平有效 1: 低电平有效
[10]	WLP	W 相下管输出极性 0: 高电平有效 1: 低电平有效
[9]	VHP	V 相上管输出极性 0: 高电平有效 1: 低电平有效
[8]	VLP	V 相下管输出极性 0: 高电平有效 1: 低电平有效
[7]	UHP	U 相上管输出极性 0: 高电平有效 1: 低电平有效
[6]	ULP	U 相下管输出极性 0: 高电平有效 1: 低电平有效
[5]	WHE	W 相上管输出使能 0: 不使能 1: 使能
[4]	WLE	W 相下管输出使能 0: 不使能 1: 使能

[3]	VHE	V 相上管输出使能 0: 不使能 1: 使能
[2]	VLE	V 相下管输出使能 0: 不使能 1: 使能
[1]	UHE	U 相上管输出使能 0: 不使能 1: 使能
[0]	ULE	U 相下管输出使能 0: 不使能 1: 使能



备注:

- > 当 DRV\_CMR[WV/ULE]和 DRV\_CMR[WV/UHE]同时为 1, WV/U 相以下桥为参考, 上下桥互补输出 PWM 波, 同时自动插入死区。
- > 方波驱动时, Timer1 会自动控制 DRV\_CMR 寄存器。

### 18.2.5 DRV\_ARR (0x405E, 0x405F)

DRV_ARRH(0x405E)								
位	15	14	13	12	11	10	9	8
名称	RSV		DRV_ARR[13:8]					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
DRV_ARRL(0x405F)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:14]	RSV	保留
[13:0]	DRV_ARR	<p>计数器的重载值, 决定载波频率(中央对齐模式) Driver 计数器从 0 开始计数到 DRV_ARR/2 - 1, 产生上溢事件, 然后向下计数到 0 计算公式: 载波频率 <math>f_{carrier} = 48\text{MHz}/\text{DRV\_ARR}</math> DRV_ARR 的值以时钟 48MHz 计算, 取值范围[0,16383]</p> <p> 备注:</p> <ul style="list-style-type: none"> <li>&gt; 最低位恒为 0, 写 1 无意义</li> <li>&gt; 48MHz 为系统时钟频率的两倍</li> </ul>


## 18.2.6 DRV\_COMR (0x405A, 0x405B)

DRV_COMRH(0x405A)								
位	15	14	13	12	11	10	9	8
名称	RSV				DRV_COMR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DRV_COMRL(0x405B)								
位	7	6	5	4	3	2	1	0
名称	DRV_COMR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:12]	RSV	保留
[11:0]	DRV_COMR	计数器的比较匹配值 当计数值与 DRV_COMR 相等且满足 DRV_SR[DCIM]设定的条件时，产生 DRV 比较匹配中断请求，DRV_COMR 的值等效以时钟 12MHz 计算。 匹配点对应的占空比 = $DRV\_COMR * 4 / DRV\_ARR * 100\%$ DRV_COMR 的值以时钟 12MHz 计算，取值范围[0,4095]


## 18.2.7 DRV\_DR (0x4058, 0x4059)

DRV_DRH(0x4058)								
位	15	14	13	12	11	10	9	8
名称	RSV		DRV_DR[13:8]					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
DRV_DRL(0x4059)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:14]	RSV	保留
[13:0]	DRV_DR	软件 PWM 占空比设定值 占空比 = $DRV\_DR / DRV\_ARR * 100\%$ DRV_DR 的值以时钟 48MHz 计算，取值范围[0,16383]。  备注: > 当使用该寄存器作为比较源时，输出 PWM 以上桥为参考下桥为插入死区的互补输出 > 48MHz 为系统时钟频率的两倍

## 18.2.8 DRV\_DTR (0x4060)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	DRV_DTR	<p>死区时间设置，死区时间 = (DRV_DTR + 1)*T 例: DRV_DTR = 11, 则死区时间 = 12*41.67ns = 500ns</p> <p> 备注: 如果设定 DRV_DTR = 0, 不插入死区时间</p>

## 18.2.9 DRV\_CNTR (0x4066, 0x4067)

DRV_CNTRH(0x4066)								
位	15	14	13	12	11	10	9	8
名称	RSV				DRV_CNTR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0

DRV_CNTRL(0x4067)								
位	7	6	5	4	3	2	1	0
名称	DRV_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:12]	RSV	保留
[11:0]	DRV_CNTR	<p>计数器值 DRV_CNTR 的值以时钟 12MHz 计算, Driver 对应占空比 = <math>DRV\_CNTR * 4 / DRV\_ARR * 100\%</math> 取值范围[0,4095]</p> <p> 备注: 只有在 DRV_CR[DRVEN] = 1 时, 才能写入 DRV_CNTR</p>

# 19 时钟

## 19.1 时钟简介

时钟包含两个模块：内部时钟快时钟、内部慢时钟。系统时钟工作在内部快时钟；内部慢时钟用于看门狗时钟，可配置看门狗的溢出时间。

## 19.2 时钟校准简介

时钟校准是利用内部慢时钟校准内部快时钟的功能。校准原理: 使用一个长度 12 位的计数器，以快时钟为时钟源，连续累积计数 4 个慢时钟周期的长度。


校准方法:

1. 软件设置 CAL\_CR0[**CAL\_STA**] = 1，开始校准过程;
2. 读 CAL\_CR0[**CAL\_BUSY**]标志位确认校准过程是否结束;
3. 当校准完成(CAL\_CR0[**CAL\_BUSY**] = 0)后，读取 CAL\_CR0[**CAL\_ARR**]的值即是使用快时钟连续累积计数 4 个慢时钟的值。

## 19.3 时钟校准寄存器

### 19.3.1 CAL\_CR (0x4044, 0x4045)

CAL_CR0(0x4044)								
位	15	14	13	12	11	10	9	8
名称	CAL_STA/ CAL_BUSY	RSV			CAL_ARR[11:8]			
类型	R/W1	-	-	-	R/W	R/W	R/W	R/W
复位值	1	-	-	-	0	0	0	0
CAL_CR1(0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					

[15]	CAL_STA/ CAL_BUSY	时钟校准使能 读: 0: 校准过程完成 1: 表示校准过程正在进行中 写: 0: 无意义 1: 启动时钟校准功能
[14:12]	RSV	保留
[11:0]	CAL_ARR	校准计数值 使用快时钟连续累积计数 4 个慢时钟周期的值   备注: 当此值为 0 时表示无对应慢时钟输入, 当此值为 0xFF 时表示计数溢出(慢时钟过慢或快时钟过快)。

## 20 WDT

---

看门狗定时器是一个工作在内部慢时钟时域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始计数。当看门狗定时器溢出时，看门狗发送信号使 MCU 复位，程序从地址 0 开始运行。在主程序运行过程中，每隔一段时间对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称喂狗。

看门狗在启动后从 0 开始计时，当计时到 0xFFFFC 时输出一个长度为 4 个内部慢时钟周期的信号使 MCU 复位，程序从地址 0 开始运行。程序在运行中定时给看门狗发送喂狗信号，看门狗定时器将回到 WDT\_ARR 的设定值，并重新开始计数。

### 20.1 WDT 使用注意事项

- MCU 进入待机模式或睡眠模式时，WDT 将停止计数，但计数值仍会保留
- MCU 在仿真过程中，WDT 将会被自动禁用
- WDT 定时器溢出使 MCU 复位时，RST\_SR[RSTWDT] 将会置 1

### 20.2 WDT 操作说明

1. CCFG1[WDT\_EN] 置 1，启动看门狗，看门狗从 0 开始计数；
2. 设置 WDT\_ARR(本操作也可以放在启动看门狗之前)；
3. 在程序的运行中设置 WDT\_CR[WDTRF] = 1，看门狗计数器回到 WDT\_ARR。

## 20.3 WDT 寄存器

### 20.3.1 WDT\_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV							WDTRF
类型	-	-	-	-	-	-	-	R/W
复位值	-	-	-	-	-	-	-	0

位	名称	描述
[7:1]	RSV	保留
[0]	WDTRF	看门狗初始化 0: 无意义 1: 看门狗计数器回到 WDT_ARR 的设定值, 并重新开始计数

### 20.3.2 WDT\_ARR (0x4027)

位	7	6	5	4	3	2	1	0
名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	WDT_ARR	看门狗重载计数器 设置看门狗计数器初始化值的高 8 位

### 20.3.3 CCFG1 (0x401E)

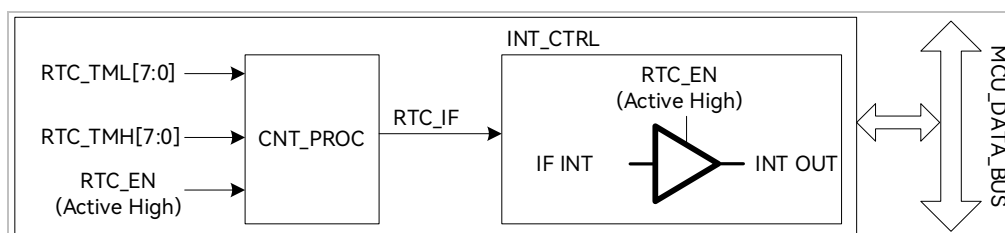
位	7	6	5	4	3	2	1	0
名称	RSV	LVW_IE	WDT_EN	RSV				
类型	-	R/W	R/W	-	-	-	-	R/W
复位值	-	0	0	-	-	-	-	0

位	名称	描述
[7]	RSV	保留
[6]	LVW_IE	LVW 检测中断使能 0: 不使能 1: 使能
[5]	WDT_EN	WDT 使能 0: 不使能 1: 使能
[4:0]	RSV	保留

# 21 RTC

## 21.1 RTC 基本功能框图

图 21-1 RTC 基本功能框图



## 21.2 RTC 操作说明

写寄存器 RTC\_TM，设置 RTC 计数的重载值。配置 RTC\_STA[RTC\_EN] = 1，使能 RTC 计数。

## 21.3 RTC 寄存器

### 21.3.1 RTC\_TM (0x402C, 0x402D)

RTC_TMH(0x402C)								
位	15	14	13	12	11	10	9	8
名称	RTC_TM[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML(0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TM[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

位	名称	描述
[15:0]	RTC_TM	RTC 计数寄存器 读: 正在计数的瞬间值 写: RTC 计数器以 32768Hz 的频率从 0 计数到写入值后溢出，产生中断请求，计数器清 0 并重新开始计数。

## 21.3.2 RTC\_STA (0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	RSV	ISOSCEN	RSV			
类型	R/W	R/W0	-	R/W	-	-	-	-
复位值	0	0	-	0	-	-	-	-

位	名称	描述
[7]	RTC_EN	RTC 使能 0: 不使能 1: 使能
[6]	RTC_IF	RTC 中断事件标志位 计数器值等于 RTC_TM 时置 1 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	RSV	保留
[4]	ISOSCEN	内部慢时钟使能 0: 不使能 1: 使能
[3:0]	RSV	保留

## 22 IO

### 22.1 IO 简介

- FU6832L支持35个GPIO引脚，分别为P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.7、P4.2 ~ P4.5。
- FU6832N支持21个GPIO引脚，分别为P0.0 ~ P0.1、P0.5 ~ P0.7、P1.1 ~ P1.7、P2.0 ~ P2.4、P2.7、P3.0 ~ P3.2、P3.4，其中P0.7和P1.1共用一个引脚。
- FU6832S支持13个GPIO引脚，分别为P0.0 ~ P0.1、P1.1 ~ P1.2、P1.4、P1.6、P2.1、P2.4、P2.7、P3.0 ~ P3.1、P3.3 ~ P3.4。
- FU6832F支持13个GPIO引脚，分别为P0.0 ~ P0.1、P1.1 ~ P1.2、P1.4、P1.6、P2.1、P2.4、P2.7、P3.0 ~ P3.1、P3.3 ~ P3.4。

### 22.2 IO 配置说明

每个GPIO端口有相关的配置寄存器用来满足不同应用的需求。

- 端口P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.7、P4.2和P4.4 ~ P4.5映射到寄存器P0、P1、P2、P3、P4。
- P0\_OE、P1\_OE、P2\_OE、P3\_OE、P4\_OE用于配置P0.0 ~ P3.7、P4.2、P4.4 ~ P4.5的数字输入输出。当端口配置为输入时，施密特触发输入使能。
- 配置P0\_PU、P1\_PU、P2\_PU、P3\_PU、P4\_PU对应的位为1，P0.0 ~ P3.7、P4.2和P4.4 ~ P4.5均可使能上拉电阻。其中P0.0 ~ P0.2、P1.3 ~ P1.6、P2.1、P3.6 ~ P3.7的上拉电阻阻值约为5.6k $\Omega$ ，其余端口的上拉电阻阻值约为33k $\Omega$ 。
- P1.1/P0.1可使能下拉电阻，下拉电阻约为10k $\Omega$ ，下拉电阻由P3\_AN[7:6]配置。
- 所有IO端口在数字输出0时上拉电阻会被自动关闭。
- P0.0 ~ P0.6可配置为外部中断INT0输入，P1.0 ~ P2.7可配置为外部中断INT1输入。INT0和INT1都可以配置为上升沿触发中断、下降沿触发中断或者电平改变触发中断。
- 配置P1\_AN、P2\_AN和P3\_AN对应的位为1，P1.3 ~ P1.7、P2.0 ~ P2.7和P3.0 ~ P3.5可配置为模拟信号模式。端口配置为模拟信号端口后，所有数字功能失效，寄存器P1、P2、P3对应的位读出的端口状态为0。
- P1.6 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.5在端口配置为模拟模式后上拉会自动关闭，P1.3 ~ P1.5端口在配置为模拟模式上拉电阻不会自动关闭，可以根据实际应用需求选择是否开启。

## 22.3 IO 寄存器

### 22.3.1 P0\_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P0_OE	P0.0 ~ P0.7 数字输入输出选择 0: 输入 1: 输出

### 22.3.2 P1\_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P1_OE	P1.0 ~ P1.7 数字输入输出选择 0: 输入 1: 输出

### 22.3.3 P2\_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P2_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P2_OE	P2.0 ~ P2.7 数字输入输出选择 0: 输入 1: 输出

## 22.3.4 P3\_OE (0xFF)

位	7	6	5	4	3	2	1	0
名称	P3_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P3_OE	P3.0 ~ P3.7 数字输入输出选择 0: 输入 1: 输出

## 22.3.5 P4\_OE (0xE9)

位	7	6	5	4	3	2	1	0
名称	RSV		P4_OE[5:4]		RSV	P4_OE[2]	RSV	
类型	-	-	R/W	R/W	-	R/W	-	-
复位值	-	-	0	0	-	0	-	-

位	名称	描述
[7:6]	RSV	保留
[5:4]	P4_OE[5:4]	P4.4 ~ P4.5 数字输入输出选择 0: 输入 1: 输出
[3]	RSV	保留
[2]	P4_OE[2]	P4.2 数字输入输出选择 0: 输入 1: 输出
[1:0]	RSV	保留

## 22.3.6 P1\_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	RSV	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	-	R/W	R/W
复位值	0	0	0	0	0	-	0	0

位	名称	描述
[7:4]	P1_AN	P1.4 ~ P1.7 模拟模式使能 0: 不使能 1: 使能

		P1.3 模式配置，与 P1_OE[3]组合决定 P1.3 的功能模式如表 22-1 所示															
		表 22-1 P1.3 模式配置															
[3]	HBMOD	<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 15%;">HBMOD</th> <th style="width: 15%;">P1_OE[3]</th> <th style="width: 70%;">P1.3 模式</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">0</td> <td>数字输入</td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">1</td> <td>数字输出</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> <td>模拟模式</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">1</td> <td>数字强驱动输出模式，输出高时最大输出电流可到 20mA，用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。</td> </tr> </tbody> </table>	HBMOD	P1_OE[3]	P1.3 模式	0	0	数字输入	0	1	数字输出	1	0	模拟模式	1	1	数字强驱动输出模式，输出高时最大输出电流可到 20mA，用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。
HBMOD	P1_OE[3]	P1.3 模式															
0	0	数字输入															
0	1	数字输出															
1	0	模拟模式															
1	1	数字强驱动输出模式，输出高时最大输出电流可到 20mA，用于 Hall 的偏置电压输出。输出低的驱动模式与数字输出模式相同。															
[2]	RSV	保留															
[1]	ODE1	P0.1 集电极开漏使能 0: 不使能 1: 使能															
[0]	ODE0	P0.0 集电极开漏使能 0: 不使能 1: 使能															

### 22.3.7 P2\_AN (0x4051)



位	7	6	5	4	3	2	1	0
名称	P2_AN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P2_AN	P2.0 ~ P2.7 模拟模式使能 0: 不使能 1: 使能

### 22.3.8 P3\_AN (0x4052)

位	7	6	5	4	3	2	1	0
名称	P11_PL	P01_PL	P3_AN					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
---	----	----

[7]	P11_PL	<p>P1.1 下拉电阻使能 0: 不使能 1: 使能</p>  备注: 不能同时使能 P1.1 的上拉电阻和下拉电阻
[6]	P01_PL	<p>P0.1 下拉电阻使能 0: 不使能 1: 使能</p>  备注: 不能同时使能 P0.1 的上拉电阻和下拉电阻
[5:0]	P3_AN	<p>P3.0 ~ P3.5 模拟模式使能 0: 不使能 1: 使能</p>

### 22.3.9 P0\_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称	P0_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P0_PU	<p>P0.0 ~ P0.7 上拉电阻使能 0: 不使能 1: 使能</p>

### 22.3.10 P1\_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	P1_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P1_PU	<p>P1.0 ~ P1.7 上拉电阻使能 0: 不使能 1: 使能</p>

## 22.3.11 P2\_PU (0x4055)

位	7	6	5	4	3	2	1	0
名称	P2_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P2_PU	P2.0 ~ P2.7 上拉电阻使能 0: 不使能 1: 使能

## 22.3.12 P3\_PU (0x4056)

位	7	6	5	4	3	2	1	0
名称	P3_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	P3_PU	P3.0 ~ P3.7 上拉电阻使能 0: 不使能 1: 使能

## 22.3.13 P4\_PU (0x4057)

位	7	6	5	4	3	2	1	0
名称	RSV		P4_PU[5]	P4_PU[4]	RSV	P4_PU[2]	RSV	
类型	-	-	R/W	R/W	-	R/W	-	-
复位值	-	-	0	0	-	0	-	-

位	名称	描述
[7:6]	RSV	保留
[5:4]	P4_PU[5:4]	P4.4 ~ P4.5 的上拉电阻使能 0: 不使能 1: 使能
[3]	RSV	保留
[2]	P4_PU[2]	P4.2 上拉电阻使能 0: 不使能 1: 使能
[1:0]	RSV	保留

## 22.3.14 PH\_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1EN	UART2EN	T4SEL	T3SEL	T2SEL	T2SSEL	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
复位值	0	0	0	0	0	0	0	-

位	名称	描述
[7]	SPITMOD	SPI 从机发送完后 MISO 端口状态 0: 输出状态 1: 高阻态
[6]	UART1EN	端口复用为 RXD、TXD 与 UART1 使能 0: 不使能 1: P0.5、P0.6 复用为 TXD、RXD 并使能 UART1
[5]	UART2EN	端口复用为 RXD2、TXD2 与 UART2 使能 0: 不使能 1: P3.6/P0.1、P3.7/P0.0 复用为 RXD2、TXD2 并使能 UART2  备注: > P3.6 和 P3.7 适用于 FU6832L > P0.1 和 P0.0 适用于 FU6832N/F/S
[4]	T4SEL	端口复用为 Timer4 或 Timer4S 0: 不复用 1: P0.1 或 P0.0(PH_SEL1[T4CT] = 1)复用为 Timer4 的输入输出
[3]	T3SEL	端口复用为 Timer3 或 Timer3S 0: 不复用 1: P1.1 或 P0.1(PH_SEL1[T3CT] = 1)作为 Timer3 的输入输出
[2]	T2SEL	端口复用为 Timer2 0: 不复用 1: P1.0 作为 Timer2 的输入输出
[1]	T2SSEL	端口复用为 Timer2S 0: 不复用 1: P0.7 作为 Timer2 的输入输出
[0]	RSV	保留

## 22.3.15 PH\_SEL1 (0x404D)

位	7	6	5	4	3	2	1	0
名称			RSV			SPICT	T4CT	T3CT
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

位	名称	描述
---	----	----

[7:3]	RSV	保留
[2]	SPICT	<p>SPI 功能转移</p> <p>0: 功能不转移, P0.5 作为 SCLK, P0.6 作为 MOSI</p> <p>1: 功能转移, P0.0 作为 MOSI, P0.1 作为 SCLK</p> <p> 备注:</p> <p>FU6832N/S/F 没有 NSS 引脚, 使用 SPI 功能时, 配置 SPI_CR1[NSSMOD] = 00, 使 NSS 信号不连到端口引脚</p>
[1]	T4CT	<p>Timer4 功能转移</p> <p>0: 功能不转移, 使用 P0.1 作为 Timer4 的输入输出</p> <p>1: 功能转移, 使用 P0.0 作为 Timer4 的输入输出</p>
[0]	T3CT	<p>Timer3 功能转移</p> <p>0: 功能不转移, 使用 P1.1 作为 Timer3 的输入输出</p> <p>1: 功能转移, 使用 P0.1 作为 Timer3 的输入输出</p>

### 22.3.16 P0 (0x80)

端口输出寄存器 P0/1/2/3/4/支持读写访问, RMW 指令访问的是寄存器的值(RMW 指令见表 22-2), 其他指令访问的是 PORT 管脚。

位	7	6	5	4	3	2	1	0
名称	GP07	GP06	GP05	GP04	GP03	GP02	GP01	GP00
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP07	端口 GP07
[6]	GP06	端口 GP06
[5]	GP05	端口 GP05
[4]	GP04	端口 GP04
[3]	GP03	端口 GP03
[2]	GP02	端口 GP02
[1]	GP01	端口 GP01
[0]	GP00	端口 GP00

### 22.3.17 P1 (0x90)

位	7	6	5	4	3	2	1	0
名称	GP17	GP16	GP15	GP14	GP13	GP12	GP11	GP10
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP17	端口 GP17
[6]	GP16	端口 GP16
[5]	GP15	端口 GP15
[4]	GP14	端口 GP14
[3]	GP13	端口 GP13
[2]	GP12	端口 GP12
[1]	GP11	端口 GP11
[0]	GP10	端口 GP10

### 22.3.18 P2 (0xA0)

位	7	6	5	4	3	2	1	0
名称	GP27	GP26	GP25	GP24	GP23	GP22	GP21	GP20
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP27	端口 GP27
[6]	GP26	端口 GP26
[5]	GP25	端口 GP25
[4]	GP24	端口 GP24
[3]	GP23	端口 GP23
[2]	GP22	端口 GP22
[1]	GP21	端口 GP21
[0]	GP20	端口 GP20

### 22.3.19 P3 (0xB0)

位	7	6	5	4	3	2	1	0
名称	GP37	GP36	GP35	GP34	GP33	GP32	GP31	GP30
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP37	端口 GP37
[6]	GP36	端口 GP36
[5]	GP35	端口 GP35
[4]	GP34	端口 GP34
[3]	GP33	端口 GP33
[2]	GP32	端口 GP32
[1]	GP31	端口 GP31

[0]	GP30	端口 GP30
-----	------	---------

### 22.3.20 P4 (0xE8)

位	7	6	5	4	3	2	1	0
名称	RSV		GP45	GP44	RSV	GP42	RSV	
类型	-	-	R/W	R/W	-	R/W	-	-
复位值	-	-	0	0	-	0	-	-

位	名称	描述
[7:6]	RSV	保留
[5]	GP45	端口 GP45
[4]	GP44	端口 GP44
[3]	RSV	保留
[2]	GP42	端口 GP42
[1:0]	RSV	保留

表 22-2 RMW 指令表

指令	功能描述
ANL	逻辑按位与运算
ORL	逻辑按位或运算
XRL	逻辑按位异或运算
JBC	位为1判断跳转，为1时跳转，并把位清0
CPL	位取反运算
INC,DEC	加1，减1运算
DJNZ	自减后判断是否为0跳转，不为0跳转
MOV Px,y,C	将进位C赋值给端口Px,y
CLR Px,y	端口Px,y清0
SETB Px,y	端口Px,y置1

## 23 ADC

### 23.1 ADC 简介

芯片的 ADC 是一个 12 位逐次逼近寄存器 ADC，内部最多支持 15 个通道，其中 ADC 通道 0 ~ 13 为外部引脚 ADC 通道，ADC 通道 14 为内部 ADC 通道，VCC 引脚经过 ADC\_CR[ADCRATIO]配置电阻分压比后直接送入 ADC 通道 14 进行采样。采样方式支持顺序采样(即从 ADC 通道 0 依次到 ADC 通道 14)和触发采样(包括 FOC 触发采样模式和 Timer1 触发采样模式)。顺序采样的结果会以右对齐或左次高位对齐的格式存进 ADCx\_DR(x = 0 ~ 14)。触发采样的结果不会更新到 ADCx\_DR，而是送到 FOC 模块或 Timer1 模块以完成电机控制。FOC 模块或 Timer1 模块的相关寄存器固定以左次高位对齐的格式存放触发采样的结果。触发采样由硬件自动完成，顺序采样则由软件控制。触发采样优先级比顺序采样优先级高，如果某一时刻同时需要触发采样和顺序采样，则先进行触发采样，触发采样完成后自动恢复为顺序采样模式。

ADC 采样时间的时钟源为 12MHz，采样时间由 DAC\_CR[5:2]、ADC\_SCYC 设定。采样时间范围和转换时间请参考 ADC 电气特性。

### 23.2 ADC 框图

图 23-1 ADC 多路复用器框图

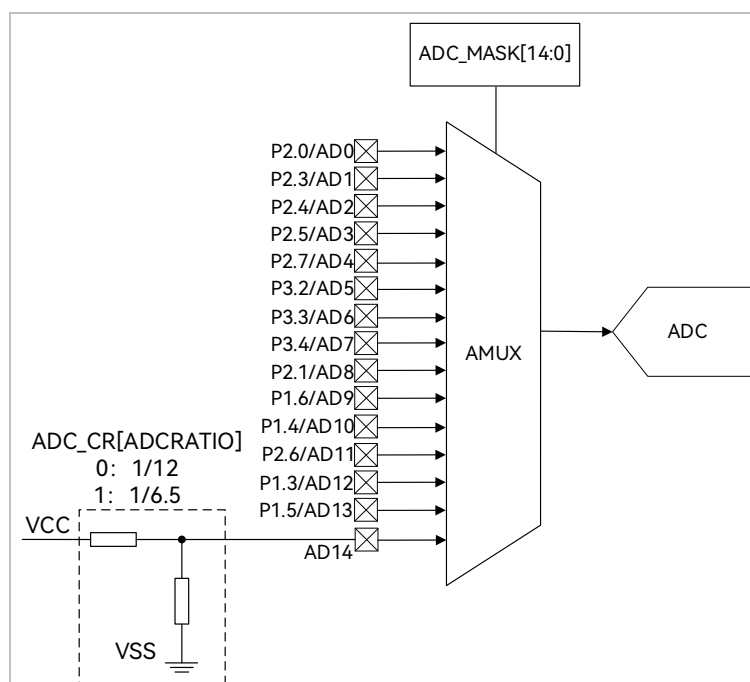
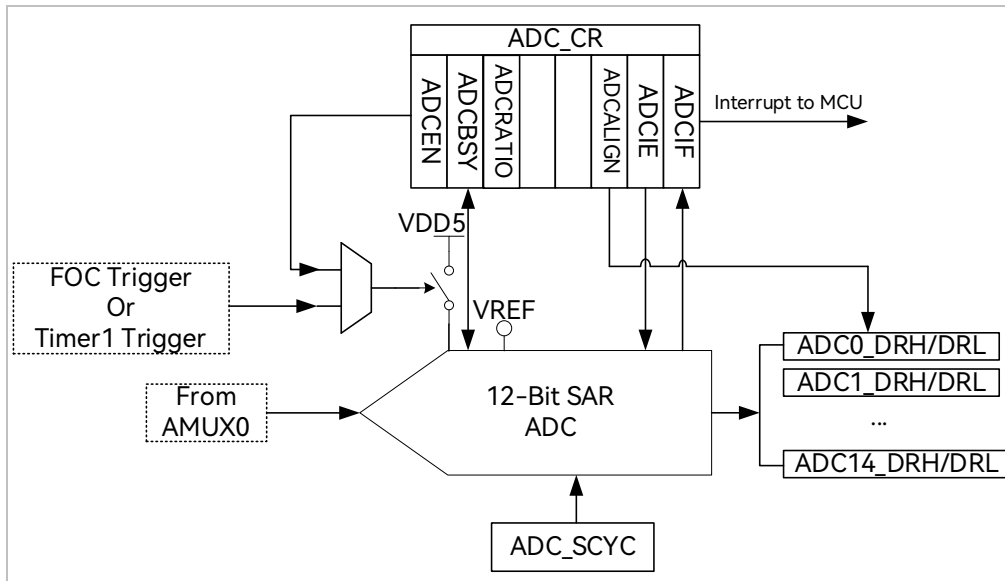


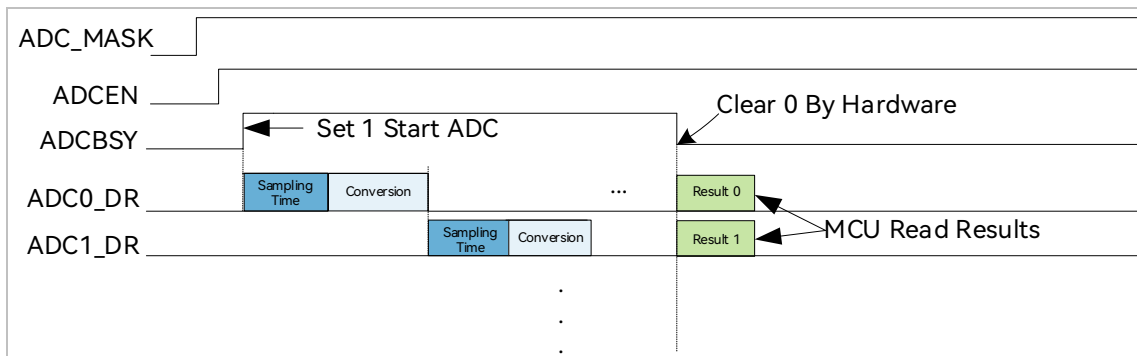
图 23-2 ADC 功能框图



## 23.3 ADC 操作说明

### 23.3.1 顺序采样模式

图 23-3 ADC 顺序采样时序图



ADC 操作:

1. 设置合适的 ADC 参考电压 VREF;
2. 设置使能需采样的通道 ADC\_MASK;
3. 设置每个通道的采样周期 ADC\_SCYC(最小值为 3);
4. 配置 ADC\_CR[ADCEN] = 1, 使能 ADC;
5. 配置 ADC\_CR[ADCBSY] = 1, ADC 开始工作;

6. 确认  $ADC\_CR[ADCBSY] = 0$ ，再读取 ADC 转换结果。



备注:

ADC 转换顺序根据使能的通道号从低到高(即当使能通道 2/3/4 后，依次采样转换通道 2/3/4，然后在确认  $ADC\_CR[ADCBSY] = 0$  后读取单次转换结果)。

### 23.3.2 触发采样模式

当启动 FOC 后，通道 0/1/2/4/14 可用于 FOC 触发采样。通过  $FOC\_CR0[UCSEL]$  选择通道 2 或通道 14 用于母线电压触发采样。在单电阻电流采样模式下，通道 4 为母线电流  $i_{trip}$  的采样通道。在双电阻电流采样模式下，通道 0 为  $i_a$  的采样通道，通道 1 为  $i_b$  的采样通道。在三电阻电流采样模式下，通道 0 为  $i_a$  的采样通道，通道 1 为  $i_b$  的采样通道，通道 4 为  $i_c$  的采样通道。

当启动 Timer1 后，通道 4 用于母线电流触发采样。配置  $TIM1\_CR3[T1TIS]$  选择位置检测信号输入源为 ADC，当  $CMP0\_CR4[CMP0\_FS] = 0$  时，通道 10 用于 U 相电压采样，通道 9 用于 V 相电压采样，通道 8 用于 W 相电压采样。当  $CMP0\_CR4[CMP0\_FS] = 1$  时，通道 10 用于 U 相电压采样，通道 12 用于 V 相电压采样，通道 13 用于 W 相电压采样。

### 23.3.3 输出数据格式

寄存器  $ADCx\_DRH$  和  $ADCx\_DRL$  包含每次转换完成时转换数据的高字节和低字节。数据可以根据  $ADC\_CR[ADCALIGN]$  选择右对齐或左次高位对齐。当输入电压从  $0 \sim V_{REF}$ ，输出数据数值如表 23-1 所示。 $ADCx\_DRH$  和  $ADCx\_DRL$  寄存器中未使用的位被置为 0。

表 23-1 输出数据数值与对齐方式的关系

输入电压	右对齐	左次高位对齐
0	0x0000	0x0000
$V_{REF}/2$	0x0800	0x4000
$V_{REF}$	0x0FFF	0x7FF8

## 23.4 ADC 寄存器

### 23.4.1 ADC\_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	ADCRATIO	ADCTM		ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W0
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	ADCEN	ADC 使能 0: 不使能 1: 使能
[6]	ADCBSY	ADC 启动&ADC 忙标志位 读: 0: ADC 空闲 1: ADC 忙 写: 0: 无意义 1: 启动 ADC 转换   备注: ADC_MASK = 0时此位写1无意义
[5]	ADCRATIO	ADC 通道 14 采 VCC 电压内部分压比 0: 1/12 1: 1/6.5
[4:3]	ADCTM	DRV 触发 ADC 启动模式 00: 不触发 01: 上升沿触发 10: 下降沿触发 11: 双沿触发
[2]	ADCALIGN	ADC 数据格式选择 0: ADC 数据右对齐, ADC 结果为 ADCx_DR[11:0] 1: ADC 数据左次高位对齐, ADC 结果为 ADCx_DR[14:3]   备注: 触发采样模式不受影响, 固定为左次高位对齐
[1]	ADCIE	ADC 中断使能(不包含触发模式中中断) 0: 不使能 1: 使能

[0]	ADCIF	ADC 中断事件标志位 当本次 ADC 转换完成时，硬件置 1 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义
-----	-------	---

### 23.4.2 ADC\_MASK (0x4036, 0x4037)

ADC_MASKH(0x4036)								
位	15	14	13	12	11	10	9	8
名称	RSV	CH14EN	CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
ADC_MASKL(0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CH0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15]	RSV	保留
[14]	CH14EN	ADC 通道 14 使能
[13]	CH13EN	ADC 通道 13 使能
[12]	CH12EN	ADC 通道 12 使能
[11]	CH11EN	ADC 通道 11 使能
[10]	CH10EN	ADC 通道 10 使能
[9]	CH9EN	ADC 通道 9 使能
[8]	CH8EN	ADC 通道 8 使能
[7]	CH7EN	ADC 通道 7 使能
[6]	CH6EN	ADC 通道 6 使能
[5]	CH5EN	ADC 通道 5 使能
[4]	CH4EN	ADC 通道 4 使能
[3]	CH3EN	ADC 通道 3 使能
[2]	CH2EN	ADC 通道 2 使能
[1]	CH1EN	ADC 通道 1 使能
[0]	CH0EN	ADC 通道 0 使能



备注:

触发采样模式无需配置 ADC\_MASK。

## 23.4.3 DAC\_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DAC0_1EN	DACMOD	ADC_SCYCH[3:0]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	-
复位值	0	0	0	0	1	1	-	-

位	名称	描述
[7]	DAC0_1EN	见 DAC 章节 DAC_CR (0x4035)说明
[6]	DACMOD	见 DAC 章节 DAC_CR (0x4035)说明
[5:2]	ADC_SCYCH[3:0]	ADC 采样周期设置, ADC 通道 8 ~ 13 共用设置 ADC_SCYCH[3] = 0: 采样周期为 ADC_SCYCH[2:0]个 ADC 时钟周期 ADC_SCYCH[3] = 1: 采样周期为(ADC_SCYCH[2:0]*8 + 7)个 ADC 时钟周期
[1:0]	RSV	保留


## 23.4.4 ADC\_SCYC (0x4038)

位	7	6	5	4	3	2	1	0
名称	ADC_SCYC[7:4]				ADC_SCYC[3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1

位	名称	描述
[7:4]	ADC_SCYC[7:4]	ADC 采样周期设置, ADC 通道 5 ~ 7、14 共用设置 ADC_SCYC[7] = 0: 采样周期为 ADC_SCYC[6:4]个 ADC 时钟周期 ADC_SCYC[7] = 1: 采样周期为(ADC_SCYC[6:4]*8 + 7)个 ADC 时钟周期
[3:0]	ADC_SCYC[3:0]	ADC 采样周期设置, ADC 通道 0 ~ 4 共用设置 ADC_SCYC[3] = 0: 采样周期为 ADC_SCYC[2:0]个 ADC 时钟周期 ADC_SCYC[3] = 1: 采样周期为(ADC_SCYC[2:0]*8 + 7)个 ADC 时钟周期


## 23.4.5 ADC0\_DR (0x0300, 0x0301)

ADC0_DRH(0x0300)								
位	15	14	13	12	11	10	9	8
名称	ADC0_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC0_DRL(0x0301)								
位	7	6	5	4	3	2	1	0
名称	ADC0_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC0_DR	顺序采样模式 ADC 转换完成后，ADC 通道 0 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器


### 23.4.6 ADC1\_DR (0x0302, 0x0303)

ADC1_DRH(0x0302)								
位	15	14	13	12	11	10	9	8
名称	ADC1_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DRL(0x0303)								
位	7	6	5	4	3	2	1	0
名称	ADC1_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC1_DR	顺序采样模式 ADC 转换完成后，ADC 通道 1 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器


### 23.4.7 ADC2\_DR (0x0304, 0x0305)

ADC2_DRH(0x0304)								
位	15	14	13	12	11	10	9	8
名称	ADC2_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DRL(0x0305)								
位	7	6	5	4	3	2	1	0
名称	ADC2_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC2_DR	顺序采样模式 ADC 转换完成后，ADC 通道 2 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器


### 23.4.8 ADC3\_DR (0x0306, 0x0307)

ADC3_DRH(0x0306)								
位	15	14	13	12	11	10	9	8
名称	ADC3_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC3_DRL(0x0307)								
位	7	6	5	4	3	2	1	0
名称	ADC3_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC3_DR	顺序采样模式 ADC 转换完成后，ADC 通道 3 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器


### 23.4.9 ADC4\_DR (0x0308, 0x0309)

ADC4_DRH(0x0308)								
位	15	14	13	12	11	10	9	8
名称	ADC4_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL(0x0309)								
位	7	6	5	4	3	2	1	0
名称	ADC4_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC4_DR	顺序采样模式 ADC 转换完成后，ADC 通道 4 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器


### 23.4.10 ADC5\_DR (0x030A, 0x030B)

ADC5_DRH(0x030A)								
位	15	14	13	12	11	10	9	8
名称	ADC5_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL(0x030B)								
位	7	6	5	4	3	2	1	0
名称	ADC5_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC5_DR	顺序采样模式 ADC 转换完成后，ADC 通道 5 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器

### 23.4.11 ADC6\_DR (0x030C, 0x030D)

ADC6_DRH(0x030C)								
位	15	14	13	12	11	10	9	8
名称	ADC6_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC6_DRL(0x030D)								
位	7	6	5	4	3	2	1	0
名称	ADC6_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC6_DR	顺序采样模式 ADC 转换完成后，ADC 通道 6 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器

### 23.4.12 ADC7\_DR (0x030E, 0x030F)

ADC7_DRH(0x030E)								
位	15	14	13	12	11	10	9	8
名称	ADC7_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL(0x030F)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC7_DR	顺序采样模式 ADC 转换完成后，ADC 通道 7 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式ADC结果不会更新至此寄存器

### 23.4.13 ADC8\_DR (0x0310, 0x0311)

ADC8_DRH(0x0310)								
位	15	14	13	12	11	10	9	8
名称	ADC8_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC8_DRL(0x0311)								
位	7	6	5	4	3	2	1	0
名称	ADC8_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC8_DR	顺序扫描采样 ADC 转换完成后，ADC 通道 8 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器


### 23.4.14 ADC9\_DR (0x0312, 0x0313)

ADC9_DRH(0x0312)								
位	15	14	13	12	11	10	9	8
名称	ADC9_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC9_DRL(0x0313)								
位	7	6	5	4	3	2	1	0
名称	ADC9_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC9_DR	顺序采样模式 ADC 转换完成后，ADC 通道 9 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器


### 23.4.15 ADC10\_DR (0x0314, 0x0315)

ADC10_DRH(0x0314)								
位	15	14	13	12	11	10	9	8
名称	ADC10_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC10_DRL(0x0315)								
位	7	6	5	4	3	2	1	0
名称	ADC10_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC10_DR	顺序采样模式 ADC 转换完成后，ADC 通道 10 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器

### 23.4.16 ADC11\_DR (0x0316, 0x0317)

ADC11_DRH(0x0316)								
位	15	14	13	12	11	10	9	8
名称	ADC11_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC11_DRL(0x0317)								
位	7	6	5	4	3	2	1	0
名称	ADC11_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC11_DR	顺序采样模式 ADC 转换完成后，ADC 通道 11 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器


### 23.4.17 ADC12\_DR (0x0318, 0x0319)

ADC12_DRH(0x0318)								
位	15	14	13	12	11	10	9	8
名称	ADC12_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC12_DRL(0x0319)								
位	7	6	5	4	3	2	1	0
名称	ADC12_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC12_DR	顺序采样模式 ADC 转换完成后，ADC 通道 12 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器

### 23.4.18 ADC13\_DR (0x031A, 0x031B)

ADC13_DRH(0x031A)								
位	15	14	13	12	11	10	9	8
名称	ADC13_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DRL(0x031B)								
位	7	6	5	4	3	2	1	0
名称	ADC13_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	ADC13_DR	顺序采样模式 ADC 转换完成后，ADC 通道 13 转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式  备注： 触发采样模式 ADC 结果不会更新至此寄存器

### 23.4.19 ADC14\_DR (0x031C, 0x031D)

ADC14_DRH(0x031C)								
位	15	14	13	12	11	10	9	8
名称	ADC14_DR[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DRL(0x031D)								
位	7	6	5	4	3	2	1	0
名称	ADC14_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
---	----	----

[15:0]

ADC14\_DR

顺序采样模式 ADC 转换完成后，ADC 通道 14 转换结果数据根据 ADC\_CR[ADCALIGN]选择对齐方式



备注:

触发采样模式 ADC 结果不会更新至此寄存器

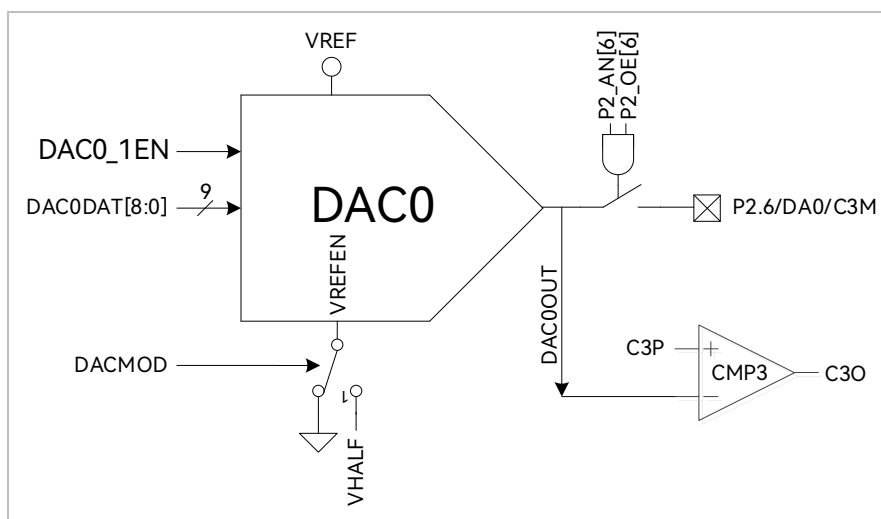
## 24 DAC

### 24.1 DAC 简介

芯片内部集成 2 个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器。

### 24.2 DAC0 功能框图

图 24-1 DAC0 功能框图



如图 24-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至 CMP3 的负输入端，用于母线过流保护，同时可配置模拟输出至 P2.6 引脚。



备注:

DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放跟随电压输出。

使用 DAC0 的具体设定如下:

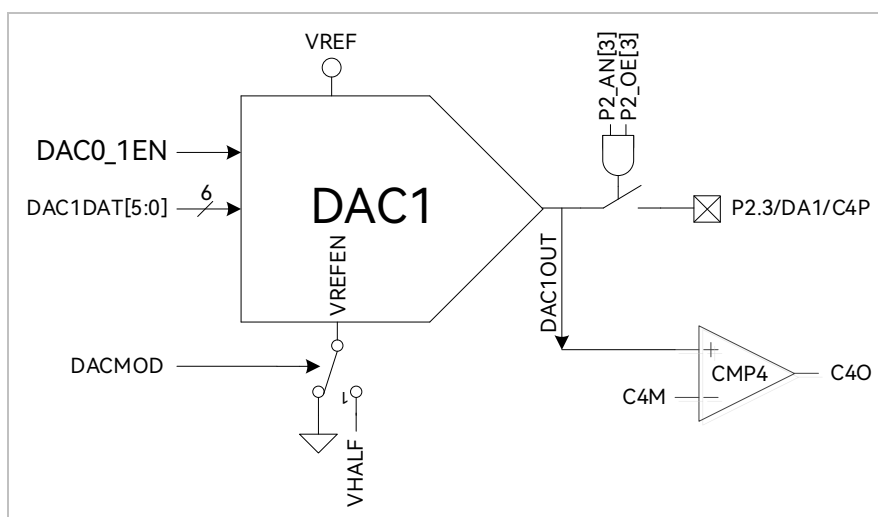
1. 配置  $P2\_AN[6] = 1$ 、 $P2\_OE[6] = 1$ ，DAC0 输出至 P2.6 引脚;
2. 配置  $VREF\_VHALF\_CR[VREFEN] = 1$ 、 $DAC\_CR[DAC0\_1EN] = 1$ ，DAC0 使用 VREF 作参考电压;
3. 输出电压范围由  $DAC\_CR[DACMOD]$  设定。 $DAC\_CR[DACMOD] = 0$  时为全电压输出模式，输出电压范围为  $0 \sim VREF$ 。 $DAC\_CR[DACMOD] = 1$  时为半电压输出模式，输出电压范围为  $VHALF \sim VREF$ 。不同模式下输出电压与 DAC0DAT 关系如表 24-1 所示。

表 24-1 不同配置下 DAC0 的电压输出

DAC0DAT[8:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x000	0	VHALF
0x100	VREF/2	(VREF - VHALF)/2 + VHALF
0x1FF	VREF*511/512	(VREF - VHALF)*511/512 + VHALF

## 24.3 DAC1 功能框图

图 24-2 DAC1 功能框图



如图 24-2 所示，DAC1 将 6 位的数字数据转换为模拟电压送至比较器 4 的正输入端用于逐波限流功能，同时可配置输出至 P2.3 引脚。



备注:

DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放跟随电压输出。

使用 DAC1 的具体设定如下:

1. 配置 P2\_AN[3] = 1、P2\_OE[3] = 1，DAC1 输出至 P2.3 引脚;
2. DAC1 使用 VREF 作参考电压，配置 VREF\_VHALF\_CR[VREFEN] = 1、DAC\_CR[DAC0\_1EN] = 1 使能 DAC1;
3. 输出电压范围由 DAC\_CR[DACMOD] 设定。DAC\_CR[DACMOD] = 0 时为全电压输出模式，输出电压范围为 0 ~ VREF，DAC\_CR[DACMOD] = 1 时为半电压输出模式，输出电压范围 VHALF ~ VREF。不同配置下 DAC1 的输出电压如表 24-2 所示。

表 24-2 不同配置下 DAC1 的电压输出

DAC1DAT[5:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x00	0	VHALF
0x20	VREF/2	(VREF - VHALF)/2 + VHALF
0x3F	VREF*63/64	(VREF - VHALF)*63/64 + VHALF

## 24.4 DAC 寄存器

### 24.4.1 DAC\_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DAC0_1EN	DACMOD	ADC_SCYCH[3:0]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	-
复位值	0	0	0	0	1	1	-	-

位	名称	描述
[7]	DAC0_1EN	DAC0&1 使能 0: 不使能 1: 使能
[6]	DACMOD	DAC 模式设置 0: 全电压输出模式 1: 半电压输出模式
[5:2]	ADC_SCYCH[3:0]	见 ADC 章节 DAC_CR (0x4035)说明
[1:0]	RSV	保留

### 24.4.2 DAC0\_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DAC0DAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	DAC0DAT[8:1]	DAC0 控制器高 8 位数据输入

## 24.4.3 DAC1\_DR (0x404A)

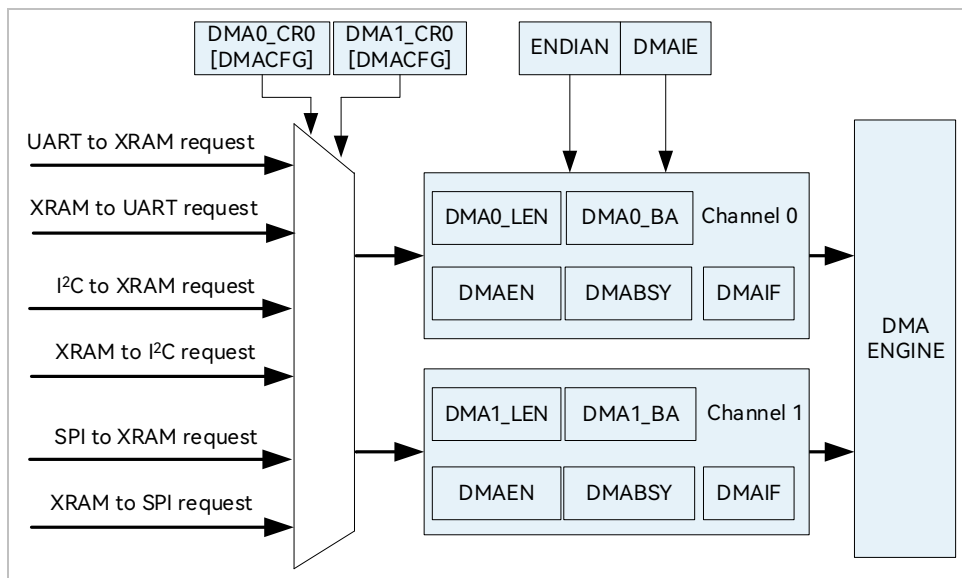
位	7	6	5	4	3	2	1	0
名称	DAC0_DR_0	RSV	DAC1DAT					
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

位	名称	描述
[7]	DAC0_DR_0	DAC0 控制器最低位数据输入
[6]	RSV	保留
[5:0]	DAC1DAT	DAC1 控制器 6 位数据输入

## 25 DMA

### 25.1 DMA 功能与说明

图 25-1 DMA 功能框图



DMA 模块包含一个双通道的 DMA 控制器，它实现了外设(SPI、UART、I<sup>2</sup>C)与 XRAM 之间的直接数据传输(不可以读取 IRAM 数据)。传输过程中 DMA 对 XRAM 的访问动作不干扰 CPU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的数据传输模式设置，支持中断使能。

启动 DMA 的操作过程为:

1. 配置并使能外设，再根据需求通过 DMA<sub>x</sub>\_CR0[DMACFG]设置 DMA 接管的外设输入输出通道;
2. 设置 DMA 中断使能、传输顺序以及传输长度和 XRAM 起始地址，然后写 DMA<sub>x</sub>\_CR0[DMAEN]和 DMA<sub>x</sub>\_CR0[DMABSY] = 1，启动 DMA;
3. 数据传输完毕后，中断标志位 DMA<sub>x</sub>\_CR0[DMAIF]硬件置 1，软件将其清 0;
4. 写 DMA<sub>x</sub>\_CR0[DMABSY] = 1，即可再次启动 DMA。

## 25.2 DMA 寄存器

### 25.2.1 DMA0\_CR0 (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG			DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0


位	名称	描述
[7]	DMAEN	DMA 通道 0 使能 0: 不使能 1: 使能
[6]	DMABSY	DMA 通道 0 忙状态/启动 读: 0: 通道 0 空闲 1: 通道 0 正在传输 写: 0: 无意义 1: 启动通道 0 开始传输
[5:3]	DMACFG	DMA 通道 0 外设与方向选择位 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I <sup>2</sup> C 到 XRAM 011: 从 XRAM 到 I <sup>2</sup> C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2   备注: 当通道0忙状态时不可改变
[2]	DMAIE	DMA 中断使能 0: 不使能 1: 使能
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送 1: 低位字节先接收或发送   备注: 此位的设置针对 16 位数据模式, 8 位数据模式时应配置为 0; 当通道 0 或 1 忙状态时不可改变

[0]	DMAIF	DMA 通道 0 传输中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件
-----	-------	--

### 25.2.2 DMA1\_CR0 (0x403B)


位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG			DBGSW	DBGEN	DMAIF
类型	R/W	R/W/1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	DMAEN	DMA 通道 1 使能 0: 不使能 1: 使能
[6]	DMABSY	DMA 通道 1 忙状态/启动 读: 0: 通道 1 空闲 1: 通道 1 正在传输 写: 0: 无意义 1: 启动通道 1 开始传输
[5:3]	DMACFG	DMA 通道 1 外设与方向选择 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I <sup>2</sup> C 到 XRAM 011: 从 XRAM 到 I <sup>2</sup> C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2   备注: 当通道 1 忙状态时不可改变
[2]	DBGSW	Debug 模式指向区域选择 0: Debug 区域选择 XSFR(导出地址空间: 0x4020 ~ 0x40FF) 1: Debug 区域选择 XRAM(导出地址空间: 0x0000 ~ 0x0317)

[1]	DBGEN	<p>Debug 模式使能</p> <p>当 DMA1_CR0[DMACFG]配置为 101, DMA1_CR0[DBGEN] = 1 时, DMA 将进入 Debug 模式。此时使能 SPI, DMA 自动将 DMA1_CR0[DBGSW]指定区域内的相关数据通过 MOSI 发送出去, DMA1_BA/DMA1_LEN 用于指定区域内相关数据的起始地址和范围。</p> <p>0: 不使能 1: 使能</p> <p> 备注: 进入 Debug 模式后, DMA 通道 1 中断自动关闭</p>
[0]	DMAIF	<p>DMA 通道 1 中断事件标志位</p> <p>读: 0: 未发生中断事件 1: 发生中断事件</p> <p>写: 0: 清 0 1: 产生中断事件</p>

### 25.2.3 DMA0\_LEN (0x403C)


位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5:0]	DMA0_LEN	<p>DMA 通道 0 传输长度配置</p> <p>读: DMA 通道 0 目前传输的字节是第几字节(0 表示第 1 字节)</p> <p>写: DMA 通道 0 XRAM 数据传输长度</p> <p> 备注: 当通道 0 忙状态时不可改变。当 DMA0_CR0[ENDIAN] = 1(低字节先接收或发送)时, 推荐 DMA0_LEN 设置为奇数。</p>

### 25.2.4 DMA0\_BA (0x403E, 0x403F)


DMA0_BAH(0x403E)								
位	15	14	13	12	11	10	9	8
名称	RSV					DMA0_BA[10:8]		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0
DMA0_BAL(0x403F)								

位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:11]	RSV	保留
[10:0]	DMA0_BA	<p>DMA 通道 0 传输数据起始地址设定 DMA 通道 0 XRAM 首地址 当通道 0 忙状态时不可改变</p> <p> 备注: 通道 0 传输的 XRAM 地址空间区域为: DMA0_BA[10:0] ~ (DMA0_BA[10:0] + DMA0_LEN[5:0])</p>


### 25.2.5 DMA1\_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5:0]	DMA1_LEN	<p>DMA 通道 1 传输数据长度配置 读: DMA 通道 1 目前传输的字节是第几字节(0 表示第 1 字节) 写: DMA 通道 1 XRAM 数据传输长度</p> <p> 备注: 当通道 1 忙状态时不可改变。当 DMA0_CR0[ENDIAN] = 1(低字节先接收或发送)时, 推荐 DMA1_LEN 设置为奇数。</p>

## 25.2.6 DMA1\_BA (0x4040, 0x4041)

DMA1_BAH(0x4040)								
位	15	14	13	12	11	10	9	8
名称	RSV					DMA1_BA[10:8]		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0
DMA1_BAL(0x4041)								
位	7	6	5	4	3	2	1	0
名称	DMA1_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:11]	RSV	保留
[10:0]	DMA1_BA	DMA 通道 1 传输数据起始地址配置 DMA 通道 1 XRAM 起始地址 当通道 1 忙状态时不可改变   备注: 通道 1 传输数据的 XRAM 地址空间区域为: DMA1_BA[10:0] ~ (DMA1_BA[10:0] + DMA1_LEN[5:0])



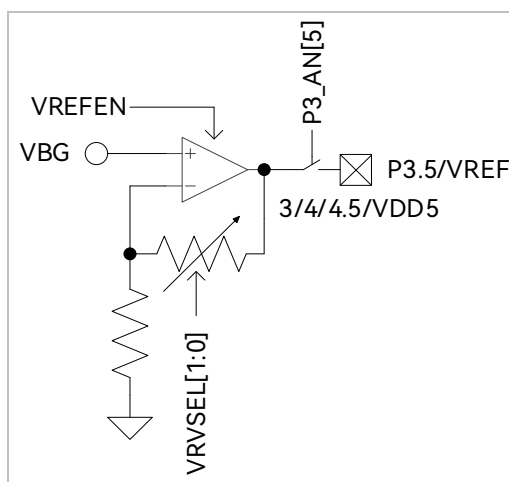
备注:

当 DMA 通道外设选择为 I<sup>2</sup>C 时(包括从 I<sup>2</sup>C 到 XRAM、从 XRAM 到 I<sup>2</sup>C), I<sup>2</sup>C 通讯的 START + Address 中断需 MCU 软件清除。I<sup>2</sup>C 为从机时, 若遇到 STOP, 配置 I2C\_SR[I2CSTP]=0 以清除 I<sup>2</sup>C 中断, 并重新启动 DMA 传输。

## 26 VREF

### 26.1 VREF 模块的操作说明

图 26-1 VREF 模块输入输出端口



VREF 模块输入输出端口如图 26-1 所示。VREF 是参考电压生成模块，给 ADC 和 DAC 模块提供内部参考基准电压。VBG 是由芯片内部提供的电压。

配置  $VREF\_VHALF\_CR[VREFEN] = 1$ ，使能 VREF。 $VREF\_VHALF\_CR[VRVSEL]$  选择输出电压。配置  $P3\_AN[5] = 1$  输出 VREF 电压至 P3.5。

### 26.2 VREF 寄存器

#### 26.2.1 VREF\_VHALF\_CR (0x404F)

位	7	6	5	4	3	2	1	0
名称	VRVSEL		RSV	VREFEN	RSV			VHALFEN
类型	R/W	R/W	-	R/W	-	-	-	R/W
复位值	0	0	-	0	-	-	-	0

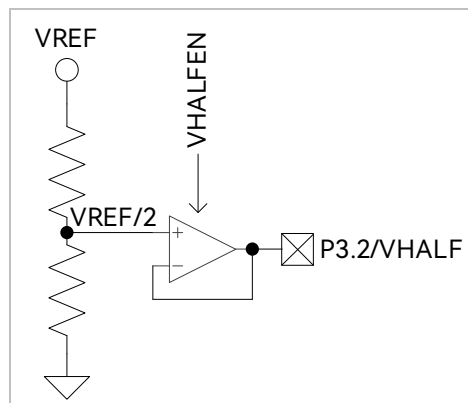
位	名称	描述
[7:6]	VRVSEL	VREF 模块输出参考电压选择 00: 4.5V 01: VDD5 10: 3V 11: 4V

[5]	RSV	保留
[4]	VREFEN	VREF 模块使能 0: 不使能。设置 P3_AN[5] = 1，外部参考电压从 P3.5 输入 1: 使能。设置 P3_AN[5] = 1，内部 VREF 参考送出至 P3.5 引脚。引脚外接 1 $\mu$ F ~ 4.7 $\mu$ F 电容提高 VREF 稳定性。
[3:1]	RSV	保留
[0]	VHALFEN	VHALF 使能 0: 不使能 1: 使能

## 27 VHALF

### 27.1 VHALF 模块的操作说明

图 27-1 VHALF 模块输入输出端口



VHALF 模块输入输出端口如图 27-1 所示。该模块产生参考电压  $VREF/2$ 。

配置  $VREF\_VHALF\_CR[VHALFEN] = 1$ ，使能 VHALF，并将其输出至 P3.2，引脚外接  $1\mu F$  电容。

### 27.2 VHALF 寄存器

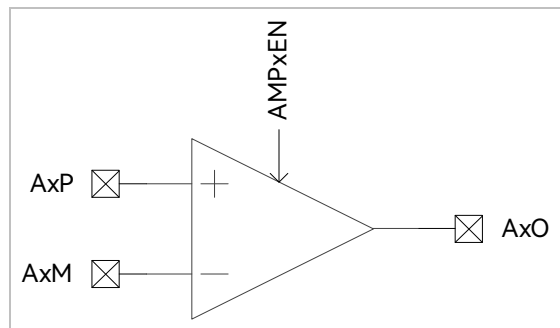
VHALF 寄存器参考  $VREF\_VHALF\_CR$  (0x404F)。

## 28 运放

### 28.1 运放简介

芯片最多集成有 3 个高速独立运算放大器，分别为 AMP0、AMP1、AMP2。每个运放均有独立的使能端。其中 AMP0 可配置为可编程增益放大器。

图 28-1 运算放大模块示意图



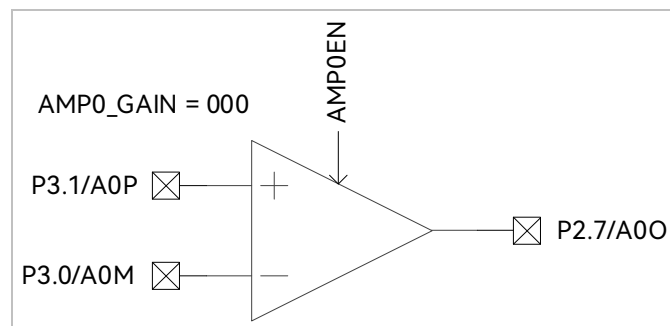
### 28.2 运放操作说明

#### 28.2.1 母线电流采样运放(AMP0)

AMP0 有普通模式和 PGA 差分输入模式 2 种工作模式。

##### 28.2.1.1 AMP0 普通模式

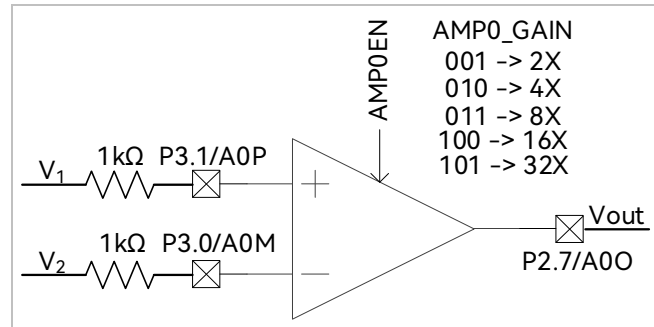
图 28-2 母线电流运放 AMP0



母线电流运放的输入输出对应的端口如图 28-2 所示。配置  $AMP\_CR[AMP0EN] = 1$ ，使能 AMP0，硬件自动将相关联的三个端口 P2.7、P3.0 和 P3.1 全部配置为模拟信号模式。

### 28.2.1.2 AMP0 PGA 差分输入模式

图 28-3 AMP0 工作在 PGA 差分输入模式



如图 28-3 所示，AMP0 的正输入端和负输入端在外部电路分别串联一个 1kΩ 的电阻。

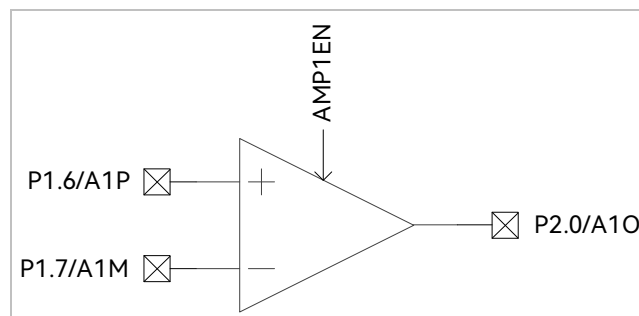
使用 AMP0 PGA 差分输入模式时，通过 AMP0\_GAIN 设定放大倍数，配置 AMP\_CR[AMP0EN]=1，使能 AMP0。

运放的输出与输入之间的关系为： $V_{out} = V_{HALF} + (V_1 - V_2) * AMP0\_GAIN$ 。

## 28.2.2 相电流运放(AMP1/AMP2)

### 28.2.2.1 AMP1 普通模式

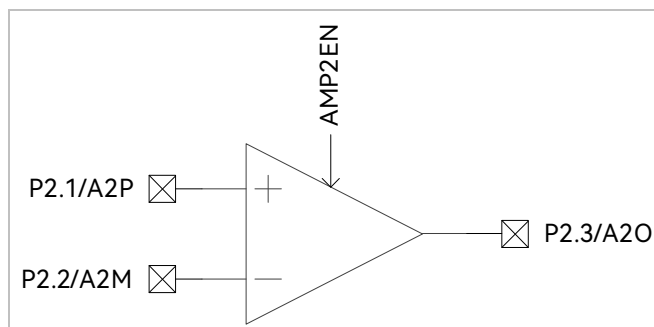
图 28-4 AMP1 输入输出相关端口



相电流运放输入输出对应的端口如图 28-4 所示。配置 AMP\_CR[AMP1EN] = 1，使能相电流运放 AMP1，硬件将相关联的三个端口 P1.6、P1.7 和 P2.0 全部设置成模拟信号模式。

## 28.2.2.2 AMP2 普通模式

图 28-5 AMP2 输入输出相关端口



相电流运放输入输出端对应的端口如图 28-5 所示。配置  $\text{AMP\_CR}[\text{AMP2EN}] = 1$ ，使能相电流运放 AMP2，硬件将相关联的三个端口 P2.1、P2.2 和 P2.3 全部设置成模拟信号模式。

## 28.3 运放寄存器


## 28.3.1 AMP\_CR (0x404E)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP2EN	AMP1EN	AMP0EN
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

位	名称	描述
[7:3]	RSV	保留
[2]	AMP2EN	AMP2 使能 0: 不使能 1: 使能
[1]	AMP1EN	AMP1 使能 0: 不使能 1: 使能
[0]	AMP0EN	AMP0 使能 0: 不使能 1: 使能

## 28.3.2 AMP0\_GAIN (0x4034)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP0_GAIN		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

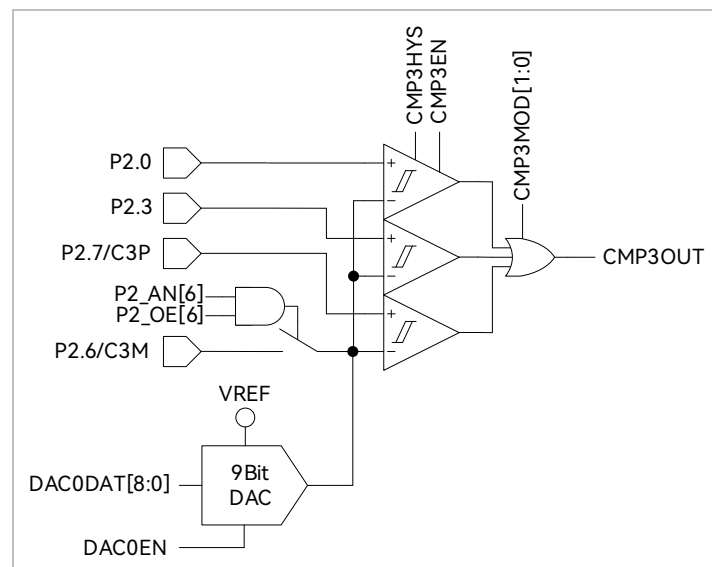
位	名称	描述
[7:3]	RSV	保留
[2:0]	AMP0_GAIN	<p>运放放大倍数设置</p> <p>000: 放大倍数由外部电路配置</p> <p>001: 2 倍</p> <p>010: 4 倍</p> <p>011: 8 倍</p> <p>100: 16 倍</p> <p>101: 保留</p> <p>110: 保留</p> <p>111: 保留</p> <p> 备注: 内置放大倍数为同向放大, 当输入电压差为 0 时, 输出电压为 VHALF, 如需其他用途, 配置 AMP0_GAIN = 000, 使用外部电路配置放大倍数。</p>

## 29 比较器

### 29.1 比较器操作说明

#### 29.1.1 比较器 CMP3

图 29-1 CMP3 的输入输出端口



CMP3 的输入输出端口如图 29-1 所示。

配置 CMP3 的步骤为:

- 配置 P2\_AN[6]、P2\_OE[6] = 1，使比较器负端信号输入至 P2.6。负输入端参考电压可使用来自片内 DAC0 输出电压或外部电路输入电压。选择 DAC0 输出，在 P2.6 和地之间外接电容(推荐容值 100pF，DAC0 输出一段时间后输出电压稳定);
- 配置 CMP\_CR1[CMP3MOD]，选择单比较器输入、双比较器输入、三比较器输入模式;
  - > 配置 CMP\_CR1[CMP3MOD] = 00，CMP3 为单比较器输入模式，输入输出端口及接法如图 29-2 所示
  - > 配置 CMP\_CR1[CMP3MOD] = 01，CMP3 为双比较器输入模式，输入输出端口及接法如图 29-3 所示
  - > 配置 CMP\_CR1[CMP3MOD] = 1X，CMP3 为三比较器输入模式，输入输出端口及接法如图 29-4 所示
- 配置 CMP\_CR1[CMP3HYS]，选择是否有迟滞;
- 配置 CMP\_CR1[CMP3EN] = 1，使能 CMP3。

图 29-2 单比较器输入模式

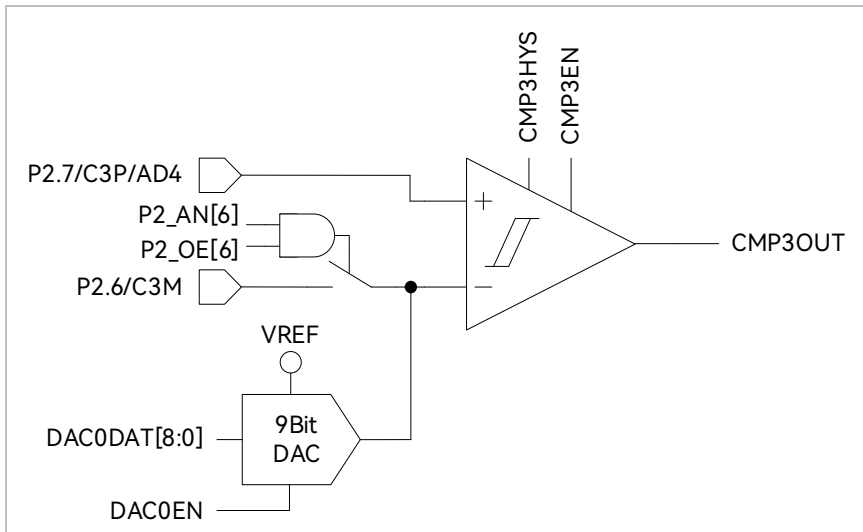


图 29-3 双比较器输入模式

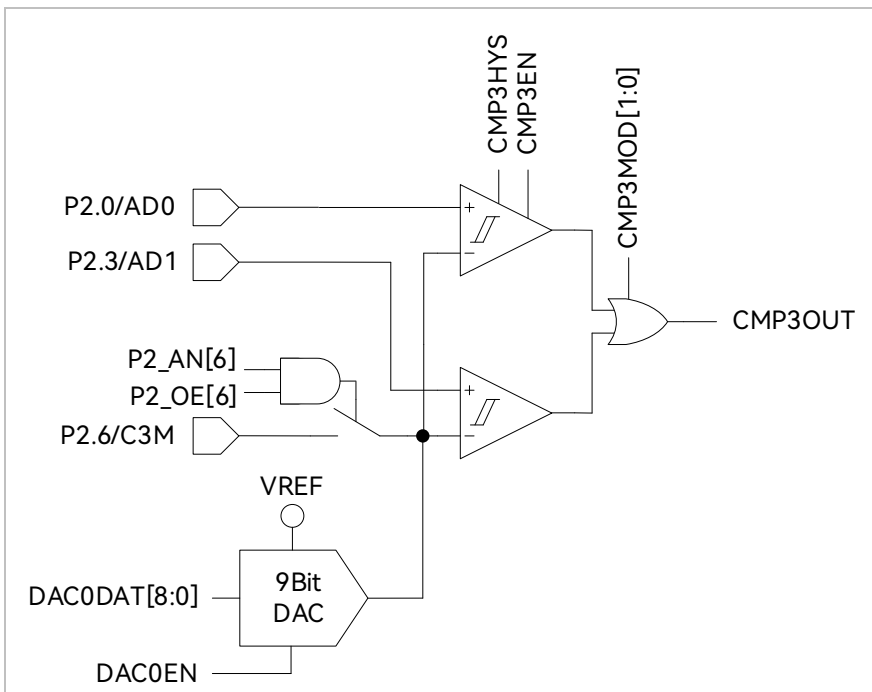
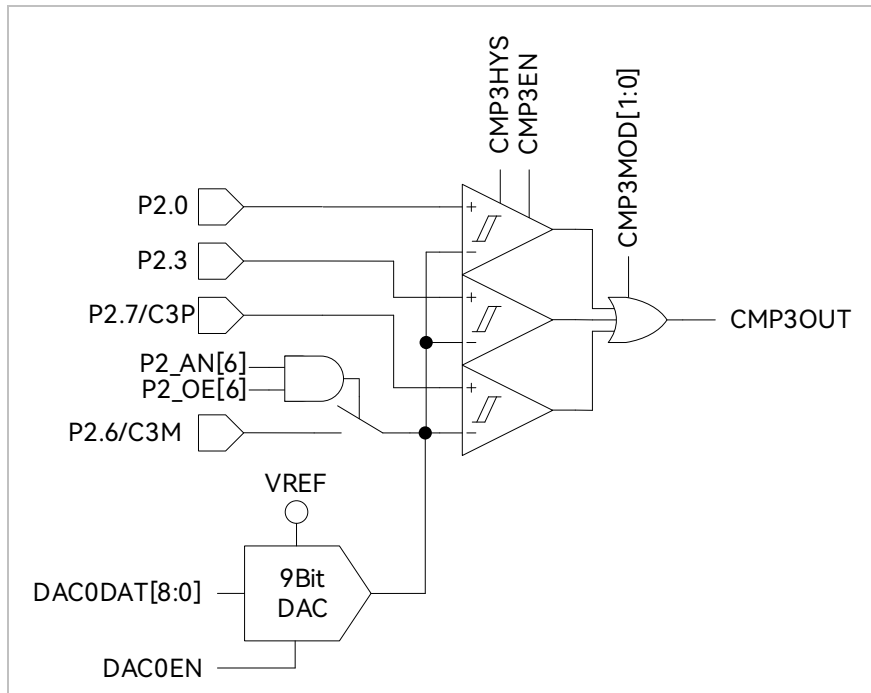


图 29-4 三比较器输入模式



### 29.1.1.1 过流保护

当过流保护信号产生时，自动将 DRV\_OUT[MOE]清 0，输出空闲电压，停止电机的驱动，保护芯片和电机。配置 EVT\_FILTER[MOEMD] = 01，使能过流保护功能，电流超过设定值时自动关闭输出，同时产生过流保护中断请求。配置 EVT\_FILTER[MOEMD] = 00，过流时不会自动关闭输出，但会产生过流保护中断请求。

过流保护事件可配置 EVT\_FILTER[EFSRC]选择由 CMP3 中断或外部中断 INT0 产生。配置 EVT\_FILTER[EFSRC] = 1，配置 TCON[IT0]选择外部中断 INT0 的中断触发沿，外部中断 INT0 产生过流保护信号，此时保护中断为外部中断 INT0。配置 EVT\_FILTER[EFSRC] = 0，配置 CMP\_CR0[CMP3IM] = 11，过流保护信号由 CMP3 的上升沿产生，此时保护中断为 CMP3 中断。当处于三电阻电流采样模式下，配置 CMP\_CR1[CMP3MOD]为三比较器输入模式，任意一相电流过流时，CMP3 中断产生过流保护信号；除三电阻电流采样模式外，配置 CMP\_CR1[CMP3MOD]为单比较器输入模式，母线过流时，由 CMP3 产生过流保护信号。

过流保护事件的输入信号可配置 EVT\_FILTER[EFDIV]使能滤波功能，通过配置 EVT\_FILTER[EFDIV] = 01/10/11 选择滤波宽度为 4/8/16 个时钟周期。使能滤波功能后，滤波后的信号会比滤波前的信号延迟 4/8/16 个时钟周期。

### 29.1.1.2 逐波限流

逐波限流功能应用于基于方波控制的 BLDC 电机驱动。当过流保护事件发生，DRV\_OUT[MOE]被清 0 一段时

间后，由硬件将其置 1，自动恢复电机驱动。配置  $CMP\_CR0[CMP3IM] = 11$ ， $DRV\_OUT[MOE]$ 在  $CMP3OUT$  的上升沿清 0，产生保护动作。配置  $EVT\_FILT[MOEMD] = 10$ ，产生保护事件后自动关闭输出，在 Driver 计数器的上溢下溢事件或  $10\mu s$  之后，自动使能  $DRV\_OUT[MOE]$ ，恢复驱动。如果配置  $EVT\_FILT[MOEMD] = 11$ ，产生保护事件后自动关闭输出；在 Driver 计数器的上溢下溢事件或  $5\mu s$  之后，自动使能  $DRV\_OUT[MOE]$ ，恢复驱动。

图 29-5  $EVT\_FILT[MOEMD] = 10$ ，逐波限流波形( $t_2 - t_1 = 10\mu s$ )

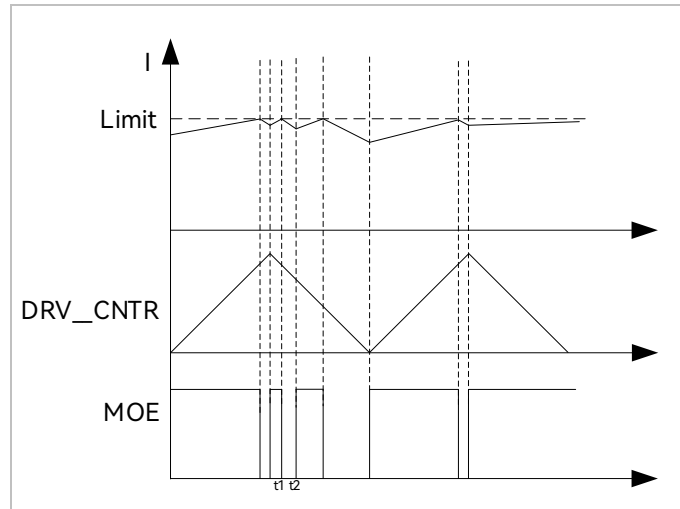
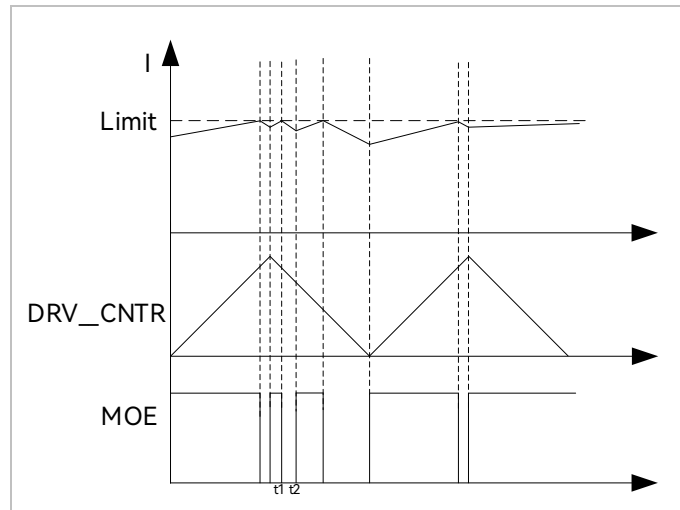


图 29-6  $EVT\_FILT[MOEMD] = 11$ ，逐波限流波形( $t_2 - t_1 = 5\mu s$ )



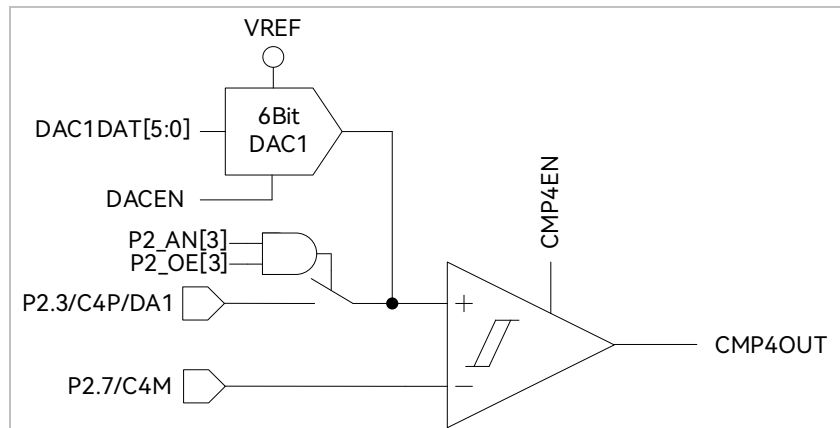
## 29.1.2 比较器 CMP4

CMP4OUT 可由软件读取或外部中断 INT0 判断是否翻转。当 CMP3 用于逐波限流保护时，使用 CMP4 用于母线电流保护。CMP4 触发母线电流过流保护后需要软件关闭输出。

配置 CMP4 的步骤为:

1. 配置 P2\_AN[3] = 1, P2\_OE[3] = 1, 使能 CMP4 正输入端参考电压。参考电压来源可为芯片内部 DAC1 输出电压或外部电路输入电压。选择 DAC1 输出, 在 P2.3 和地之间外接电容(推荐 100pF, DAC1 输出一段时间后输出电压稳定);
2. 配置 P2\_AN[7] = 1, P2.7 为模拟信号模式;
3. CMP\_CR2[CMP4EN] = 1, 使能 CMP4;
4. 外部中断 INT0 标志位清 0, 使能外部中断 INT0;
5. 配置 LVSR[EXT0CFG] = 111, 选择 CMP4 作为外部中断 0 的来源;
6. 配置 TCON[IT0] = 01, 选择下降沿触发外部中断 INT0。

图 29-7 CMP4 模块示意图



## 29.1.3 比较器组 CMPG

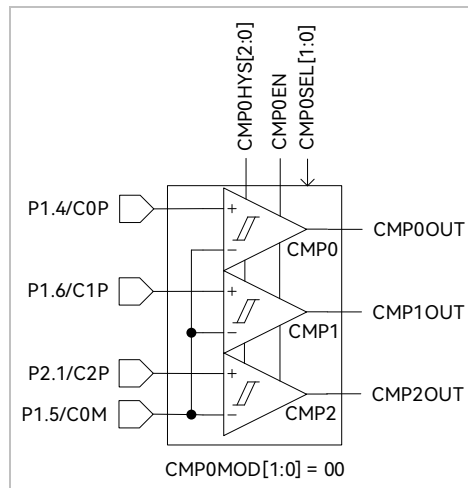
比较器组 CMPG 是 CMP0、CMP1 和 CMP2 的集合，有多种比较模式，分别用于不同应用场景。

### 29.1.3.1 无内置电阻三比较器模式

配置 CMP\_CR2[CMP0MOD] = 00, 选择无内置电阻三比较器模式，输入输出端口如图 29-8 所示，用于外置虚拟中心点电阻的电机反电动势 BEMF 检测。三个比较器的负输入端连在一起接 P1.5，正输入端分别接 P1.4、

P1.6、P2.1，输出分别为 CMP0OUT、CMP1OUT、CMP2OUT。此模式下具体比较器工作个数由 CMP\_CR2[CMP0SEL] 决定，CMP\_CR2[CMP0SEL]=00，CMP0、CMP1 和 CMP2 三个比较器同时工作，为推荐设置；CMP\_CR2[CMP0SEL]=01，仅 CMP0 工作，其余两个 CMP 闲置；CMP\_CR2[CMP0SEL]=10，仅 CMP1 工作，其余两个 CMP 闲置；CMP\_CR2[CMP0SEL]=11，仅 CMP2 工作，其余两个 CMP 闲置。

图 29-8 无内置电阻三比较器模式

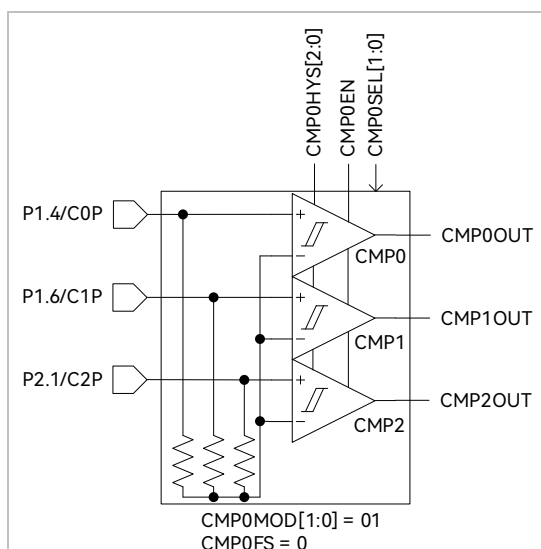


### 29.1.3.2 有内置电阻三比较器模式

配置 CMP\_CR2[CMP0MOD] = 01，选择有内置电阻三比较器模式，用于内置虚拟中心点电阻的电机反电动势 BEMF 检测。此时可通过设置功能转移位 CMP\_CR4[CMP0\_FS] 选择输入端口。此模式下具体比较器工作个数由 CMP\_CR2[CMP0SEL] 决定，CMP\_CR2[CMP0SEL]=00，CMP0、CMP1 和 CMP2 三比较器同时工作，为推荐设置；CMP\_CR2[CMP0SEL]=01，仅 CMP0 工作，其余两个 CMP 闲置；CMP\_CR2[CMP0SEL]=10，仅 CMP1 工作，其余两个 CMP 闲置；CMP\_CR2[CMP0SEL]=11，仅 CMP2 工作，其余两个 CMP 闲置。

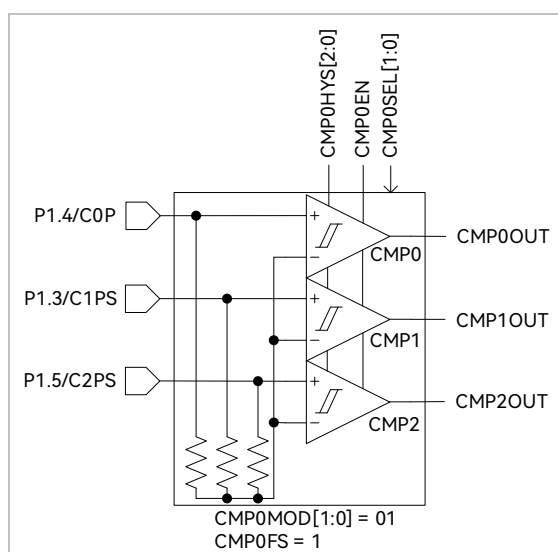
配置 CMP\_CR4[CMP0\_FS] = 0，输入输出端口如图 29-9 所示，三比较器的负输入端连在一起，接内置电阻中心点，正输入端分别接 P1.4、P1.6 和 P2.1，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

图 29-9 有内置电阻三比较器模式，无功能转移



CMP\_CR4[CMP0\_FS] = 1，输入输出端口如图 29-10 所示，三比较器的负输入端连在一起，接内置电阻中心点，正输入端分别接 P1.4、P1.3 和 P1.5，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

图 29-10 有内置电阻三比较器模式，功能转移

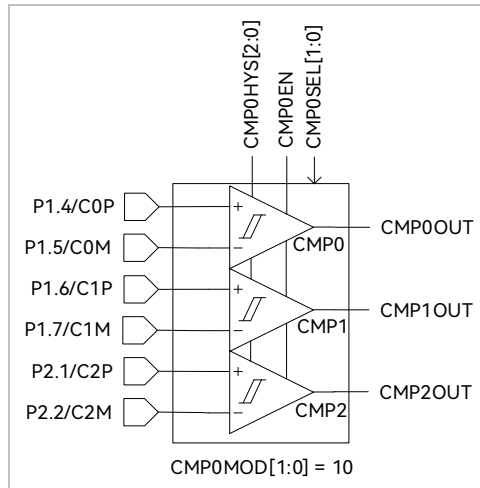


### 29.1.3.3 三差分比较器模式

配置 CMP\_CR2[CMP0MOD] = 10，选择三差分比较器模式，输入输出端口如图 29-11 所示，用于差分 Hall 传感器检测电机转子位置。三比较器的负输入端分别接 P1.5、P1.7 和 P2.2，正输入端分别接 P1.4、P1.6 和 P2.1，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。此模式下具体比较器工作个数由 CMP\_CR2[CMPOSEL] 决定，CMP\_CR2[CMPOSEL] = 00，CMP0、CMP1 和 CMP2 三比较器同时工作，为推荐设置；CMP\_CR2[CMPOSEL] = 01，仅 CMP0 工作，其余两个 CMP 闲置；CMP\_CR2[CMPOSEL] = 10，仅 CMP1 工作，

其余两个 CMP 闲置；CMP\_CR2[CMP0SEL] = 11，仅 CMP2 工作，其余两个 CMP 闲置。

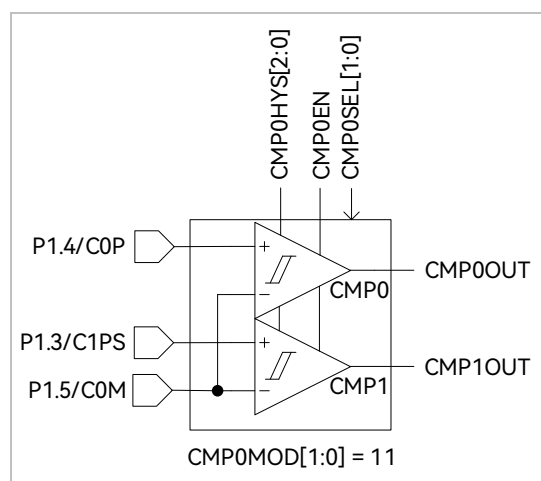
图 29-11 三差分比较器模式



#### 29.1.3.4 双比较器模式

配置 CMP\_CR2[CMP0MOD] = 11，选择双比较器模式，输入输出端口如图 29-12 所示，用于电机转速检测。双比较器的负输入端连在一起，接 P1.5，正输入端分别接 P1.4 和 P1.3，输出分别为 CMP0OUT 和 CMP1OUT。此模式下具体比较器工作个数由 CMP\_CR2[CMP0SEL] 决定，CMP\_CR2[CMP0SEL] = 00，CMP0 和 CMP1 双比较器同时工作，为推荐设置；CMP\_CR2[CMP0SEL] = 01，仅 CMP0 工作，CMP1 闲置；CMP\_CR2[CMP0SEL] = 10，仅 CMP1 工作，CMP0 闲置。

图 29-12 双比较器模式

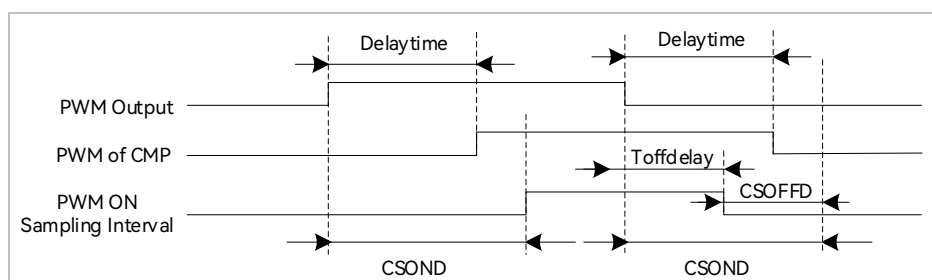


CMP0/CMP1/CMP2 的输出信号送入滤波和采样模块后送入 Timer1。

### 29.1.4 比较器采样

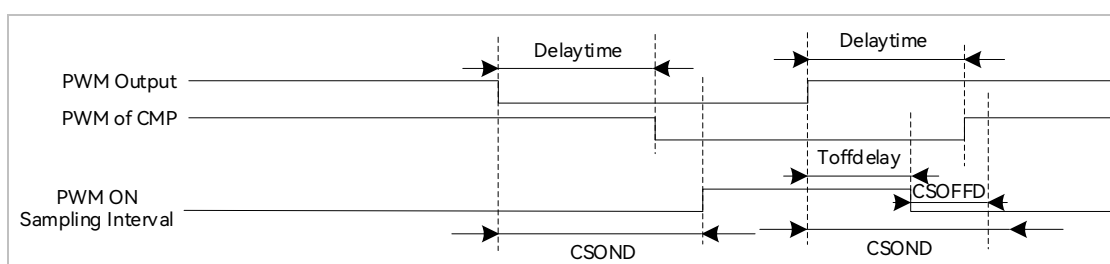
比较器采样功能主要用于方波驱动和 RSD 顺逆风判断功能，可消除来自于驱动电路的开关干扰。应用于方波驱动请参考 14.1.2.3，应用于 RSD 请参考 15.1.7.1 章节。

图 29-13 PWM ON 采样模式



PWM 输出反映到比较器的输出存在延迟，该延迟主要受以下因素影响：驱动电阻的大小，功率器件的开关速度，比较器的输入延迟和迟滞设置。图中的 delaytime 为从芯片输出电平到比较器输出电平的延迟时间。进行高电平采样时，采样区间应被比较器实际输出的高电平所包络，首先设置采样开始延迟时间  $CMP\_SAMR[CSOND]$  以越过延迟以及功率器件开关的振铃区间。采样区间结束时刻为芯片输出 PWM 下降沿后延迟  $CMP\_SAMR[CSOND]$ ，此时实际采样窗口已经超出比较器上高电平对应的区间。设置采样停止提前时间  $CMP\_SAMR[CSOFFD]$ ，使得采样窗口在 PWM 输出下降沿延迟  $Toffdelay (Toffdelay = CMP\_SAMR[CSOND] - CMP\_SAMR[CSOFFD])$  后关闭。通过配置  $CMP\_SAMR[CSOND]$  和  $CMP\_SAMR[CSOFFD]$ ，可使采样区间位于比较器实际输出的高电平区间。

图 29-14 PWM OFF 采样模式



同理，进行低电平采样时，设置采样开始延迟时间  $CMP\_SAMR[CSOND]$  和采样停止提前时间  $CMP\_SAMR[CSOFFD]$ ，使实际采样区间位于比较器实际输出的低电区间。

测量 PWM 输出到比较器的延迟方法：设置  $CMP\_CR3[SAMSEL] = 00$ ，禁止比较器采样延迟功能。使能 PWM 输出和比较器，手动转动电机使比较器值翻转，测量 PWM 输出和比较器输出之间延迟。

## 29.2 比较器寄存器

### 29.2.1 CMP\_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMP0IM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	CMP3IM	CMP3 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升沿使 DRV_OUT[MOE]清 0，中断事件标志位 CMP_SR[CMP3IF]置 1，但不使能中断   备注: 用于逐波限流功能，需配置EVT_FILTER[MOEMD] = 10/11。
[5:4]	CMP2IM	CMP2 中断模式 参考 CMP_CR0[CMP0IM]描述
[3:2]	CMP1IM	CMP1 中断模式 参考 CMP_CR0[CMP0IM]描述
[1:0]	CMP0IM	CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断

### 29.2.2 CMP\_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	HALLSEL	CMP3MOD		CMP3EN	CMP3HYS	CMP0HYS		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	HALLSEL	Hall 功能转移 0: 功能不转移，P0.2、P3.7、P3.6 作为 Hall 信号的输入 1: 功能转移，P1.4、P1.6、P2.1 作为 Hall 信号的输入

[6:5]	CMP3MOD	CMP3 的模式选择 负输入端接 P2.6 或 DAC0 输出 00: 单比较器模式, P2.7 接正输入端, 参考图 29-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 29-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 29-4
[4]	CMP3EN	CMP3 使能 0: 不使能 1: 使能
[3]	CMP3HYS	CMP3 的迟滞电压选择 0: 无迟滞 1: 15mV
[2:0]	CMP0HYS	CMP0/1/2 迟滞电压选择: 000: 无迟滞 001: ±2.5mV 010: -5mV 011: +5mV 100: ±5mV 101: -10mV 110: +10mV 111: ±10mV

### 29.2.3 CMP\_CR2 (0xDA)

位	7	6	5	4	3	2	1	0
名称	CMP4EN	CMP0MOD		CMP0SEL		CMP0CSEL		CMP0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	CMP4EN	CMP4使能 0: 不使能 1: 使能
[6:5]	CMP0MOD	CMPG 的模式设置 00: 无内置电阻三比较器模式, 参考图 29-8 01: 有内置电阻三比较器模式, 可由 CMP_CR4[CMP0_FS]配置是否功能转移, 参考图 29-9 和图 29-10 10: 三差分比较器模式, 参考图 29-11 11: 双比较器模式, CMP0/CMP1 工作, CMP2 不工作, 参考图 29-12
[4:3]	CMP0SEL	CMPG 的端口组合选择, 与 CMP_CR2[CMP0MOD]组合使用。默认值为 00。在方波驱动应用下, 由 TIM1_DBRx[T1CPE]的设定值自动控制 CMP_CR2[CMP0SEL], 控制各比较器的使能。

表 29-1 CMPG 端口与 CMP\_CR2[CMP0MOD]组合的功能描述

CMP0MOD	CMP0SEL	功能描述
00	00	CMP0/1/2 同时工作，参考图 29-8，3 个比较器的负输入端均接 C0M，硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较，其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
	10	CMP1 工作，CMP0/2 闲置，正输入端接 C1P，负输入端接 C0M，输出接 CMP1OUT
	11	CMP2 工作，CMP0/1 闲置，正输入端接 C2P，负输入端接 C0M，输出接 CMP2OUT
01	00	CMP0/1/2 同时工作，参考图 29-9 和图 29-10，3 个比较器的负输入端接内置电阻的中心点。当 CMP_CR4[CMP0_FS] = 0 时，硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较；当 CMP_CR4[CMP0_FS] = 1 时，硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 C0M 比较，输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正端接 C0P，负端接内置 BEMF 电阻的中心点，输出接 CMP0OUT
	10	CMP1 工作，CMP0/2 闲置 CMP_CR4[CMP0_FS] = 0，正输入端接 C1P， CMP_CR4[CMP0_FS] = 1，正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP1OUT。
	11	CMP2 工作，CMP0/1 闲置 CMP_CR4[CMP0_FS] = 0，正输入端接 C2P， CMP_CR4[CMP0_FS] = 1，正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP2OUT。
10	00	CMP0/1/2 同时工作，参考图 29-11，3 个比较器的正输入端分别接 C0P、C1P、C2P，与之对应的负输入端分别接 C0M、C1M、C2M，其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。
	01	CMP0 工作，CMP1/2 闲置，正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
	10	CMP1 工作，CMP0/2 闲置，正输入端接 C1P，负输入端接 C1M，输出接 CMP1OUT
	11	CMPG 选择 CMP2 对应的端口组合，正输入端接 C2P，负输入端接 C2M，输出接 CMP2OUT

			00	CMP0/1 同时工作，参考图 29-12，2 个比较器的正输入端分别接 C0P、C1PS，负输入端接 C0M，输出结果分别送至 CMP0OUT、CMP1OUT。
		11	01	CMP0 工作，CMP1 闲置，即正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
			10	CMP1 工作，CMP0 闲置，即正输入端接 C1PS，负输入端接 C0M，输出接 CMP1OUT
			11	保留
[2:1]	CMP0CSEL	CMP0/1/2轮询速度选择 00: 正常轮询 01: 快速轮询 10: 偏低轮询 11: 低速轮询		
[0]	CMP0EN	CMP0/1/2使能 0: 不使能 1: 使能		

### 29.2.4 CMP\_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	CMPDTEN	DBGSEL		SAMSEL		RSV		
类型	R/W	R/W	R/W	R/W	R/W	-	-	-
复位值	0	0	0	0	0	-	-	-

位	名称	描述
[7]	CMPDTEN	比较器死区采样使能 0: 不使能 1: 使能
[6:5]	DBGSEL	输出 Debug 信号选择，输出到 P0.1 端口 00: 不使能 Debug 信号输出 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC 触发信号 11: 比较器采样区间
[4:3]	SAMSEL	CMP0、CMP1、CMP2 和 ADC 在 PWM ON/OFF 采样延迟使能 00: 在 ON 和 OFF 均采样，无延迟采样 01: 只在 OFF 采样，根据 CMP_SAMR 延迟采样 10: 只在 ON 采样，根据 CMP_SAMR 延迟采样 11: 在 ON 和 OFF 均采样，根据 CMP_SAMR 延迟采样
[2:0]	RSV	保留


## 29.2.5 CMP\_CR4 (0xE1)


位	7	6	5	4	3	2	1	0
名称	CMP4OUT	RSV				FAEN	CMP0_FS	RSV
类型	R	-	-	-	-	R/W	R/W	-
复位值	0	-	-	-	-	0	0	-

位	名称	描述
[7]	CMP4OUT	CMP4 比较结果
[6:3]	RSV	保留
[2]	FAEN	滤波采样系数扩大使能 使能后, TIM1_CR3[T1INM]和 CMP_SAMR 的基准时钟提高 4 倍 0: 不使能 1: 使能
[1]	CMP0_FS	CMP1/CMP2 功能转移 0: 功能不转移, 参考图 29-9 1: 功能转移, 仅当 CMP_CR2[CMP0_MOD] = 01 时有效, 其余无意义, 参考图 29-10
[0]	RSV	保留

## 29.2.6 CMP\_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CSOND				CSOFFD			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1

位	名称	描述
[7:4]	CSOND	<p>CMP0/CMP1/CMP2延迟开启采样时间</p> <p>在PWM从OFF到ON或ON到OFF状态时, 功率器件的导通和关闭会干扰比较器输入信号, 设置CMP_SAMR[CSOND]延迟使CMP0/CMP1/CMP2延迟开启采样, 从而避开干扰。延迟时间根据CMP_CR4[FAEN]设置是否乘4倍。</p> <p>CMP_CR4[FAEN] = 0: 延迟开启采样时间 = 8 * CMP_SAMR[CSOND] * T</p> <p>CMP_CR4[FAEN] = 1: 延迟开启采样时间 = 32 * CMP_SAMR[CSOND] * T</p> <p> 备注:</p> <ul style="list-style-type: none"> <li>&gt; CMP_SAMR[CSOND]必须大于或等于 CMP_SAMR[CSOFFD]</li> <li>&gt; 应用于 BLDC 驱动请参考采样</li> <li>&gt; 应用于 RSD 请参考 RSD 的比较器采样</li> </ul>
[3:0]	CSOFFD	<p>CMP0/CMP1/CMP2提前关闭采样时间</p> <p>设置CMP_SAMR[CSOND]后, 超出PWM波形后沿设定的CMP_SAMR[CSOND] - CMP_SAMR[CSOFFD]结束采样, 使采样区间被PWM区间包络。提前关闭采样时间根据</p>

		<p>CMP_CR4[FAEN]设置是否乘4倍。          CMP_CR4[FAEN] = 0: 关闭采样时间 = 8*CMP_SAMR[CSOFFD]*T          CMP_CR4[FAEN] = 1: 关闭采样时间 = 32*CMP_SAMR[CSOFFD]*T</p> <p> 备注:</p> <ul style="list-style-type: none"> <li>&gt; CMP_SAMR[CSOND]必须大于或等于 CMP_SAMR[CSOFFD]</li> <li>&gt; 应用于 BLDC 驱动请参考采样</li> <li>&gt; 应用于 RSD 请参考 RSD 的比较器采样</li> </ul>
--	--	---

### 29.2.7 CMP\_SR (0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMP0OUT
类型	R/W0	R/W0	R/W0	R/W0	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	CMP3IF	<p>CMP3 中断事件标志位</p> <p>读:</p> <p>0: 未发生中断事件 1: 发生中断事件</p> <p>写:</p> <p>0: 清 0 1: 无意义</p>
[6]	CMP2IF	<p>CMP2 中断事件标志位</p> <p>读:</p> <p>0: 未发生中断事件 1: 发生中断事件</p> <p>写:</p> <p>0: 清 0 1: 无意义</p>
[5]	CMP1IF	<p>CMP1 中断事件标志位</p> <p>读:</p> <p>0: 未发生中断事件 1: 发生中断事件</p> <p>写:</p> <p>0: 清 0 1: 无意义</p>
[4]	CMP0IF	<p>CMP0 中断事件标志位</p> <p>读:</p> <p>0: 未发生中断事件 1: 发生中断事件</p>

		写: 0: 清 0 1: 无意义
[3]	CMP3OUT	CMP3 比较结果
[2]	CMP2OUT	CMP2 比较结果
[1]	CMP1OUT	CMP1 比较结果
[0]	CMP0OUT	CMP0 比较结果

### 29.2.8 EVT\_FILT (0xD9)

位	7	6	5	4	3	2	1	0
名称	RSV			MOEMD		EFSRC	EFDIV	
类型	-	-	-	R/W	R/W	R/W	R/W	R/W
复位值	-	-	-	0	0	0	0	0

位	名称	描述
[7:5]	RSV	保留
[4:3]	MOEMD	MOE 硬件清 0 和使能选择 发生电流保护事件会使 MOE 硬件清 0 和使能 00: MOE 不自动清 0 01: MOE 自动清 0 10: MOE 自动清 0, 且在 Driver 计数器的上溢下溢事件或 10 $\mu$ s 后自动使能 MOE(用于方波驱动)。 11: MOE 自动清 0, 且在 Driver 计数器的上溢下溢事件或 5 $\mu$ s 后自动使能 MOE(用于方波驱动)。
[2]	EFSRC	电流保护事件的输入来源 0: CMP3 中断 1: 外部中断 INTO
[1:0]	EFDIV	电流保护事件滤波宽度 00: 不滤波 01: 4 个系统时钟周期 10: 8 个系统时钟周期 11: 16 个系统时钟周期

### 29.2.9 TSD\_CR (0x402F)

位	7	6	5	4	3	2	1	0
名称	TSDEN	RSV			TSDADJ			
类型	R/W	-	-	-	R/W	R/W	R/W	R/W
复位值	0	-	-	-	1	1	1	1

位	名称	描述
---	----	----

[7]	TSDEN	温度检测功能使能 0: 不使能 1: 使能
[6:4]	RSV	保留
[3:0]	TSDADJ	过温保护温度(测量的芯片结温) 0000: 71°C 0001: 75°C 0010: 80°C 0011: 84°C 0100: 89°C 0101: 94°C 0110: 99°C 0111: 105°C 1000: 111°C 1001: 116°C 1010: 123°C 1011: 131°C 1100: 136°C 1101: 142°C 1110: 150°C 1111: 保留

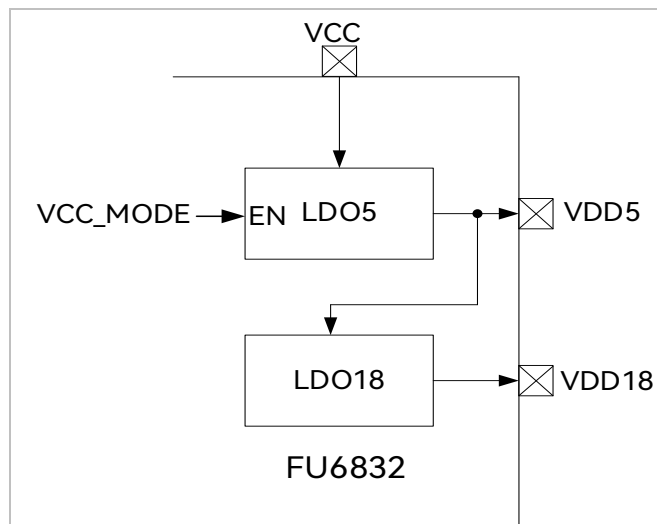
## 30 电源模块

### 30.1 LDO

芯片内部含有两个 LDO 输出模块：LDO5 和 LDO18。

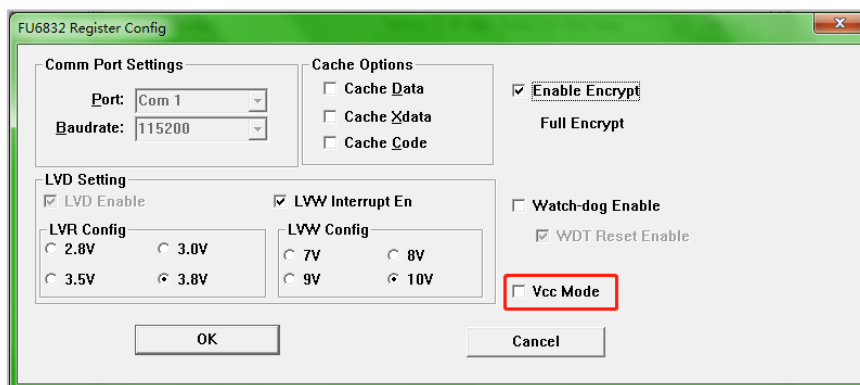
#### 30.1.1 LDO 模块的操作说明

图 30-1 电源模块功能框图



LDO 模块对应的输入输出端口如图 30-1 所示。LDO 将输入电源电压降压至 5V(VDD5)和 1.85V(VDD18)，分别给芯片内部模拟和数字模块供电。配置 VCC\_MODE，VDD5 可选择内部 LDO5 产生或外部供给。如图 30-2 所示，在调试工具中，不勾选 Vcc Mode，则 VCC\_MODE = 0，此时 VDD5 电压由内部 LDO 产生；若勾选，则 VCC\_MODE = 1，外接 5V 电压至 VDD5。

图 30-2 VCC\_MODE 配置



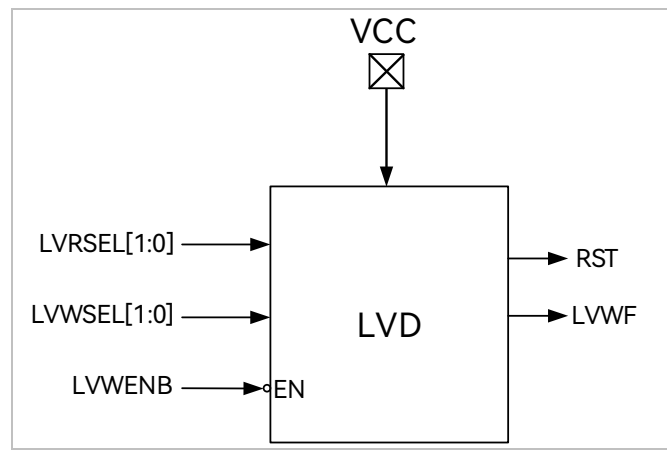
## 30.2 低压检测

### 30.2.1 低压检测简介

芯片低压检测包括两个部分: 低电压预警和低电压复位。

### 30.2.2 低压检测操作说明

图 30-3 低电压检测模块

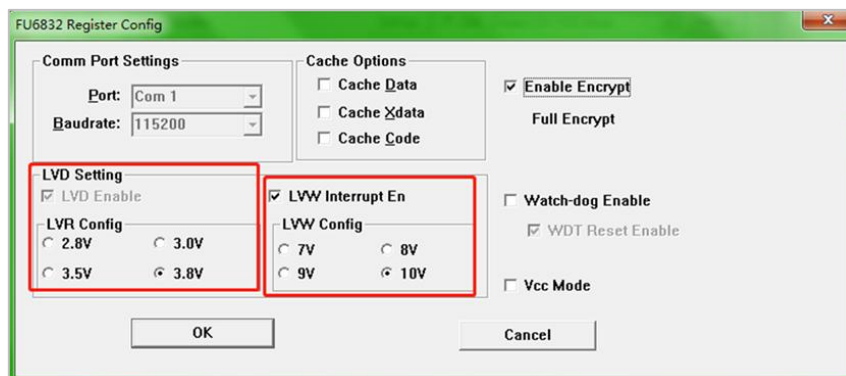


低压检测模块操作说明如下:

- > 低电压预警和低电压复位默认一直使能
- > 低电压预警电压可设置为7/8/9/10V四个档位，可使能中断。使能中断后当VCC电压低于预警电压设定值时，触发中断
- > 低电压复位电压可设置为2.8/3.0/3.5/3.8V四个档位。当VCC电压低于复位电压设定值后，芯片复位

低电压预警电压、中断配置以及低电压复位电压通过编译器中配置选项完成，如图 30-4 所示。其中，LVR Config 设置低电压复位电压，LVW Interrupt En 设置低电压中断使能，LVW Config 设置低电压预警电压。

图 30-4 低电压预警电压、中断配置以及低电压复位电压设置



## 30.2.3 低压检测寄存器

### 30.2.3.1 LVSR (0xDB)

位	7	6	5	4	3	2	1	0
名称	RSV		EXT0CFG			TSDf	LVWF	LVWIF
类型	-	-	R/W	R/W	R/W	R	R	R/W0
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5:3]	EXT0CFG	外部中断 INTO 接口选择 000: P0.0 001: P0.1 010: P0.2 011: P0.3 100: P0.4 101: P0.5 110: P0.6 111: CMP4 输出
[2]	TSDf	过温状态位 0: 当前温度未超过设定温度 1: 当前温度超过设定温度   备注: 此标志位常与 TSD 中断事件标志位 TCON[5]配合使用
[1]	LVWF	VCC 低电压标志位 反映当前是否处于低电压状态 0: 当前无低电压报警 1: 当前低电压报警
[0]	LVWIF	VCC 低电压中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义   备注: 当低电压检测中断不使能, 该位不会硬件置 1

# 31 FLASH

## 31.1 Flash 简介

芯片片内提供 16k 字节的 Flash 空间。不仅支持全芯片擦除/写入，还支持扇区擦除/写入。

主要特性:

- > 每个扇区为128字节，共计128个扇区
- > 最后一个扇区(地址范围: 0x3F80 ~ 0x3FFF)任何时刻不会被擦除
- > 扇区擦除和芯片擦除时间约120ms ~ 150ms

## 31.2 Flash 操作说明



- > 为确保对Flash操作的安全性，在自烧录前禁止所有中断事件，避免中断处理中的MOVX指令对Flash进行误操作。
- > Flash在执行擦除和编程操作之前先解锁Flash，向Flash开锁寄存器FLA\_KEY依次写入0x5A，0x1F后开启软件编程Flash功能。若顺序不对或写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写FLA\_CR的动作都会使FLA\_KEY再次上锁。
- > 程序执行过程中如果对Flash进行改写操作，CRC也会随之改变

## 31.3 Flash 寄存器

### 31.3.1 FLA\_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV			FLAERR	RSV	FLAPRE	FLAERS	FLAEN
类型	-	-	-	R	-	R/W	R/W	R/W
复位值	-	-	-	0	-	0	0	0

位	名称	描述
[7:5]	RSV	保留
[4]	FLAERR	编程出错标志位 0: 对 Flash 自写时，编程或预编程操作成功 1: 对 Flash 自写时，编程或预编程操作失败
[3]	RSV	保留

[2]	FLAPRE	扇区预编程使能(扇区擦除前须先对本扇区预编程) 0: 不使能 1: 使能   备注: 只有在FLA_CR[FLAEN] = 1时, FLA_CR[FLAPRE]才起作用
[1]	FLAERS	扇区擦除使能 0: 不使能 1: 使能   备注: 只有在FLA_CR[FLAEN] = 1时, FLA_CR[FLAERS]才起作用
[0]	FLAEN	编程使能 0: 不使能 1: 使能

### 31.3.2 FLA\_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	FLA_KEY	写: 按顺序写入 0x5A, 0x1F 以解除 Flash 操作限制; 往 FLA_CR 写任意值以限制 Flash 操作

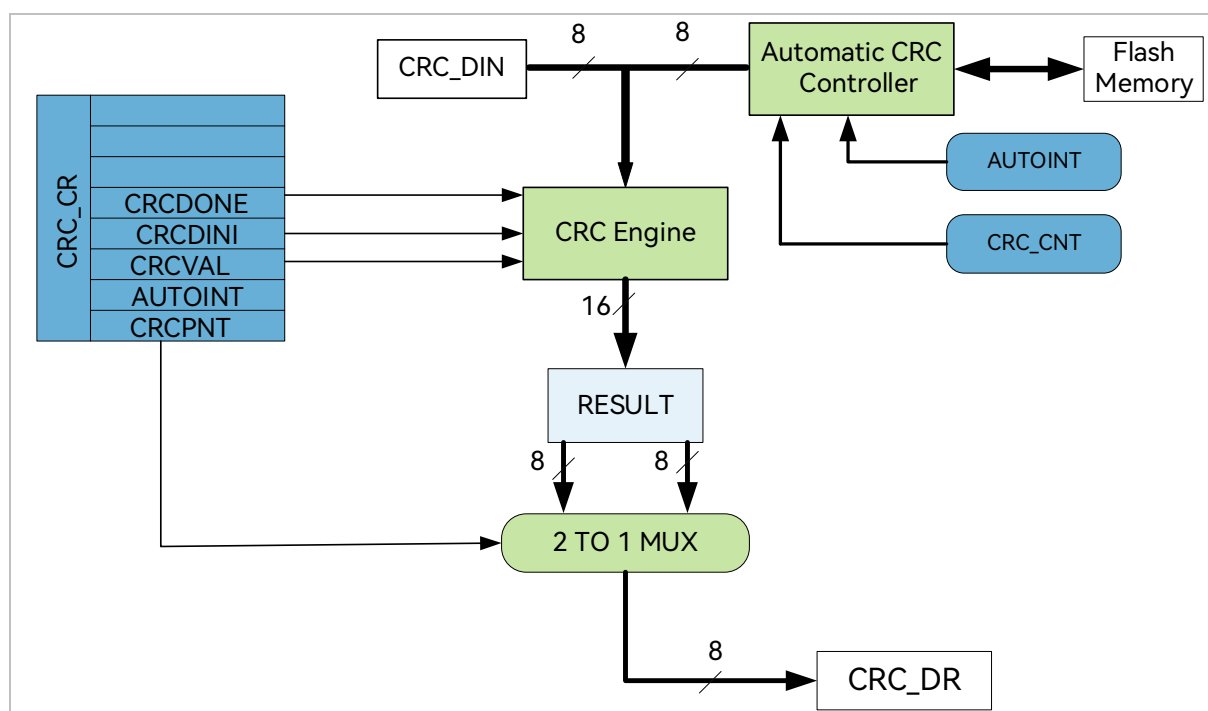
位	7	6	5	4	3	2	1	0
名称	RSV						FLAKSTA	
类型	-	-	-	-	-	-	R	R
复位值	-	-	-	-	-	-	0	0

位	名称	描述
[7:2]	RSV	保留
[1:0]	FLAKSTA	读:反映的是 Flash 解锁状态 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 10: 冻结 11: 开锁

## 32 CRC

### 32.1 CRC 功能框图

图 32-1 CRC 功能框图



CRC 根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 32-1 所示，CRC 接收 CRC\_DIN 寄存器的 8 位数据，计算完成后将 16 位结果发送至内部寄存器，通过 CRC\_CR[CRC\_PNT]和 CRC\_DR 间接访问内部结果寄存器。

### 32.2 CRC16 多项式

芯片基于 CRC16-CCITT-FALSE 标准的多项式。

表 32-1 CRC 标准与多项式

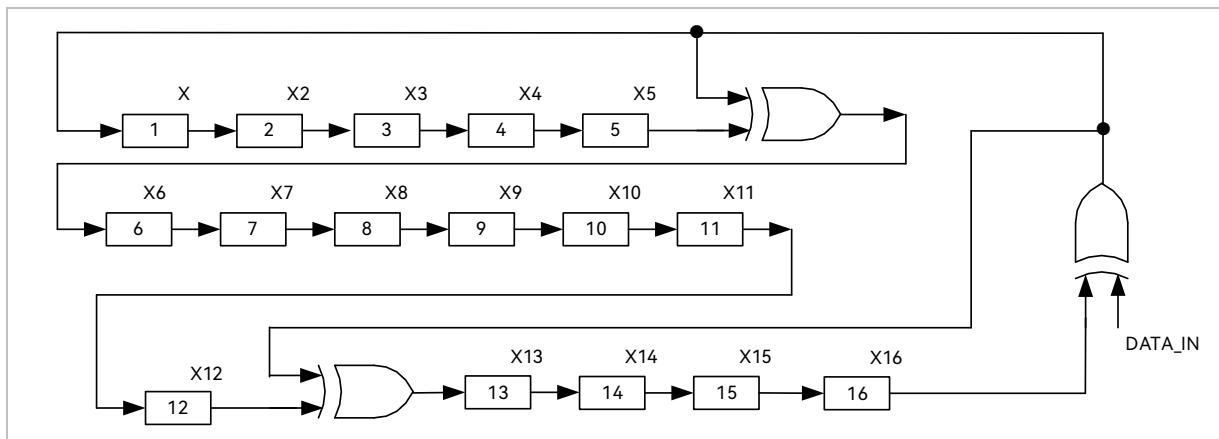
CRC 标准	生成多项式	16 进制表示
CRC16-CCITT-FALSE	$x^{16}+x^{12}+x^5+1$	0x1021

### 32.3 CRC16 基本逻辑图

串行 CRC16 的电路原理如图 32-2 所示。芯片采用并行算法实现，对每个输入字节，MCU 用 1 个系统时钟即

可计算出结果。

图 32-2 CRC16 电路原理图



## 32.4 CRC 操作说明

### 32.4.1 计算单个字节的 CRC

计算单个字节的 CRC 值，按以下步骤进行：

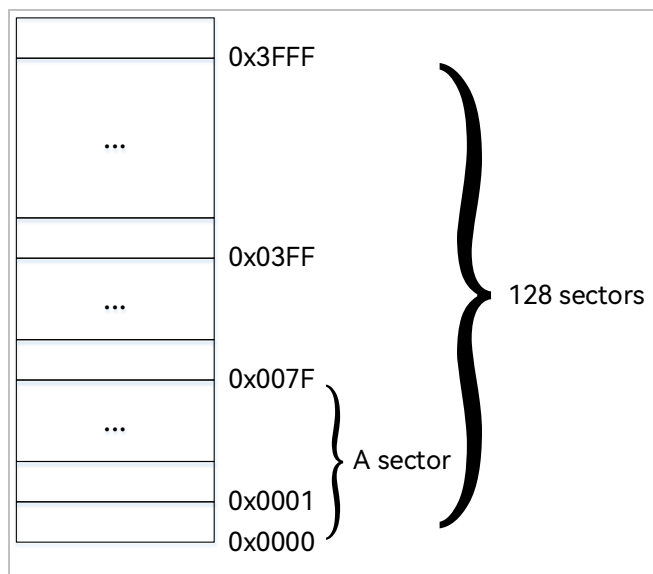
1. 初始化 CRC\_DR，有两种方式可以选择：配置 CRC\_CR[CRCVAL]并将 CRC\_CR[CRCDIN]置 1，初始值为 0x0000 或 0xFFFF。通过 CRC\_CR[CRCPNT]和 CRC\_DR 配合进行 CRC 初始操作，可配置任意初始值；
2. 向输入数据寄存器 CRC\_DIN 写入数据，下个时钟周期 CRC 计算完成；
3. 读取 CRC 结果：配置 CRC\_CR[CRCPNT] = 1，软件读取结果输出寄存器 CRC\_DR，得到高字节数据；配置 CRC\_CR[CRCPNT] = 0，读 CRC\_DR 得到低字节数据。

### 32.4.2 批量计算 ROM 数据 CRC

计算 ROM 中某片连续区域数据的 CRC 值按以下步骤进行：

1. 初始化 CRC\_DR，方法同单字节 CRC；
2. 配置 CRC\_BEG，设置要计算的 ROM 的起始扇区；
3. 配置 CRC\_CNT，设置起始扇区到结束扇区的扇区偏移量；
4. 向 CRC\_CR[AUTOINT]写 1，保持其它位不变，会启动自动计算过程；
5. 读取 CRC 结果。

图 32-3 ROM 访问分区图



如图 32-3 所示，ROM 共有 16k 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 128 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC\_BEG 可以是 0x00 ~ 0x7F 之间的任何值，包括 0x00 和 0x7F。需要计算的 sector 总数的数值 CRC\_CNT 可以是 0x00 ~ 0x7F，包括 0x00 和 0x7F。

需要注意的是，随着 CRC\_BEG 的增大，CRC\_CNT 应该相应减小。例：如 CRC\_BEG 的值为 0x7F，则 CRC\_CNT 的值只能是 0x00，即计算最后一个 sector 中数据的 CRC 值。此时，如误操作将 CRC\_CNT 的值设置为一个大的值，CRC 控制器会硬件自动限制计算的字节数，使 CRC 模块只计算最后一个 sector 的 CRC 值。

## 32.5 CRC 寄存器

### 32.5.1 CRC\_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDONE	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	-	-	-	R	W1	R/W	W1	R/W
复位值	-	-	-	1	0	0	0	0

位	名称	描述
[7:5]	RSV	保留
[4]	CRCDONE	CRC 批量计算完成标志位 在 CRC 批量计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。
[3]	CRCDINI	CRC 结果初始化触发 0: 无意义 1: 触发 CRC 结果初始化

[2]	CRCVAL	CRC 结果初始化选择位 0: CRC 结果初始化为 0x0000 1: CRC 结果初始化为 0xFFFF
[1]	AUTOINT	CRC 批量计算启动 0: 无意义 1: 启动批量 CRC 计算 参考批量计算 ROM 数据 CRC
[0]	CRCPNT	CRC 结果指针 0: 读取 CRC_DR 访问的是 16 位 CRC 结果的低 8 位 1: 读取 CRC_DR 访问的是 16 位 CRC 结果的高 8 位




备注:

计算单个字节 CRC 校验时, 配置 CRC\_CR[AUTOINT] = 0。

### 32.5.2 CRC\_DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	CRC_DIN	CRC 模块输入数据 每次向此寄存器写入一个数据时, CRC 模块自动在现有 CRC 结果的基础上, 根据输入数据计算出新的 CRC 结果, 并覆盖原 CRC 结果。   备注: 此寄存器是一个虚拟寄存器, 写入的数据并不保存。读取此地址时返回0x00

### 32.5.3 CRC\_DR (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	CRC_DR	CRC 结果输出 每次读、写此寄存器时, 会根据控制寄存器 CRC_CR[CRCPNT]来决定访问的是 CRC 结果的高 8 位还是低 8 位。

## 32.5.4 CRC\_BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

位	名称	描述
[7]	RSV	保留
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始扇区 例: 如果 CRC_BEG 的值是 1, 则自动计算 CRC 的起始地址为 $1 \times 128 = 128$ , 实际上是从第二个扇区的第一个字节开始。

## 32.5.5 CRC\_CNT (0x4025)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_CNT						
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

位	名称	描述
[7]	RSV	保留
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移量 此值定义了需要计算 CRC 值的 ROM 扇区的偏移量, 通过此值可决定自动 CRC 计算的结束扇区。

## 33 休眠模式

### 33.1 休眠模式简介

芯片提供了三种工作模式: 正常, 待机和睡眠。通过设置寄存器 PCON[IDLE]和 PCON[STOP]的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 33-1 所示:

表 33-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设, 其他模块全速工作	NA	功耗较高, 性能最好
待机	CPU 时钟被暂停, 其他功能模块关闭或工作, 由其控制位决定, 看门狗时钟被暂停。	任何中断 外部 Reset/Debug 复位	功耗低, 性能灵活
睡眠	Flash 深度睡眠。模拟快时钟电路关闭, MCU 软件应注意在进入睡眠前, 确保 ADC、FOC、驱动电路已处于空闲。看门狗时钟被关闭。	外部中断, RTC 中断, 外部 Reset/Debug 复位	功耗很低, 性能灵活
	超低功耗睡眠。芯片进入睡眠模式后, 需配置 PCON[LDOM] = 1, 才能进入超低功耗睡眠模式。	外部中断, RTC 中断, 外部 Reset/Debug 复位	功耗最低, 性能灵活



备注:

进入睡眠模式后建议插入 3 条空语句。

```
PCON = 0x02;
```

```
_nop_();
```


```
_nop_();
```

```
_nop_();
```

## 33.2 休眠模式寄存器

### 33.2.1 PCON(0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	LDOM	STOP	IDLE
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5]	GF3	通用标志位 3
[4]	GF2	通用标志位 2
[3]	GF1	通用标志位 1
[2]	LDOM	<p>芯片在进入睡眠模式后，此位决定是否进入超低功耗睡眠模式。</p> <p>0: 睡眠模式 1: 超低功耗睡眠模式</p> <p>写 1 使芯片进入超低功耗睡眠模式，唤醒后由硬件自动清 0。</p> <p> 备注: 注意STOP=1，即进入睡眠模式后，配置此位才有意义</p>
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0

功耗模式 PCON[LDOM:STOP:IDLE]:

000: 正常

001: 待机

01X: 睡眠

11X: 超低功耗睡眠

# 34 代码保护

## 34.1 代码保护简介

芯片支持 Flash 全芯片加密的方式，用于保护客户的软件知识产权，免受非法的用户操作。当 Flash 被加密后，数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

## 34.2 代码保护操作说明

图 34-1 代码保护配置

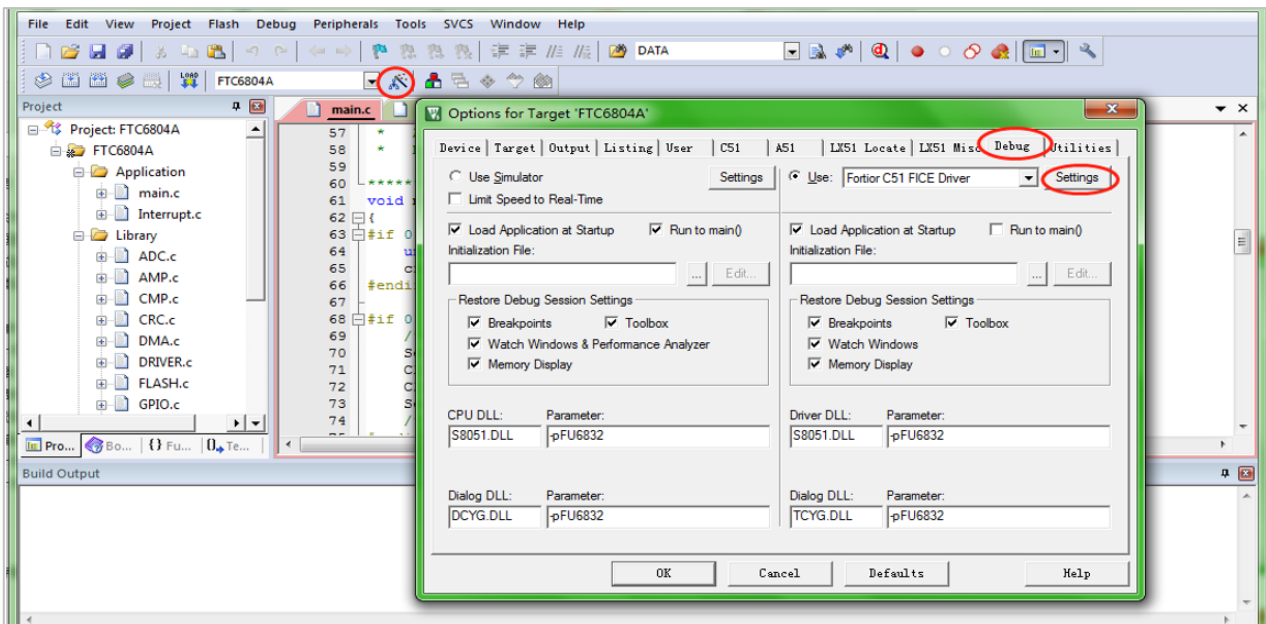
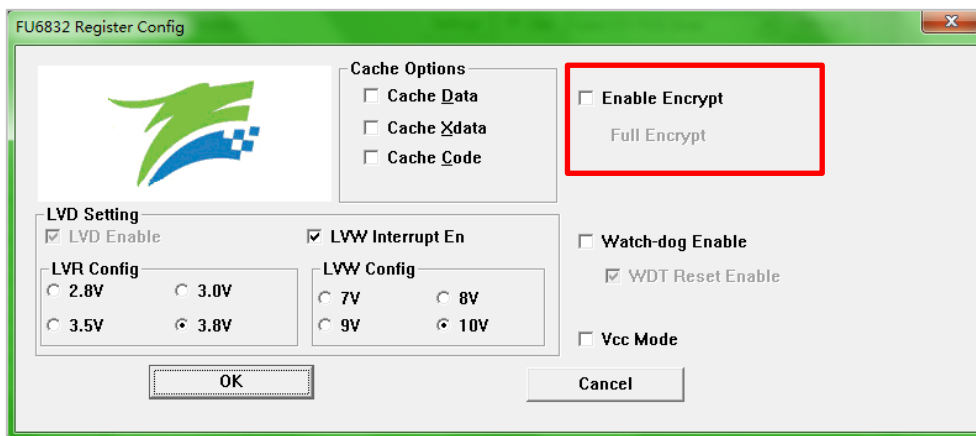


图 34-2 代码保护全保护模式



加密步骤为:

1. 打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 34-1 所示进行选择，并点击 Settings 进入下一步设置；
2. 按照图 34-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到 BIN 文件并烧录到 Flash 后即可达到代码保护的效果。

## 35 修改记录

版本	主要修改内容	生效日期	修订者
V1.0	初版发行 对应内部版本 V0.42	2019/10/31	龙财
V1.1	增加 FU6832N/FU6832S	2020/03/25	龙财
V1.2	针对应用部修改意见修改 文档增加修改记录	2020/07/22	龙财
V1.3	修改寄存器和电气参数	2020/10/19	龙财
V1.4	增加 FU6832F	2020/12/18	龙财
V1.5	引脚列表序号错误	2021/01/06	龙财
V1.6	修订内容与格式	2022/04/18	游宇超
V1.7	修订内容与格式	2022/05/27	姜含苑
V1.8	11.6.2 章节: 修改 LIN_SR[ABORT]描述	2022/06/08	姜含苑
V1.9	<ol style="list-style-type: none"> <li>10.4.3 章节: 修改 UT2_BAUD[UART2CH];</li> <li>增加 11.6.7 章节 UT2_BAUD 寄存器信息;</li> <li>9.2.1.4 章节, SPI_CR1[SPIEN]相关描述修改;</li> <li>7.4 章节, 表 7-2, 增加 SPI_CR0[7:4];</li> <li>9.2.3, 9.2.4 章节, SPI_CR1[RXOVR]改为 SPI_CR1[RXOVRN];</li> <li>12.2.61/62, 补充 Q12, Q15 取值范围;</li> <li>29.2.2 章节, 修改[3]描述</li> <li>12.4.3, 描述修改</li> <li>8.3.4, 修改[4][3]描述 12C_SR 变更为 CR</li> <li>14.1.4.1 章, 图 14-2 修改</li> <li>14.2.1 章节, 寄存器位 OMAF 描述中改为: FOC_EFREQMAX</li> <li>16.1.7 章节, 图 16-9 修改 FILTER 的输入为 CMP1</li> <li>33 章节, 表 33-1 睡眠唤醒源增加: RTC 中断</li> <li>1.5.2 章节, (0x20 ~ 0x7F)改为通用 RAM</li> <li>9.3.3 章节, 寄存器位 SPI_CLK 增加“从机 SPI 传输的数据可能错漏”相关备注</li> <li>16.2.2 章节, 寄存器位 T2CEN 描述改为基本计数器</li> <li>11.1 章节, 图 11-1 上方, 增加: 读写方向由 LIN_CR[LINRW]决定</li> <li>封底: 修改为中文版权</li> </ol>	2022/08/29	姜含苑
V2.0	<ol style="list-style-type: none"> <li>1.4.1—1.4.4 功能框图增加 TSD 模块;</li> <li>表 4-1 产品型号选择修改 FU6832S 比较器 3 为 4;</li> <li>表 5-7 运算放大器电气特性增加运放放大倍数及注释;</li> <li>修改表 5-10 复位电气特性 RSTN 复位低电平最小时间值;</li> <li>纠正格式, 去除高亮显示 9.2.1.4 片选信号(NSS) SPI_CR0[SPIMS]和 SPI_CR1[SPIEN]被硬件清 0, 以不使能 SPI, 同时方式错误标志 SPI_CR1[MODF]被置 1。在这种情况下, 需软件重新使能 SPI, 才能继</li> </ol>	2022/12/22	朱兵华

版本	主要修改内容	生效日期	修订者
	<p>续 SPI 通讯;</p> <ol style="list-style-type: none"> <li>更新图 15-2 时基单元: 左上角 T1PDIF 与 T1WTIF 对调位置, TIM_RCNTR 改为 TIM1_RCNTR, TIM_RARR 改为 TIM1_RARR;</li> <li>16.2.2 TIM2_CR1 (0xA9) T2IR 增加描述“QEP&amp;RSD 模式&amp;步进模式: 方向改变中断标志位”;</li> <li>修改 28.3.1 AMP_CR (x404E)地址为(0x404E);</li> <li>表 32-1 CRC 标准与多项式修改 CRC 标准 CRC16-CCITT 为 CRC16/CCITT-FALSE; 32.2 CRC16 多项式修改“芯片基于 CRC16-CCITT 标准的多项式: <math>x^{16}+x^{12}+x^5+1</math>。”为“芯片基于 CRC16/CCITT-FALSE 标准的多项式: <math>x^{16}+x^{12}+x^5+1</math>。”;</li> <li>标准化第 5 章表格和注释格式; 标准化表 14-1, 14.2 FOC 寄存器 63 张表格表头、第一行居中; 15.3 Timer1 寄存器 27 张表格部分表头、第一行居中。</li> </ol>		
V2.1	<ol style="list-style-type: none"> <li>2.3 FU6832N QFN32 引脚列表纠正 P2.0 AD0 / A10 IO 类型 AO / AI 为 AI / AO;</li> <li>更新图 3-2 QFN32_4X4 封装尺寸图;</li> <li>删除 5.12 封装热阻重复的注释;</li> <li>优化图 35-12 BLDC 的工作原理、图 31-3 ROM 访问分区图、图 35-1 代码保护配置;</li> <li>修改图 16-3 输入信号滤波和边沿检测框图、图 16-5 输入捕获模式原理框图、图 16-7 输入计数模式原理框图、图 16-9 QEP&amp;RSD 模式原理框图中 ISD mode 改为 RSD mode;</li> <li>更新版权说明、页脚格式。</li> </ol>	2023/06/21	朱兵华
V2.2	<ol style="list-style-type: none"> <li>全文、框图中 I2C 改为 I<sup>2</sup>C;</li> <li>寄存器 VREF_CR、FOC_THETA、FOC_EOMELPF、FOC_RTTHSTEP、TIM1_BCOR、TIM1_KR、TIM1_KF、TIM2_CNTR、TIM2_DR、TIM2_ARR、TIMx_CNTR、TIMx_DR 和 TIMx_ARR 的名称分别改为 VREF_VHALF_CR、FOC_THETA、FOC_EOMELPF、FOC_RTTHSTEP、TIM1_BCOR、TIM1_KR、TIM1_KF、TIM2_CNTR、TIM2_DR、TIM2_ARR、TIMx_CNTR 和 TIMx_ARR;</li> <li>删除 CXO 和 CXOS 引脚的相关描述;</li> <li>1.1 特性 FU6832N 的 GPIO 个数 22 改为 21、补充 ADC 内置通道信息;</li> <li>1.2 应用场景中按芯片型号划分应用场景;</li> <li>更新 1.4.1 FU6832L 功能框图 ~ 1.4.4 FU6832F 功能框图;</li> <li>更新图 1-2 Memory 空间分配;</li> <li>1.5.1 Program Memory 中 0x0000 ~ 0x007F 改为 0x0000 ~ 0x0082;</li> <li>更新表 1-2 XSFR 地址映射;</li> <li>将位于 2.1 FU6832L LQFP48 引脚列表末尾的“IO 类型说明”移至引脚列表前方、4 个引脚列表表头中的 FU6832 分别增加 L/N/S/F;</li> <li>VDD18 描述“1.8V”统一改为“1.85V”;</li> <li>RXD 引脚描述“UART1 RXD 输入”改为“UART1 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入”、RXD2 引脚描述“UART2</li> </ol>	2025/05/28	邓书芝

版本	主要修改内容	生效日期	修订者
	<p>RXD 输入或 LIN RXD 输入”改为“UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入，或 LIN RXD 输入”、RXD2S 引脚描述“功能转移后 UART2 的 RXD 输入或 LIN 功能转移后 RXD 输入”改为“功能转移后 UART2 在双线制模式下的 RXD 输入或单线制模式下的 TXD 输出/RXD 输入，或 LIN 功能转移后 RXD 输入”；</p> <p>13. 2.9 FU6832L/N/S/F 功能及引脚对比中 AMP2 对应的 A1P 改为 A2P；FU6832S 和 FU6832F 的 A1P 对应的“P1.7”改为“-”、A2P“P2.1”改为“-”；</p> <p>14. 更新 3 封装信息章节；</p> <p>15. 4 订购信息中 MIPS(Peak)改为主频(MHz)、FU6832N 的 GPIO 个数 22 改为 21；</p> <p>16. 5.1 绝对最大额定值中工作时环境温度 <math>T_A</math> (<math>-40^{\circ}\text{C} \sim 105^{\circ}\text{C}</math>) 增加备注[2]“只有保证任何时刻均不超过最大 <math>T_J</math> 的前提下，才能工作到 <math>T_A</math> 最大值”；</p> <p>17. 5.5 ADC 电气特性中采样时间的单位 ADCLK 改为 ADCLK2，备注中 ADCLK = 12MHz 改为 ADCLK = 24MHz，增加 ADCLK2 = 12MHz；</p> <p>18. 5.6 参考电压电气特性 VREF 补充 VREF_VHALF_CR[VRVSEL] = 01/10/11 时的典型值；</p> <p>19. 5.7 运算放大器电气特性中补全寄存器 AMP0_GAIN 名称为 AMP0_GAIN[AMP0_GAIN]，并简化备注的描述为“运放放大倍数是在正负输入端串联 1k<math>\Omega</math>电阻的情况下测得，不同的外接电阻，放大倍数不同”；</p> <p>20. 5.12 封装热阻章节增加三级标题，内容按芯片型号划分；</p> <p>21. 6.4 低电压保护复位中 VDD 电压改为 VCC 电压、“侦测”改为“检测”；</p> <p>22. 删除表 7-1 外部中断 INT1 中断标志寄存器和使能中断标志寄存器，并增加 7.5.7 P1_IE (0xD1)、7.5.8 P1_IF (0xD2)、7.5.9 P2_IE (0xD3) 和 7.5.10 P2_IF (0xD4)；</p> <p>23. 7.3 外部中断增加“芯片型号不同，支持触发外部中断的 GPIO 端口不同，详见引脚定义中各芯片型号的引脚列表。”、P1IF 和 P2IF 分别改为 P1_IF 和 P2_IF；</p> <p>24. 7.4 中断说明中 P1IF 和 P2IF 分别改为 P1_IF 和 P2_IF、DMA0_CR1[DMAIF] 改为 DMA1_CR0[DMAIF]；</p> <p>25. 8.3.4 I2C_SR(0x402B)中[2]STR 和[1]NACK 的 I2C_SR[I2CEN]改为 I2C_CR[I2CEN]；</p> <p>26. 修改图 9-2 3 线 SPI 模式连接图 ~ 图 9-6 数据/时钟时序图(SPI_CRO [CPHA] = 1)中的中文为英文；</p> <p>27. 9.3.3 SPI_CLK (0x4032)增加 SPI 主机和从机发送/接收的上限波特率值；</p> <p>28. 10.2 UART 操作说明中增加“在使用 UART 前需确保相关寄存器使能，详细请参考 22.3.14 PH_SEL (0x404C) [6]、[5]位描述；</p> <p>29. 10.3.1 UT_CR (0x98)中[7:6]MOD 位名称改为 UT_MOD、10.4.1 UT2_CR (0x8A)中[1]UT2TI 和[0]UT2RI 位的类型 R/W0 改为 R/W；</p> <p>30. 10.4.3 UT2_BAUD (0x4042, 0x4043)的[14]UART2CH、11.6.7 UT2_BAUD (0x4042, 0x4043)的[14]UART2CH 和 22.3.14 PH_SEL (0x404C)的[5] UART2EN 增加备注“P3.6 和 P3.7 适用于 FU6832L； P0.1 和 P0.0 适用于</p>		

版本	主要修改内容	生效日期	修订者
	FU6832N/F/S”;		
	31. 寄存器 LIN_CSR[LINWAKUP]改为 LIN_CSR[LINWAKEUP]、11.6.3 LIN_CSR (0x40E2)中[3] LINWAKEUP 的写“0: 无意义”改为“0: 清 0”;		
	32. 11.6.6 LIN_BAUD (0x40E5, 0x40E6)中“波特率配置”改为“波特率计算”;		
	33. 13.4.1 PI_CR (0xF9)中[3]PI3STA、[2]PI2STA、[1]PI1STA 和[0]PI0STA 位的类型 W 改为 W1;		
	34. DRV_CR[FOC_EN]改为 DRV_CR[FOCEN];		
	35. 删除图 14-1 FOC 原理框图中的 ICLARKE 模块、删除 14.1.4.2 Clarke 逆变换;		
	36. 14.2.7 FOC_TRGDLY (0x40A5)中单电阻采样模式“...FOC_TRGDLY = -5, 则提前 208ns...”改为“...FOC_TRGDLY = 0xFB (补码) 或 FOC_TRGDLY = -5, 则提前 208ns...”; 双/三电阻采样模式“如 FOC_TRGDLY = -5, 则当 Driver 计数器向下计数...”改为“如 FOC_TRGDLY = 0x85 (最高位符号位, 剩下 7 位为绝对值) ...”;		
	37. 14.2.39 FOC_POW (0x40D8, 0x40D9)修改[15]~[8]位的位号为 15~8;		
	38. 更新图 15-1 Timer1 内部结构、图 15-5 位置检测功能框图、图 15-6 位置检测时序图、图 15-9 写入时序框图、图 15-11 方波的六步换相图和图 15-12 BLDC 的工作原理;		
	39. 15.2.2.1 60 度基准时间中 TIM1_CR0[CFLT]改为 TIM1_CR0 [T1CFLT];		
	40. 15.2.2.2 60 度强制换相中 TIM1_CR0[FORC]改为 TIM1_CR0[T1FORC]、“设置 TIM1_CR0[T1FORC] = 1 使能强制换相功能...”另起一段;		
	41. 15.3.5 TIM1_CR4 (0x406C)增加表标题“表 15-4 TIM1_CR4[T1CST]与 TIM1_DBRx 的对应关系”;		
	42. 15.3.6 TIM1_IER (0x406D)中[7]T1UPD 位的类型 W 改为 W1、[3]T1RUIE 改为 T1ROIE;		
	43. 15.3.7 TIM1_SR (0x406E)中[2] T1WTIF 位的类型 R/W 改为 R/W0、描述中写“1: 当 IM1_CR0[T10PS]= 00 时, 产生写入时序中断, 其他无意义”改为“1: 无意义”;		
	44. TIM1_DBR4 (0x4080, 0x4081) 改为 TIM1_DBR4 (0x407A, 0x407B)、TIM1_DBR5 (0x4082, 0x4083) 改为 TIM1_DBR5 (0x407C, 0x407D)、TIM1_DBR6 (0x4084, 0x4085) 改为 TIM1_DBR6 (0x407E, 0x407F)、TIM1_DBR7 (0x4086, 0x4087) 改为 TIM1_DBR7 (0x4080, 0x4081);		
	45. 15.3.21 TIM1_UCOP (0x408C, 0x408D)、15.3.22 TIM1_UFLP (0x408E, 0x408F)、15.3.23 TIM1_URES (0x4090, 0x4091)、15.3.24 TIM1_UIGN (0x4092, 0x4093)和 15.3.25 TIM1_KF (0x4094, 0x4095)修改[15] ~ [8]位的位号为 15 ~ 8;		
	46. 删除寄存器 T2OPM;		
	47. 更新图 19-1 Pre-driver 模块框图、图 19-2 输出控制模块前级框图和图 19-9 Driver 比较匹配中断;		
	48. 增加表 19- 3 P3N 内置 Pre-driver 信号真值表;		
	49. 优化 19.1.2.3 输出使能与极性章节内容描述;		
	50. 19.2.5 DRV_ARR (0x405E, 0x405F)和 19.2.7 DRV_DR (0x4058, 0x4059):		

版本	主要修改内容	生效日期	修订者
	<p>备注增加说明“48MHz 为系统时钟频率的两倍”；</p> <p>51. 20.3.3 CCFG1 (0x401E)中[6] LVWIE 位名称改为 LVW_IE；</p> <p>52. 22.1 IO 简介中按封装形式列出 GPIO 引脚；</p> <p>53. 22.3.14 PH_SEL (0x404C)中[6] UART1EN 的描述“1: P0.5、P0.6 复用为 RXD、TXD 并使能 UART1”改为“1: P0.5、P0.6 复用为 TXD、RXD 并使能 UART1”；</p> <p>54. 23.1 ADC 简介中 ADC_CR[RATIO]改为 ADC_CR[ADCRATIO]、“ADC 转换的时钟源为 12MHz，采样时间由 ADC_SCYC 设定”改为“ADC 采样时间的时钟源为 12MHz，采样时间由 DAC_CR[5:2]、ADC_SCYC 设定”；</p> <p>55. 更新图 23-1 ADC 多路复用器框图 ~ 图 23-3 ADC 顺序采样时序图；</p> <p>56. 23.4.1 ADC_CR (0x4039)中[4:3] RSV 改为 ADCTM (DRV 触发 ADC 启动模式)，并增加其功能描述；</p> <p>57. 将 23.4.3 ADC_SCYC (0x4035, 0x4038) 的寄存器分为 23.4.3 DAC_CR (0x4035) 和 23.4.4 ADC_SCYC (0x4038)；</p> <p>58. 24.4.1 DAC_CR (0x4035)中[5:2]ADC_SCYCH[3:0]的描述“见 ADC 章节 ADC_SCYC (0x4035, 0x4038)说明”改为“见 ADC 章节 DAC_CR (0x4035)说明”；</p> <p>59. 更新图 25-1 DMA 功能框图、图 26-1 VREF 模块输入输出端口和图 27-1 VHALF 模块输入输出端口；</p> <p>60. 28.3.1 AMP_CR0 (0x404E)改为 AMP_CR(0x404E)；</p> <p>61. 29.1.1 比较器 CMP3 中“1. 配置 P2_AN[6]、P2_OE[6] = 1，使能 CMP3，负输入端参考电压。参考电压来源可为...”改为“1. 配置 P2_AN[6]、P2_OE[6] = 1，使比较器负端信号输入至 P2.6。负输入端参考电压可使用来自...”；</p> <p>62. 更新图 29-2 单比较器输入模式和图 29-3 双比较器输入模式；</p> <p>63. 优化 29.1.3 比较器组 CMPG 章节文档结构，增加四级标题“29.1.3.1 无内置电阻三比较器模式”、“29.1.3.2 有内置电阻三比较器模式”、“29.1.3.3 三差分比较器模式”和“29.1.3.4 双比较器模式”；</p> <p>64. 29.2.3 CMP_CR2 (0xDA)中[2:1]RSV 改为 CMP0CSEL (CMP0/1/2 轮询速度选择)，并增加其功能描述、29.2.4 CMP_CR3 (0xDC)中[7]RSV 改为 CMPDTEN (比较器死区采样使能)，并增加其功能描述；</p> <p>65. 29.2.5 CMP_CR4(0xE1)中[7]CMP4OUT 的复位值 1 改为 0、[1]CMP0FS 位名称改为 CMP0_FS、CMP0_CR4[CMP0FS]改为 CMP0_CR4[CMP0_FS]；</p> <p>66. 删除表 32-1 CRC 标准与多项式中不适用的多项式，并将该表移至 32.2 CRC16 多项式；</p> <p>67. 更新图 32-3 ROM 访问分区图；</p> <p>68. 33.2.1 PCON(0x87)中[2]RSV 改为[2]LDOM，并增加其功能描述；</p> <p>69. 格式标准化。</p>		
V2.3	<p>1. 删除 LIN 及相关描述；</p> <p>2. 更新 FU6832 系列 ADC 通道数量；</p> <p>3. 删除 CXO 引脚相关描述；</p> <p>4. 更新图 3-2 FU6832N QFN32_4X4 封装尺寸图；</p>	2025/09/09	邓书芝

版本	主要修改内容	生效日期	修订者
	<ol style="list-style-type: none"> <li>5. 5.6 参考电压电气特性中补充 VREF 的最大值、最小值;</li> <li>6. 5.10 复位电气特性中 RSTN 复位低电平最小时间删除典型值 25<math>\mu</math>s, 并将最大值 50<math>\mu</math>s 移至最小值;</li> <li>7. 5.11 LDO 电气特性中 VDD5 电压的最大值 5.3V 改为 5.2V; 最小值 4.7V 改为 4.8V;</li> <li>8. 7.5.8 P1_IF (0xD2)和 7.5.10 P2_IF (0xD4)描述中增加读/写说明;</li> <li>9. 9.3.3 SPI_CLK (0x4032)中 SPI 主机发送上限波特率“24M”改为“12M”;</li> <li>10. 更新 10.3.3 UT_BAUD (0x9A, 0x9B)和 10.4.3 UT2_BAUD (0x4042, 0x4043)中的波特率计算公式;</li> <li>11. 13.1.8.3 电流采样偏置中 FOC_CHC[CSOC]改为 FOC_CR2[CSOC];</li> <li>12. 增加“19 时钟”章节, 并将“RTC”章节中关于“时钟校准”的内容移至该章节;</li> <li>13. 优化 19.2 时钟校准简介章节描述;</li> <li>14. 19.3.1 CAL_CR0 (0x4044) CAL_CR1 (0x4045)改为 20.3.1 CAL_CR (0x4044, 0x4045);</li> <li>15. 22.1 IO 简介中 FU6832N 增加 P2.2, 删除 P3.5, 描述改为“FU6832N 支持 21 个 GPIO 引脚, 分别为 P0.0 ~ P0.1、P0.5 ~ P0.7、P1.1 ~ P1.7、P2.0 ~ P2.4、P2.7、P3.0 ~ P3.2、P3.4, 其中 P0.7 和 P1.1 共用一个引脚。”;</li> <li>16. 25.2.1 DMA0_CR0 (0x403A)中[2]DMAIE 描述“DMA 通道 0 中断使能”改为“DMA 中断使能”、25.2.2 DMA1_CR0 (0x403B)中[0]DMAIF 描述删除备注“DMA 通道 1 中断使能为 DMA1_CR0[2:1] = 10”;</li> <li>17. 28.3.2 AMP0_GAIN (0x4034) 中[2:0] AMP0_GAIN“101: 32 倍”改为“101: 保留”;</li> <li>18. 29.2.3 CMP_CR2 (0xDA)中[2:1] CMPOCSEL 的 4 个“00”选项分别改为“00”, “01”, “10”和“11”;</li> <li>19. 表 33-1 功耗模式中增加“超低功耗睡眠”的相关描述。</li> </ol>		



峰昭科技（深圳）股份有限公司

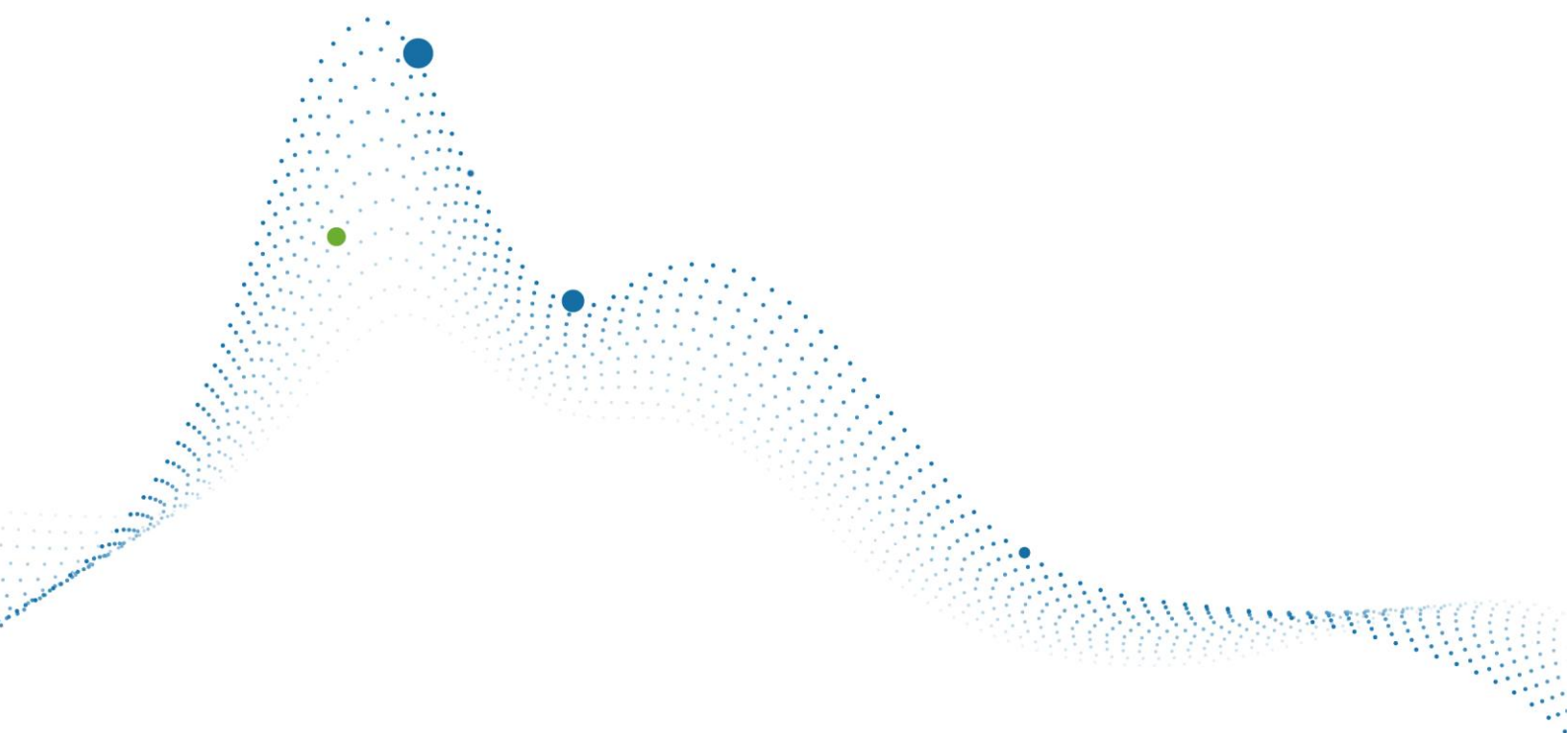
深圳市南山区科技中二路  
深圳软件园二期 11 栋 2 楼 203

电话: 0755-26867710

传真: 0755-26867715

邮编: 518057

网址: [www.fortiortech.com](http://www.fortiortech.com)



本文件所载内容

峰昭科技（深圳）股份有限公司版权所有，保留一切权力。